



高精度微細パターン設計技術の研究

| | |
|-------|---|
| メタデータ | 言語: Japanese 出版者: 公開日: 2020-10-30 キーワード (Ja): キーワード (En): 作成者: 三坂, 章夫 メールアドレス: 所属: |
| URL | https://doi.org/10.24729/00017119 |

大阪府立大学博士論文

高精度微細パターン設計技術の研究

2020年 6月

三坂 章夫

目次

| | |
|--|----|
| 第1章 序論..... | 1 |
| 1-1 本研究の背景 | 1 |
| 1-2 本研究の内容 | 6 |
| 参考文献 | |
| 第2章 電子線リソグラフィにおける近接効果補正システムの開発..... | 13 |
| 2-1 はじめに..... | 13 |
| 2-2 電子リソグラフィにおける近接効果パラメーターの評価方法..... | 15 |
| 2-2-1 電子リソグラフィにおけるパターン寸法予測モデル | 15 |
| 2-2-2 近接効果補正用モデルのパラメーター決定方法..... | 16 |
| 2-2-2-1 キャリブレーション用パターンの設計。 | 16 |
| 2-2-2-2 各パラメーターのキャリブレーション方法。 | 19 |
| 2-2-3 近接効果補正用モデルのパラメーター評価結果..... | 22 |
| 2-3 電子リソグラフィにおける近接効果システムの開発 | 26 |
| 2-3-1 近接効果補正の基本理論..... | 26 |
| 2-3-2 近接効果補正計算アルゴリズム | 27 |
| 2-3-3 近接効果補システムにおける LSI パターンデーター処理方法..... | 28 |
| 2-3-3-1 近接効果補計算におけるゾーニング方法..... | 29 |
| 2-3-3-2 LSI パターンデーターにおけるセル構造を利用した階層ゾーニング | 30 |
| 2-3-4 近接効果補システムの適用結果 | 33 |
| 2-4 本章のまとめ | 37 |
| 参考文献 | |
| 第3章 ドライエッチングのための形状シミュレーション技術の開発..... | 41 |
| 3-1 はじめに..... | 41 |
| 3-2 ドライエッチングのシミュレーションモデル | 43 |
| 3-2-1 ドライエッチングメカニズムの概要..... | 43 |
| 3-2-2 表面吸着層を考慮したシミュレーションモデル..... | 47 |
| 3-2-2-1 微小反応表面 (Infinitesimal Reaction Surface) の導入..... | 47 |
| 3-2-2-2 微小表面吸着層状態の進行モデル | 49 |
| 3-3 ドライエッチング形状シミュレーターの構成とその結果..... | 53 |
| 3-3-1 直接飛来粒子のみを考慮した形状シミュレーションアルゴリズム | 53 |
| 3-3-2 直接飛来粒子のみを考慮した形状シミュレーションの結果 | 56 |
| 3-3-3 間接飛来粒子を考慮した形状シミュレーションアルゴリズム..... | 59 |
| 3-3-4 間接飛来粒子を考慮した形状シミュレーションの結果..... | 63 |
| 3-4 本章のまとめ | 68 |
| 参考文献 | |

| | |
|---|-----|
| 第4章 光リソグラフィにおける解像度強調技術と光近接効果補正の効果..... | 73 |
| 4-1 はじめに..... | 73 |
| 4-2 応答曲面関数を用いた CD ばらつき評価 | 75 |
| 4-3 RSF を用いたメモリーセルマスク及びプロセス条件設計..... | 78 |
| 4-4 システム LSI におけるゲート CD ばらつき..... | 81 |
| 4-4-1 ピッチ構造における CD を表す R S F | 81 |
| 4-4-2 スタンダードセルにおけるゲート CD のばらつき評価手法 | 84 |
| 4-4-3 ゲート CD 制御における RET と O P C の効果 | 86 |
| 4-4 本章のまとめ | 89 |
| 参考文献 | |
| 第5章 マスクエンハンサー技術の開発 | 93 |
| 5-1 はじめに..... | 93 |
| 5-2 マスクエンハンサー技術の原理 | 95 |
| 5-2-1 中心線強調法を用いたマスクエンハンサー | 95 |
| 5-2-2 輪郭線強調法を用いたマスクエンハンサー | 97 |
| 5-2-3 任意形状のレイアウトに対する適用例 | 99 |
| 5-3 マスクエンハンサーと従来技術のシミュレーション比較..... | 102 |
| 5-3-1 光リソグラフィにおけるプロセスウィンドウ | 102 |
| 5-3-2 Alt.-PSM とマスクエンハンサーの比較..... | 102 |
| 5-3-3 Att.-PSM とマスクエンハンサーの比較..... | 104 |
| 5-4 マスクエンハンサーと従来技術の実験比較 | 111 |
| 5-4-1 Alt.-PSM とマスクエンハンサーの比較..... | 111 |
| 5-4-2 Att.-PSM とマスクエンハンサーの比較..... | 113 |
| 5-5 本章のまとめ | 116 |
| 参考文献 | |
| 第6章 3次元ジメージ形成のためのマスクパターン設計技術..... | 119 |
| 6-1 はじめに..... | 119 |
| 6-2 Built-in Lens Mask(BILM)の設計理論..... | 120 |
| 6-2-1 BILM の原理..... | 120 |
| 6-2-2 BILM のメリット | 121 |
| 6-2-3 近接露光を利用した BILM の実証実験例..... | 126 |
| 6-3 BILM による3次元像の形成 | 128 |
| 6-3-1 仮想露光システム用いた BILM | 128 |
| 6-3-2 BILM による3次元像設計方法..... | 129 |
| 6-3-3 BILM による3次元像作成例..... | 133 |
| 6-4 本章のまとめ | 139 |

| | |
|----------------|-----|
| 参考文献 | |
| 第7章 結論..... | 143 |
| 参考文献 | |
| 謝辞..... | 151 |
| 研究業績 | 152 |
| 付録（用語一覧） | 167 |

第1章 序論

1-1 本研究の背景

LSI(Large-scale Integrated Circuit)等の半導体集積デバイスは現在の情報化社会の基盤であり、その進化は産業だけでなく一般の人々の生活にも大きな恩恵をもたらした。例えば、携帯スマートフォンに搭載されている CPU (Central Processing Unit) の処理能力やメモリデバイスの記憶容量は 30 年前のスーパーコンピュータと呼ばれた超高性能計算機をも超えている。これにより、携帯スマートフォンがあれば誰にでも音声認識、翻訳等の高度なアプリケーションが容易に利用できるようになった。これは半導体デバイスの微細化による高性能化と高集積化の結果であり[1.1]、それに大きく貢献してきたのがナノメートルオーダーのパターン加工を実現するリソグラフィ[1.2,1.3]やエッチング[1.4]等を中心とする微細パターン加工技術である。

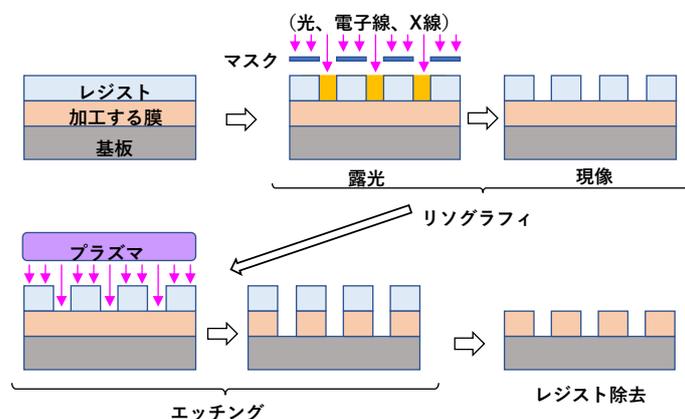


図 1-1 半導体デバイスにおけるパターニング

多くの半導体デバイスはシリコン(Si)等の半導体基板のウエハー上にパターニングされた複数の層を積層することによって形成されるが、各層のパターニングは図 1-1 に示すように主にリソグラフィ工程とエッチング工程によって実現される。リソグラフィはマスクに描かれたパターンを露光することでレジストにマスク上のパターンを転写し、ドライエッチングではそのレジストパターンが最終的に加工を行う膜に転写される。リソグラフィ工程は主に 2次元の平面方向のパターン形状を制御し、エッチング工程は深さ方向の形状の制御に関わっている。半導体デバイスの微細化においてはリソグラフィで如何に小さなパターンを形成した後、如何に垂直にパターンをエッチングするかが重要である。そして最初のマスクに描かれたパターンと全く同じ形状のパターンが最終的に加工される膜に転写されるのが理想的である。しかしながら、加工寸法が微細化されるに従って理想的な状況を維持すること困難となった。本論文で主題とする「高精度微細パターン設計技術」が必要とされるようになった経緯を特にリソグラフィの歴史的な流れに沿って以下に説明する。

現在までの半導体製造におけるリソグラフィ技術には主に光と電子線等を用いたものが

ある。ウエハー上にパターンニングを行うデバイスの量産においてはレーザー等の光を用いた光リソグラフィが最も多く用いられている[1.2]。電子線を用いた電子線リソグラフィにはウエハー上のパターンニングに用いられている直描用もあるが、現時点ではレチクルと呼ばれる光リソグラフィ用のマスクの製造に主に用いられている[1.3]。光リソグラフィはスループットに優れるがレチクルを別途作成する必要がある。電子線リソグラフィはパターンダーから直接パターンニングを行えるがスループットが劣る。このため、現時点では上記の役割のすみ分けが定着している。光リソグラフィの中でも量産用のリソグラフィとしては図 1-2 に示す近接露光方式と投影露光方式がある。

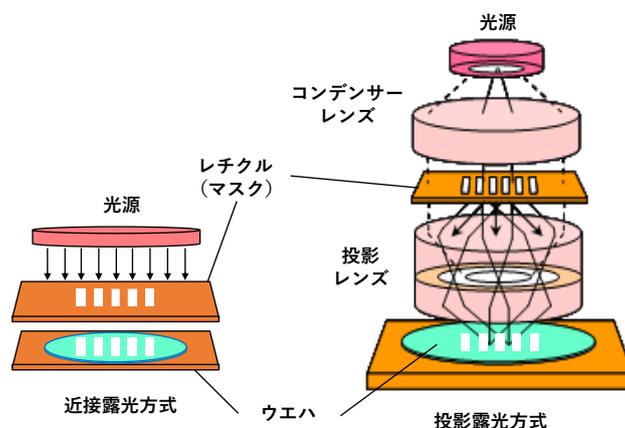


図 1-2 大量生産向けの光リソグラフィ方式

図 1-3 に示すように光リソグラフィにおける微細化能力は光の回折により制限されるので、微細化限界は主に光源に用いられる光の波長によって決定される。近接露光方式は光源とマスクのみで実現できる低コストリソグラフィであるが、回折の影響を全て受けるため解像性が低い。投影露光方式は高精度な投影レンズが必要となるため装置コストが高額になるが、レンズの結像を利用するので回折による劣化を緩和でき、解像性に優れる。そのため、先端の半導体デバイスの量産には投影露光方式が 40 年近く主力として用いられている[1.5]。

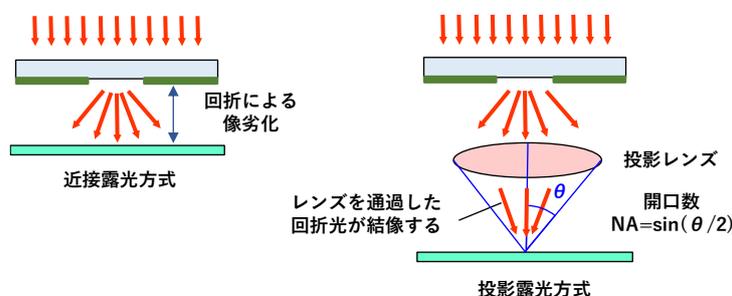


図 1-3 リソグラフィ方式による解像性の違い

図 1-4 は光リソグラフィの光源波長と LSI の技術世代の関係を示す図である。各技術世代のサイズ名はその世代における最小設計寸法である。45 nm 以細においては、実際の最小加工寸法は各技術世代のサイズ名よりも大きくなる傾向にあるが、LSI の技術世代は最小加工寸法の縮小とともに進展している状況は継続されている。加工寸法が 500 nm くらいまでは g 線（波長=436 nm）と呼ばれる露光波長を用いたものが用いられていた。その後、LSI の世代が 350 nm、250 nm と縮小されるに従って、i 線（波長=365 nm）、KrF（波長=248 nm）が導入されたが、その後に ArF（波長=193 nm）が実際の LSI の量産に導入されるのは 90 nm 世代になってからである。すなわち、KrF の登場後は LSI の技術世代が露光波長の縮小のペースを超える速さで進む時代となった[1.6,1.7]。この波長以下の加工を実現するリソグラフィはサブ波長リソグラフィ(Sub-wavelength lithography)とも呼ばれる。

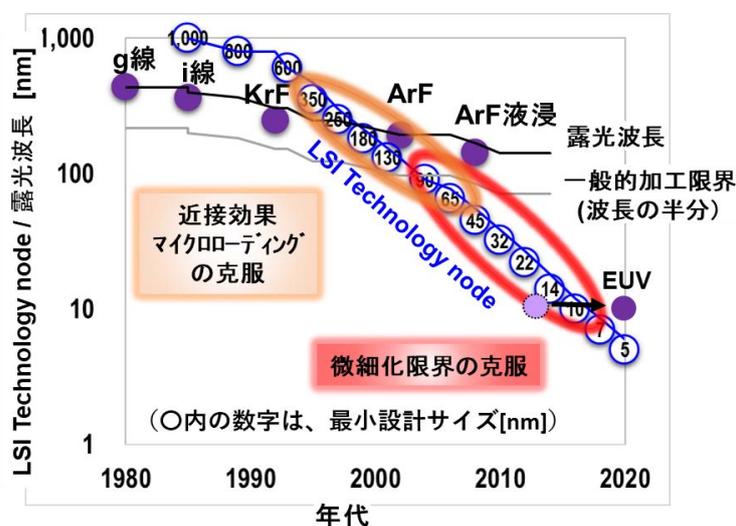


図 1-4 LSI 技術世代とリソグラフィ技術の進展

投影露光方式のようにレンズを用いた光リソグラフィの解像性は波長 λ とレンズの口径に相当する開口数 NA によって、下記の 2 つの式で議論される。

$$R(\text{解像性}) = k_1 \times \frac{\lambda}{NA} \quad (1-1)$$

$$DOF(\text{焦点深度}) \propto \frac{\lambda}{NA^2} \quad (1-2)$$

式(1-1)はレイリーの式[1.8]で、 R で定義される寸法のパターンを実現するにあたって、 k_1 の値が小さくなる程、そのパターン形成が困難になる。経験的に $k_1=0.5$ 程度が一般的な加工限界として認識されている。通常は NA の最大値が 1 であるため、図 1-4 に示すように波長の半分程度が一般的な加工限界となる。ただし、ArF ではレンズと被露光体の間に水(屈

折率:1.44)を満たした液浸[1.9]と呼ばれる方式の登場のおかげで、 $NA=1.35$ を達成することで加工限界は70 nm 程度まで縮小された。しかしながら、ArF 液浸の登場も45 nm 世代以降であり、ArF の登場後は露光波長によらない微細化限界の克服がリソグラフィにおける最重要課題となった。現在はArFの次世代としてEUVL(Extreme ultraviolet lithography) [1.10]と呼ばれる波長=13.5 nm の軟 X 線に近い領域を用いるリソグラフィの導入段階であるが、導入と同時に加工限界の克服が必要とされる状況は同じである。

サブ波長リソグラフィの実現のためには NA を大きくする大口径化が必須であるが、式(1-2)で表されるように焦点深度の低下という副作用が発生する。焦点深度は製造マージンに関わるもので、その値が小さくなる程、安定した生産が困難になる。大口径化による焦点深度の低下を補うために解像度強調技術 (RET: Resolution enhancement technologies) [1.11]と呼ばれる技術も誕生してきた。これには位相シフトマスク[1.12,1.13]、変形照明、SRAF (sub-resolution assist feature) [1.14]等が含まれる。これらは波長やレンズの大口径化のように原理的な解像度を縮小するものではないが、焦点深度等を含む製造マージンを拡大し、デバイス製造における実質的な加工寸法の縮小に貢献してきた技術である[1.15,1.16]。しかしながら、RETの導入によって新たな課題も顕著になってきた[1.17,1.18]。従来、リソグラフィではウエハー上に形成するパターンと同じパターン形状のマスクパターンを用いてきた。しかし、位相シフトマスク[1.12,1.13]や変形照明を用いてパターン形成を行おうとすると、図1-5に示すように、露光で形成されるパターンはマスクパターンに対して大きく歪む。

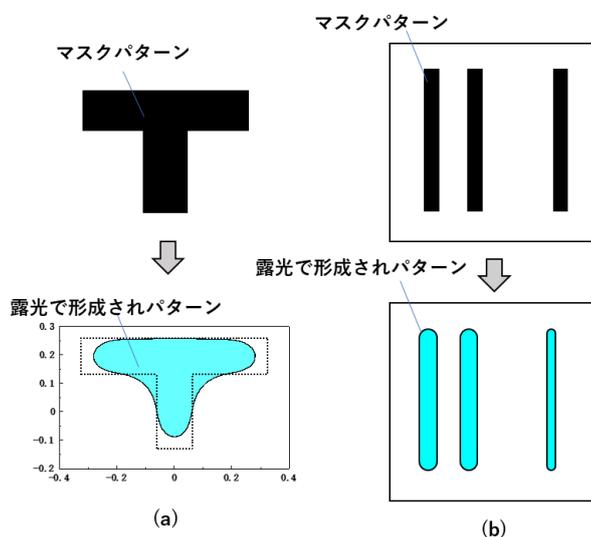


図 1-5 サブ波長リソグラフィにおけるパターン歪み, (a)ラウンディングによる歪み,(b)パターン間距離に依存した歪み

図 1-5(a)はコーナー部のラウンディングにより、等幅の線分部分が殆ど存在しない外形形状になっている。図 1-5(b)はマスク上のパターンは全て同じ線幅であるのに、露光で形

成されるパターンはパターン間の位置関係に依存して互いに異なる線幅のパターンが形成されている。この歪みのため、目的のパターンと同じパターン形状のマスクパターンで露光を行うと、正常に動作する電子回路パターンが得られなくなった。また、位相シフトマスクや SRAF を用いることは、ウエハー上に形成するパターンとは全く異なるパターンをマスクパターンとして作成する必要が発生する。そのため、目的のパターンを高精度に形成するためのマスクパターンをどのように作成するかということが大きな課題となった。当初は周囲に別のパターンが存在するか否かによってパターン形状の歪みが変わったので、このような効果は近接効果[1.19]と呼ばれた。近接効果により発生する歪みをマスクパターン上で補正するため方法として認識されたため、そのような技術は近接効果補正と呼ばれた。近接効果補正光は歴史的には電子線リソグラフィにおいて先に発展したため[1.20,1.21]、光リソグラフィではそのような技術を光近接効果補正（OPC；Optical proximity correction）と呼んだ。

歪みの補正は単純に予想できるものでないため、ウエハー上に形成される全てのパターンに対して物理シミュレーションを行い、その結果からマスクパターンを補正する必要がある。LSI には数億個以上のパターンが存在するので、近接効果補正は膨大な計算を必要とする技術である。特に光リソグラフィでは位相シフトパターンや SRAF のようにウエハー上に結像しないパターンをマスクパターンとして生成する必要もあり、補正という領域を超えていることは明らかである。現在でも OPC と呼ばれることも多いが、歪みの補正は当然として、膨大な計算によって微細化限界の克服のためにマスクパターン生成と共に照明形状や露光条件等の同時最適化を行うことで微細化を目指すことから、計算機リソグラフィ（Computational lithography）[1.22]とも呼ばれるようになった。

本論文が主題する「高精度微細パターン設計技術」は、加工シミュレーションモデルの研究も含め、シミュレーションモデルに基づいた計算手法で高精度微細パターン加工を目指したマスクパターン設計を行うための計算機リソグラフィ技術である。

以上、光リソグラフィの歴史的な流れに沿って計算機リソグラフィと呼ばれる分野の誕生について説明してきたが、計算機リソグラフィはリソグラフィプロセスのみを対象としたものではない。同様の課題はエッチングにおいても存在する。エッチングにおいて全てのパターンがリソグラフィで形成されたパターン通りに垂直にエッチングできるわけではない。リソグラフィ後のパターン寸法とエッチング後に形成されるパターン寸法との差をエッチングシフトと呼ぶ。エッチングシフトがパターンの形状や寸法またはパターン密度に依存して変化する現象も無視できなくなってきた。エッチングにおいては、このような現象を近接効果ではなく、マイクロローディング効果[1.23]と呼ぶ。電子回路を正常に動作させるためにマスク寸法の補正を行う OPC では、光リソグラフィにおける近接効果を補正するだけでなく、エッチングにおけるマイクロローディング効果の補正も必要であり、現実に LSI 製造で実施されている OPC にはこれら両方の補正が含まれている。

1-2 本研究の内容

微細化を加速するためのマスクパターンの作成技術は OPC あるいは計算機リソグラフィ等とリソグラフィ技術分野のように呼ばれるが、実際はリソグラフィ以外の内容も含んだ技術分野である。すなわち加工形状を予測するためのシミュレーション技術と、目的のパターンを正確に形成するためのマスクパターンデータを設計、生成するための技術を複合した分野である。本論文では加工パターンを予測するシミュレーション技術を含めて、シミュレーションベースの手法でマスクパターン設計を行うための技術を「高精度微細パターン設計技術」呼ぶ。本論文では微細化における問題解決のための狭い定義だけに囚われず、この技術を新たなパターン形成手法を実現するためのパターン設計技術として議論する。最終的には微細化のみでなく、将来のデバイスで有用となる可能性のある 3次元像[1.24-1.26]を 2次元マスクパターンで実現するマスクパターン設計方法まで議論する。高精度微細パターン設計技術の研究の中で取り組んできた内容を図 1-6 の構成でまとめる。

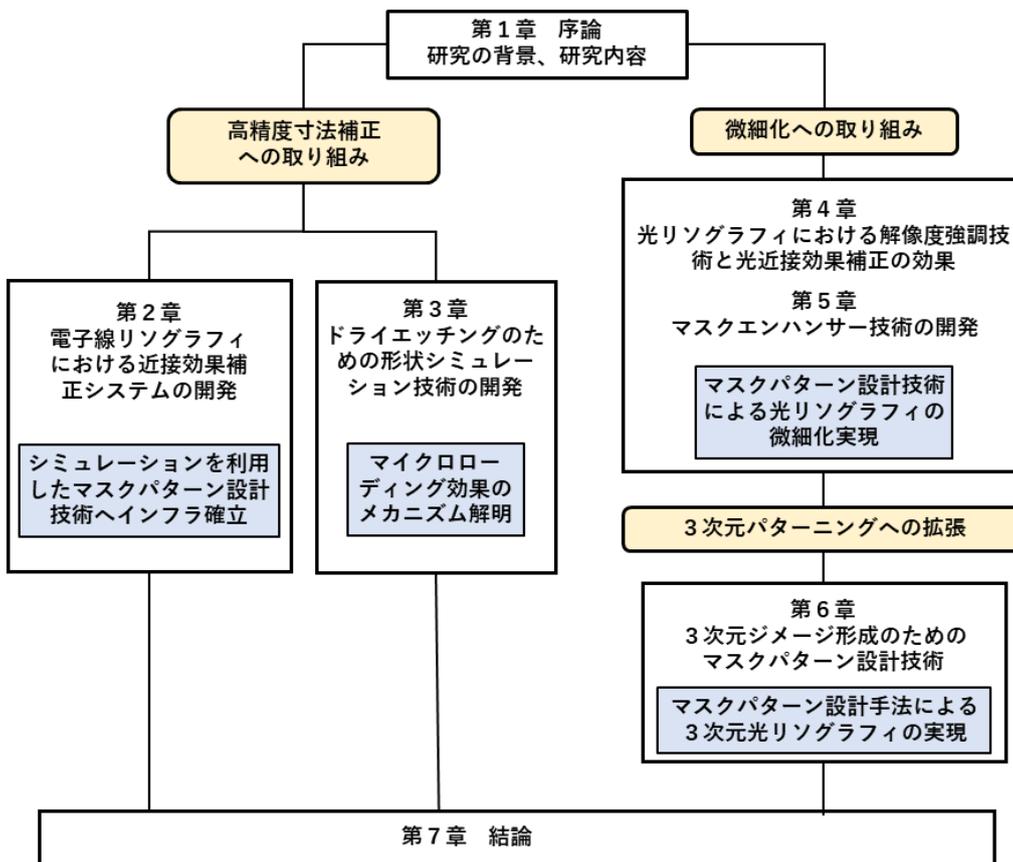


図 1-6 本研究の内容

2章と3章は高精度なパターン寸法補正を実現するために行った取り組みに関わる研究内容である。4章と5章は光リソグラフィに対するパターン設計技術によって半導体デバイスの微細化を達成するために行った取り組みに関わる研究内容である。6章は半導体デバイ

スに限定されず、将来の3次元構造のマイクロデバイスへの展開を目指した研究である。以下、各章の内容について簡単に説明する。

第2章では電子線リソグラフィにおける近接効果補正について述べる。ウエハー上に電子線によってパターンを直接形成する直描電子線リソグラフィにおいては、光リソグラフィにおける OPC が一般的になるよりも10年以上早く、露光パターンの歪みをマスクデータで補正する近接効果補正技術の取り組みが開始された。そのため、OPC を実現するために用いられている基本的手法の多くは電子線リソグラフィのための近接効果補正技術の開発で確立された。なぜなら、パターン寸法を予測するシミュレーションモデルが異なることを除けば、パターン処理等のデータハンドリングの手法は殆ど同じ技術をベースにしているからである。現在では直描電子線リソグラフィはウエハー上にパターン形成を行うための主力技術ではないが、本研究により、実際の LSI チップのマスクデータの作成を実現出来る近接効果補正システムの開発に成功し、現在の高精度微細パターン設計技術のベースとなる技術を完成したので、その内容について議論する。

第3章ではドライエッチングのための形状シミュレーション技術の開発について述べる。電子線リソグラフィも光リソグラフィも近接効果補正のコンセプトが提言された時点で既にパターン寸法を予測するための信頼できるシミュレーションモデルが存在しており、近接効果補正を開始するにあたっては新たなシミュレーション技術を開発する必要性は高くはなかった。しかしながら、エッチングにおいてはエッチングシミュレーションと呼ばれるものでさえ、基板に到達するプラズマ粒子の量のみで形状予測を行っていた。そのため、シミュレーションモデルと実際のエッチング反応と差異が大きく、エッチングシフトのパターン依存性を正確に再現することは困難であった。そこで、より実際のエッチング反応に近いモデリングを実現するために、基板表面でのエッチング反応に基板表面の吸着層を考慮することが可能となる形状シミュレーションのコンセプトを創出した。これにより、基板に到達するプラズマ粒子の量のみで説明が困難であったマイクロローディング効果のようなエッチング形状のパターン寸法依存性を形状シミュレーションで再現することに成功した。それにより、マイクロローディング効果の発生メカニズムの理解も容易となった。これはエッチング現象も考慮したマスクパターン設計を行っていく上で有用なツールとなることを示す。

第4章では光リソグラフィにおける RET と OPC の微細化効果について議論する。光リソグラフィにおいて当初は RET も OPC もその効果に対して懐疑的な考えが強く、LSI の製造への導入には消極的であった。なぜなら、RET は特定のパターンにおいて解像度の強調効果はあるが、解像性が劣化するパターンも存在するなどの副作用も大きかったからである。OPC も膨大な計算コストがかかるにも関わらず、得られる効果が非常に低いと考えられていた。そこでリソグラフィ用の応答曲面関数を導入し、リソグラフィで形成されるパターン寸法 (CD: Critical dimension) のばらつきを統計的に分析する手法を創出した。その手法を用いて、RET も OPC も単独での導入には効果が低い、RET と OPC を同時に

導入し、かつ、露光パラメーターも同時に最適化することで相乗的に非常に高い効果を得られることを示した。ここでは、CD ばらつきの観点から上記の同時最適化を行うことによってシステム LSI の 1 世代分のパターン寸法の縮小（70%の寸法縮小）が可能であることを示し、計算機リソグラフィの微細化への有効性を提示する。

第 5 章では、光リソグラフィ用の強い解像度強調効果有す新規 RET 技術の創出について議論する。これはマスクエンハンサーと呼ぶ技術であり、小さな位相シフターを付加することで、個々のパターンのコントラストを個別に最大化するアイデアから創出されたものである。これは既存の RET 以上の強い解像度強調効果を有し、任意の形状のレイアウトに対して 1 回露光で適用可能である。さらにこの技術はマスクパターン設計によって、従来の OPC 等のようにパターン寸法の制御のみでなく、シミュレーションをベースとして光強度分布のコントラスト強調や焦点深度等のプロセスウィンドウの拡大をも実現できる。すなわち、光リソグラフィの解像力をマスクパターン設計技術でさらに大きく向上させることが可能となる新規技術の創出に成功したことを示す。

第 6 章では従来の光リソグラフィにおける 2 次元の平面マスクから 2 次元の平面パターンを形成するという概念を超えて、平面マスクパターンから 3 次元像の形成を行うための技術を議論する。現在、光リソグラフィで主力として使用されている投影露光方式では、1 組のマスクとレンズを組み合わせた露光システムで露光像を形成する。2 次元のマスクパターンはレンズを通して 2 次元平面に投影されるため、マスクパターンでは 2 次元の平面方向の形状の制御は可能であるが、3 次元形状の像の形成を制御することはできない。そこでレンズの効果をマスクパターンで実現する Built-in Lens Mask (BILM) の創出を行った。これにより、現実にレンズを用いなくてもレンズとマスクの組み合わせで実現される露光像をマスクの露光のみで実現することが可能となった。さらに、この方法を、複数組のマスクとレンズを組み合わせた仮想的な露光システムのコンセプトを組み合わせることで、1 枚のマスクに対して 1 回露光を行うだけで鮮明な 3 次元像の形成を行える技術の創出に成功した。この章では、目的の 3 次元像に対して仮想露光システムを設計し、シミュレーションベースの計算に基づいてマスクパターン作成を行う方法について議論する。

第 7 章では本研究の総括を行うとともに、今後の微細加工における高精度微細パターン設計技術の展望と課題について述べるとともに、本研究の波及効果についても論じた。

参考文献

- [1.1] 平 洋一, 将来のコンピューティング, エレクトロニクス実装学会誌, Vol. 15, No. 6, pp. 430-434(2012).
- [1.2] 岩井 洋, 大見 俊一郎, 21 世紀の半導体デバイスとリソグラフィ技術, 電気学会誌, Vol. 120, No. 6, pp. 340-343(2000).
- [1.3] 松井真二, 落合幸徳, 山下浩:電子ビーム露光技術の現状と展望, 応用物理, Vol. 70, No. 4, pp. 411-417(2001).
- [1.4] 奥平 定之, ドライエッチング技術, 日本金属学会会報, Vol. 28, No. 1, pp. 55-62(1989).
- [1.5] R. P. Seisyan, "Nanolithography in microelectronics: A review", Technical Physics, Vol. 56, No. 1061, pp. 1061-201(2011).
- [1.6] T. Ito, S. Okazaki, "Pushing the limits of lithography.", Nature 406, pp. 1027–1031 (2000).
- [1.7] T. A. Brunner, "Pushing the limits of lithography for IC production", Proc. International Electron Devices Meeting. IEDM Technical Digest, pp. 9-13(1997).
- [1.8] L. Rayleigh, "Investigations in optics with special reference to the spectroscope," Phil. Mag. Vol. 8, No. 49, pp. 261-274 (1879).
- [1.9] S. Owa and H. Nagasaka, "Advantage and feasibility of immersion lithography," Journal of Micro/Nanolithography, Journal of Micro/Nanolithography, MEMS, and MOEMS, Vol. 3, No. 1, pp. 97-103 (2004).
- [1.10] J. E. Bjorkholm, "EUV lithography—the successor to optical lithography", Intel Technology Journal, Q3, 1 pp. 1-8(1998).
- [1.11] M. Shibuya, "Resolution enhancement techniques for optical lithography and optical imaging theory," Optical Review, Vol. 4, No. 1B, pp. 151-160(1997).
- [1.12] M. D. Levenson, N. S. Viswanathan, and R. A. Simpson, "Improving "Improving

resolution in photolithography with a phase-shifting mask" IEEE Transactions on Electron Devices, Vol. 29, No. 12, p. 1828-1836(1982).

[1.13] B. Lin, "The attenuated phase-shifting mask", Solid State Technology, Vol. 35, No. 1, pp. 43-47(1992).

[1.14] J. Finders, J. V. Schoot, M. Mulder, A. Hunter, M. Dusa, B. Socha, and P. Jenkins, " DUV lithography (KrF) for 130 nm using off-axis illumination and assisting features," in SEMICON Japan (1999).

[1.15] T. Terasawa, "Subwavelength lithography (PSMOPC)", Proceedings 2000 Design Automation Conference, pp. 295-300(2000).

[1.16] F. M. Schellenberg "Resolution enhancement technology: the past, the present, and extensions for the future", Proc. SPIE, Optical Microlithography XVII, Vol. 5377, pp. 1-20(2004).

[1.17] L. Capodiecici "From optical proximity correction to lithography-driven physical design (1996-2006): 10 years of resolution enhancement technology and the roadmap enablers for the next decade", Proc. SPIE, Optical Microlithography XIX, Vol. 6154, pp. 1-12(2006).

[1.18] L. W. Liebmann, S. M. Mansfield, A. K. Wong, M. A. Lavin, W. C. Leipold, and T. G. Dunham "TCAD development for lithography resolution enhancement," IBM Journal of Research and Development, Vol. 45, pp. 651-665(2001).

[1.19] P. Chien and M. Chen "Proximity Effects in Submicron Optical Lithography", Proc. SPIE, Optical Microlithography VI, Vol. 0772, pp. 35-41(1987).

[1.20] T. H. P. Chang, "Proximity effect in electron - beam lithography", Journal of Vacuum Science & Technology, Vol. 12, No. 6, pp. 1271-1275(1975).

[1.21] M. Parikh, "Corrections to proximity effects in electron beam lithography. I. Theory", Journal of Applied Physics, Vol. 50, No. 6, pp. 4371-4377(1979).

[1.22] X. Ma and G. Arce, "Computational Lithography" (Wiley, 2011).

[1.23] C. Hedlund and H. O. Blom, "Microloading effect in reactive ion etching", S. Berg" Journal of Vacuum Science & Technology A, Vol. 12, No. 4, pp. 1962-1965(1992).

[1.24] A. Campo and C. Greiner, "SU-8: A photoresist for high-aspect-ratio and 3D photolithography", Journal of Micromechanics and Microengineering, Vol. 17, No. 6, pp. 81-95(2007).

[1.25] H. B. Sun and S. Kawata, "Two-Photon Photopolymerization and 3D Lithographic Microfabrication", Advances in Polymer Science. Vol. 170, pp. 169-273(2004).

[1.26] A. Bertsch, H. Lorenz, and P. Renaud, "3D microfabrication by combining microstereolithography and thick resist UV lithography", Sensors and Actuators A: Physical Vol. 73, No1-2, pp. 14-23(1999).

第2章 電子線リソグラフィにおける近接効果補正システムの開発

2-1 はじめに

電子ビームの波長は加速電圧 10kV に対して 0.012 nm 程度であり、光の波長に対して非常に小さい。そのため、電子線リソグラフィは光リソグラフィに対して高い解像性を有すると期待されている。しかし、g 線（光波長=436 nm）リソグラフィが主に使用されていた時代でも、電子線リソグラフィは意図通りにパターン寸法を制御できる実用的な解像度で g 線リソグラフィにも劣ると認識されていた。その原因は図 2-1 に示されるように近接効果と呼ばれるもので、電子線がレジストや基板で散乱されて電子線の影響が照射された領域以外にも及ぶことによって発生する現象のためである[2.1]。図 2-1(a)に示されるように、基板上部から入射されて基板内部で散乱される電子線は再び基板上部まで戻ってくるため、反射として影響する。この反射としての影響は数 μm 以上になるため、電子線で描画されたパターン間の相互影響は数 μm に及ぶ。結果的に図 2-1(b)に示されるようにパターン面積に依存して、露光によってレジスト中で形成される電子線の蓄積エネルギー分布の形状がパターンサイズ毎に異なる現象が発生する。典型的には散乱長よりも小さなパターンは露光パターンより小さくなり、散乱長よりも大きなパターンは露光パターンよりも大きくなる。さらに、図 2-1(c)に示されるように露光パターンが近接する部分では露光後に形成されるパターン形状に歪が発生し、その歪の大きさはパターン間距離に依存して発生する。そのため、設計パターンを露光パターンとしてそのまま使用すると、近接効果のために意図通りのパターン形成ができなくなり、実用的な解像度の劣化が発生する。この近接効果による寸法変動を制御し、意図通りの寸法でパターンを形成できるようにすれば、電子線リソグラフィの実用解像性は飛躍的に向上する。

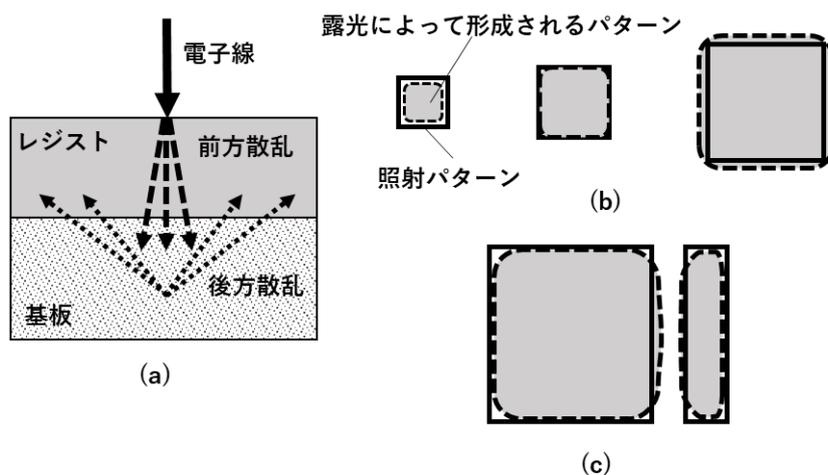


図 2-1 電子線照射における電子の散乱と近接効果、(a) 電子線の散乱現象、(b) 照射パターン面積に依存した近接効果、(c) 照射パターン間の距離に依存した近接効果

上記の近接効果をプロセス技術で抑制するために3層レジスト等も用いられるようになったが[2.2]、十分に抑制されるわけではなかった。露光方法によって解決しようとする取り組みとして GHOST 法等が提案されている[2.3,2.4]。これは目的の 패턴の反転パターンを利用して、反射電子により形成される蓄積エネルギーを平坦化し、エネルギー分布の歪を抑制しようとする方法である。この方法は2重露光が必要となるため、スループットの低下等の課題がある。本研究は露光データ(マスクデータ)の補正によって近接効果を解決する取り組みである。電子線の露光を決定するマスクデータは電子線で露光を行う图案の形状と各图案の露光量からなる。補正方法としては各图案の形状を補正する方法[2.5]と图案毎に露光量を変調して行う方法[2.6-2.10]がある。従来、簡易的な方法で補正する方法が試みられてきたが、本研究では電子線露光で形成される图案寸法を予測するシミュレーション計算に基づき、意図通りの图案寸法を形成できる露光图案と露光量を逆問題として計算することで正確な補正を実現することを目的とする。これを実現するためには、2つの技術が必要である。ひとつは露光图案と露光量から実際の電子線リソグラフィプロセスで形成される图案寸法を予想するシミュレーションモデルの作成である。もうひとつは前者のシミュレーションモデルを用いて目的の图案寸法から必要なマスクデータを作成するための計算手法の構築である。本章の第2.2節で图案寸法を予想するシミュレーションモデルについて、第2.3節でマスクデータを作成するための計算手法について説明する。微細加工における高精度微細图案設計技術の基礎なるコンセプトや基本的な手法は電子リソグラフィの近接効果補正技術の開発を通じて確立される。

2-2 電子リソグラフィにおける近接効果パラメータの評価方法

2-2-1 電子リソグラフィにおけるパターン寸法予測モデル

電子リソグラフィにおける近接効果は電子線の散乱によって発生する。電子リソグラフィにおける近接効果を補正するためには電子線の散乱を考慮してパターン寸法を正確に予測する技術が必要である。電子線の散乱現象はモンテカルロシミュレーション等による多くの研究が結果ある。これらの研究結果から位置 $r_0(x_0, y_0)$ に照射された点ビームが位置 $r(x, y)$ に及ぼす影響は式(2-1)の2重ガウス分布でよく近似されることで知られている[2.6, 2.11]。 α は前方散乱長、 β は後方散乱長、 η は反射係数と呼ばれている。

$$f(r) = \frac{1}{\pi(1+\eta)} \left\{ \frac{1}{\alpha^2} \exp\left(-\frac{(r-r_0)^2}{\alpha^2}\right) + \frac{\eta}{\beta^2} \exp\left(-\frac{(r-r_0)^2}{\beta^2}\right) \right\} \quad (2-1)$$

式(2-1)は経験測モデルであり、電子線の散乱後の分布を主にレジストを通過するとき発生する散乱に起因する短い距離の分布と、基板からの反射として扱われる広範囲の分布に分離して表現しようとするものである。近接効果補正においては数千万から数億個のパターンの寸法を予想する必要があり、モンテカルロシミュレーション[2.12]のようなシミュレーションを直接パターン寸法の予測に使用することは現実的ではない。そこで基本的な原理モデルのシミュレーションによって実現象の近似が可能であることが保証された高速計算可能な経験測モデルを使用する必要がある。経験測モデルであるため、プロセス条件の僅かな変更に対してもその都度キャリブレーションを行う必要がある[2.13]、実験結果に対して容易に高精度にキャリブレーションを行う方法は非常に重要である。

位置 $r_0(x_0, y_0)$ に照射される照射量を $E(r_0)$ で定義すると、照射領域が S の領域に電線線が照射されたときの照射量分布 $Q(x, y)$ は式(2-2)の畳み込み積分で定義される。

$$Q(x, y) = \iint_S E(r_0) f(r) dr_0 \quad (2-2)$$

今後は混乱を避けるため、照射後の照射量分布 $Q(x, y)$ を吸収エネルギー分布と呼ぶ。レジストが反応臨界エネルギーに達したときに溶解するポジ型タイプの場合、吸収エネルギー $Q(x, y)$ が反応臨界エネルギー Q_c よりも高くなった領域のレジストが現像で溶解して消失し、それ以外の領域にはレジストパターンが残存する。レジストパターンのエッジ位置 r_p では下記の式(2-3)の関係が成り立つ。

$$Q_c = Q(r_p) = \iint_S E(r_0) f(r) dr_0 \quad (2-3)$$

ここで、式(2-3)の未知数は α 、 β 、 η 、 Q_c の4つである。例えば、後方散乱長よりも十分に大きな正方形パターンを一定の露光量 E_0 で露光したときの正方形パターンの中心での吸

取エネルギーは $Q = E_0$ となる。正方形パターンの中心でレジストが現像される最低エネルギーが反応臨界エネルギーであるから、そのときの照射量から Q_c は簡単に評価できるので、実質的な未知数は α 、 β 、 η の3つだけになる。よってレジストパターンが形成された最低3つのエッジ位置において上記の式(2-3)で表される方程式を解けば各パラメーターのキャリブレーションが実現できる。例えば、3つの寸法の異なる領域 S を同じ照射量 E_0 で照射し、それぞれぞれの照射領域でのレジストの溶解した寸法を測定する等の方法である。しかし、測定には誤差が必ず含まれているため、任意の異なる3つのパターンを照射しても各パラメーターのキャリブレーション精度が保証されるわけではない。高精度なキャリブレーションを行うためにはより多くの測定を行うことが望ましい。一般的に、ポジ型のレジストを用いて電子線リソグラフィで形成したレジストパターンの断面は、後方散乱の影響からレジスト下部の幅がレジスト上部の幅よりも小さくなる逆テーパ形状と呼ばれるものとなる。そのため、レジスト上部から測定するSEM(Scanning Electron Microscope)等による寸法測定ではレジスト下部の寸法は測定できない。レジストの断面寸法を測定することは非常に時間浪費的な作業が必要となる。式(2-3)に含まる3つのパラメーターを実験で発生する誤差を排除して正確に決定することは容易ではない。そのため、SEM測定を行わずに、特殊な露光パターンを用いて各パラメーターを評価しようとする取り組みも行われてきているが[2.14,2.15]、製造用の露光装置(成形矩形ビーム)を用いて行うことが困難であり、デバイス製造用の近接効果補正の計算に使用するという目的に合わない。

本節では、SEM等による寸法測を必要とせず、製造用露光装置で容易に露光できるパターンを用いて、短時間の測定で多くのパターンの実験結果の平均値として各パラメーターのキャリブレーションを行う方法を創出したので、それについて説明する。

2-2-2 近接効果補正用モデルのパラメーター決定方法

2-2-2-1 キャリブレーション用パターンの設計

まず、パラメーター決定方法の詳細説明の前に、パターン寸法の測定を行う代わりに用いる原理について説明する。実際、SEM等を使用したパターン測定結果には誤差とばらつきがある。そのため、多くの測定結果を平均して測定結果として使用する必要がある。本手法では、レジスト寸法を測定する代わりに、レジストのリフトオフ現象を利用する。図2-2はレジストのリフトオフ現象を説明する図である。図2-2(a)に示される照射パターンをポジ型レジストに露光して現像を行うと、同図(a)の線分AB上の位置には理想的には同図(b)の(i)に示されるような矩形型の断面形状のレジストパターンが形成される。しかし、後方散乱の影響により露光量を増加させると、レジスト下部の寸法がレジスト上部の寸法よりも小さい逆テーパと呼ばれる断面形状が形成され、その影響は露光量の増加とともに大きくなる。ある露光量まで増加させると同図(b)の(iv)に示されるようにレジストはリフトオフする。このとき、線分ABの midpoint O での吸収エネルギー量は反応臨界エネルギー Q_c に

達したと判断できる。反応臨界エネルギー Q_c に対する式(2-3)の方程式をリフトオフが発生する条件を用いてキャリブレーションを行う。

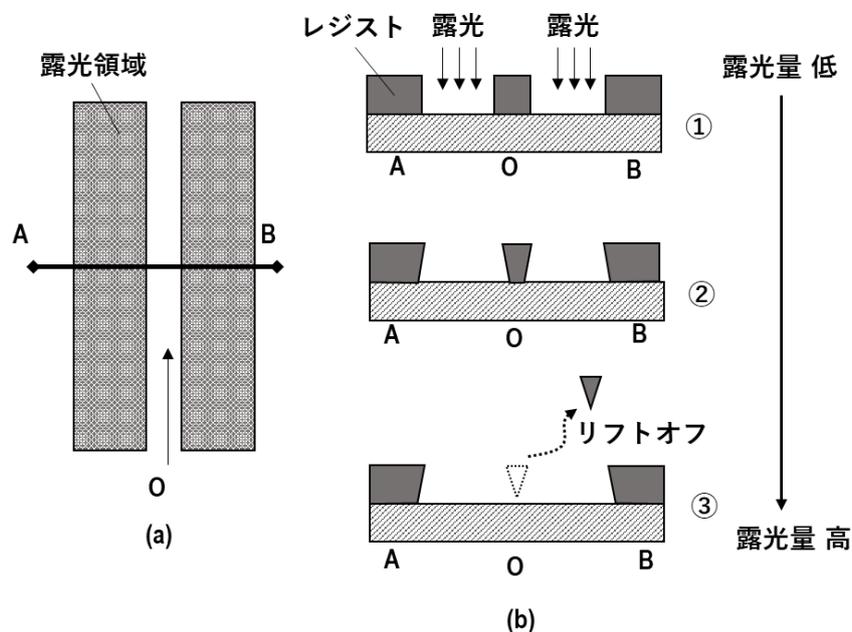


図 2-2 リフトオフを利用したレジスト底での臨界吸収エネルギー評価方法 (a)評価に用いる照射パターン。(b)照射パターンの照射量を増やしたときのレジスト断面形状の変化図。

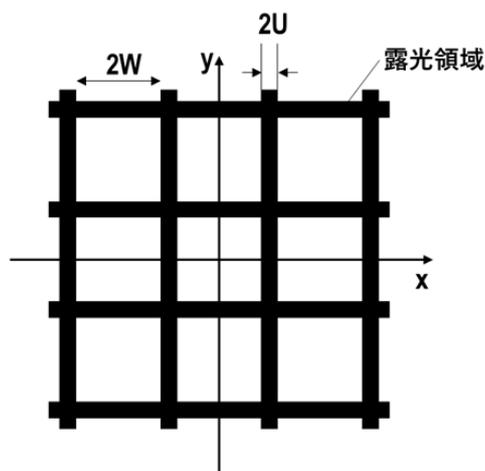


図 2-3 リフトオフを利用した電子線散乱パラメーター評価用パターン

上記のリフトオフを利用するために設計したパターンを図 2-3 に示す。黒く示された部分が照射領域で幅 $2U$ の格子状のパターンである。格子状の照射領域に囲まれた幅 $2W$ の非照射領域が存在する。種々の U 及び W の寸法で作成したパターンを種々の照射量 E で露光したのち、非照射領域がリフトオフするときの条件から各パラメーターのキャリブレ

ーションを行う。格子状のパターンには多くの非照射領域が存在し、リフトオフはそれら多数の非照射領域で同時にリフトオフが発生する。そのため、リフトオフの発生は光学顕微鏡測定で簡単に判断でき、かつ、多くの同一条件のパターンの平均的な実験結果として一目で測定できることにもなる。

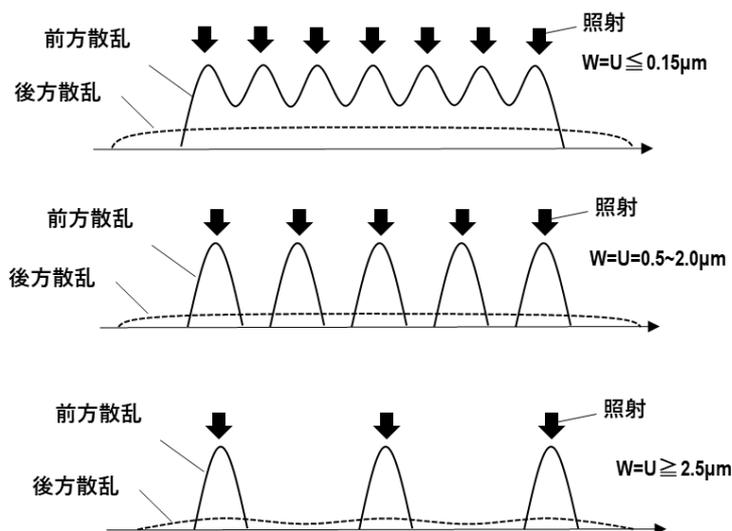


図 2-4 パラメーター評価用格子パターンにおける吸収エネルギー分布。

これらの格子状パターンにおける吸収エネルギー分布の様子を図 2-4 に示す。ここでは、 $\alpha = 0.1 \mu\text{m}$ 、 $\beta = 3.0 \mu\text{m}$ 、 $\eta = 0.5$ の時の図 2-3 の x 軸上での分布を例示的に示してある。前方散乱で形成される吸収エネルギー分布を実線で、後方散乱で形成される吸収エネルギー分布を点線で示してある。同図の $U, W \leq 0.15 \mu\text{m}$ の結果が示すように、この場合は格子全体の大きさが十分に大きければ、後方散乱による吸収エネルギー分布は格子全体の端の領域を除いて一定の値の分布となる。すなわち、 $U, W \ll \beta$ の条件では殆ど全ての非照射領域での後方散乱による吸収エネルギー量が同じ値となる吸収エネルギー分布が形成される。 U, W の寸法を変更して変化する吸収エネルギー分布は前方散乱の分布の変化によって発生するものだけである。これらの条件の結果から、前方散乱の影響だけを独立して測定できる。 $0.5 \mu\text{m} \leq U = W \leq 2 \mu\text{m}$ の結果が示すように、前条件と同様に殆ど全ての非照射領域での後方散乱による吸収エネルギー量が同じ値となる分布が形成される。一方、 $\alpha \ll U, W$ であるため、非照射領域の中心での前方散乱による吸収エネルギー量はほぼ零になる。吸収エネルギー量は β の値にも依存しないことから、これらの条件の結果から η を決定できる。 $2.5 \mu\text{m} \leq U = W$ の結果が示すように、 U, W の寸法を変更して変化する吸収エネルギー分布は後方散乱の分布の変化によって発生するものだけである。これらの条件の結果から、後方散乱の影響だけを独立して測定できる。

2-2-2-2 各パラメーターのキャリブレーション方法

A. η の決定方法

$\beta \gg W, U \gg \alpha$ の条件では、図 2-3 の原点 0 での吸収エネルギー Q は照射量 E に対して下記の式(2-4)で近似される。

$$Q = E \frac{\eta}{1+\eta} \left(1 - \frac{W^2}{(W+U)^2} \right) \quad (2-4)$$

これは吸収エネルギー Q に寄与しているのが後方散乱のみで、後方散乱による分布が格子パターン全体で一定の値となる均一な分布が形成される。よって、吸収エネルギー Q はエネルギー保存測より照射量 E 値が照射面積率 $\left(1 - \frac{W^2}{(W+U)^2} \right)$ まで低下することから容易に計算できる。 $\beta \gg W, U \gg \alpha$ の条件の格子パターンでリフトオフが発生したときの照射量 E_c に対して、下記の式(2-5)の関係が成り立つ。

$$\frac{Q_c}{E_c} = E \frac{\eta}{1+\eta} \left(1 - \frac{W^2}{(W+U)^2} \right) \quad (2-5)$$

種々の U, W の格子パターンに対してリフトオフが発生したときの E_c を評価して、 $\left(1 - \frac{W^2}{(W+U)^2} \right)$ と $\frac{Q_c}{E_c}$ の相関をプロットすることにより、そのグラフの傾きから $\frac{\eta}{1+\eta}$ を求めることができる。

B. α の決定方法

図 2-3 の原点 0 での吸収エネルギー Q は図 2-5 に示される図形演算を考慮して式(2-6)のように表される。

$$Q = E \left(\iint_A f(x,y) dx dy - \iint_B f(x,y) dx dy \right) \quad (2-6)$$

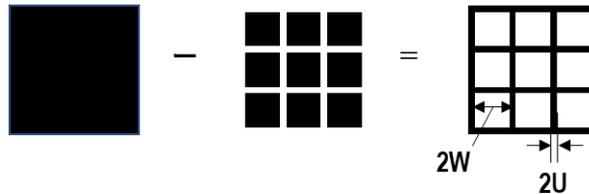


図 2-5 図形演算を用いた格子パターンの表現方法 1

ここで $f(x,y)$ は下記の式(2-7)で表される。

$$f(x,y) = \frac{1}{\pi(1+\eta)} \left\{ \frac{1}{\alpha^2} \exp\left(-\frac{x^2+y^2}{\alpha^2}\right) + \frac{\eta}{\beta^2} \exp\left(-\frac{x^2+y^2}{\beta^2}\right) \right\} \quad (2-7)$$

格子状パターン全体が十分に大きくて α や β に対して無限とみなせる場合は、かっこ内の第一項は1となり、式(2-6)は下記の式(2-8)のように書き直せる。

$$Q = E \left(1 - \sum_{i=-\infty}^{\infty} \sum_{j=-\infty}^{\infty} \int_{-w+2i(W+u)}^{w+2i(W+u)} \int_{-w+2j(W+u)}^{w+2j(W+u)} f(x,y) dx dy \right) \quad (2-8)$$

$\beta \gg U \gg \alpha$ 、 $\beta \gg W$ の条件では式(2-8)の括弧内の第2項は下記の式(2-9)のように書き直せる。

$$\frac{1}{\pi(1+\eta)\alpha^2} \int_{-w}^w \int_{-w}^w \exp\left(-\frac{x^2+y^2}{\alpha^2}\right) dx dy + \frac{\eta}{1+\eta} \left(\frac{W^2}{(W+U)^2} \right) \quad (2-9)$$

これは、 $U \gg \alpha$ より前方散乱による影響は $i=0, j=0$ の項以外は全て無視でき、 $\beta \gg W, U$ より式(2-4)と同様に後方散乱による吸収エネルギーを照射面積率によって近似できるからである。式(2-6)を整理して書き直すと、下記の式(2-10)のようになる。

$$Q = E \left[1 - \frac{1}{(1+\eta)} \operatorname{erf}\left(\frac{W}{\alpha}\right)^2 - \frac{\eta}{1+\eta} \left(\frac{W^2}{(W+U)^2} \right) \right] \quad (2-10)$$

さらに式(2-10)を変形すると、下記の式(2-11)のように表せる。

$$\frac{1}{\alpha} W = \operatorname{erf}^{-1} \left\{ \left[1 - \frac{Q(1+\eta)}{E} + \eta \left(1 - \frac{W^2}{(W+U)^2} \right) \right]^{\frac{1}{2}} \right\} \quad (2-11)$$

この場合も種々の U, W の格子パターンに対してリフトオフが発生したときの E_c を評価して、 $\operatorname{erf}^{-1} \left\{ \left[1 - \frac{Q_c(1+\eta)}{E_c} + \eta \left(1 - \frac{W^2}{(W+U)^2} \right) \right]^{\frac{1}{2}} \right\}$ と W の相関をプロットすることにより、そのグラフの傾きから $\frac{1}{\alpha}$ を求めることができる。

C. β の決定方法

図 2-3 の原点 0 での吸収エネルギー Q は図 2-6 に示される図形演算を考慮して下記の式(2-12)のように表される。

$$Q = E \left(\iint_C f(x,y) dx dy + \iint_D f(x,y) dx dy - \iint_E f(x,y) dx dy \right) \quad (2-12)$$

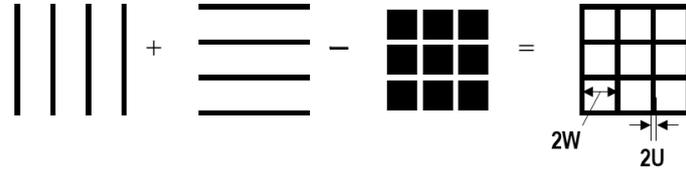


図 2-6 図形演算を用いた格子パターンの表現方法 2

括弧内の第 1 項と第 2 項は対称性から同じ値となる。 $\beta \gg U$ の条件では、括弧内の第 3 項は第 1 項と第 2 項の和に比べて無視できるくらい小さい。また $W \gg \alpha$ の条件では第 1 項と第 2 項の前方散乱による影響は無視できる。 $\beta \gg U$ 、 $W \gg \alpha$ の条件では対称性を考慮して式(2-12)は下記の式(2-13)のように書き直せる。

$$Q = E \frac{2\eta}{\pi(1+\eta)\beta^2} \left(2 \sum_{i=0}^{\infty} \int_{W+2i(W+U)}^{W+2U+2i(W+U)} dx \int_{-\infty}^{\infty} dy \cdot \exp\left(-\frac{x^2+y^2}{\beta^2}\right) \right) \quad (2-13)$$

$\beta \gg U$ 条件で積分結果を近似すると下記の式(2-14)のようになる。

$$Q = E \frac{8\eta U}{\sqrt{\pi} \cdot (1+\eta)\beta} \times \exp\left(-\frac{W^2}{\beta^2}\right) \quad (2-14)$$

さらに、下記の式(2-15)のように変形できる。

$$\ln E = \frac{1}{\beta^2} \times W^2 + C \quad (2-15)$$

ここで、 C は W にも E にも依存しない定数である。この場合も種々の U, W の格子パターンに対してリフトオフが発生したときの E_c を評価して、 W^2 と $\ln(E_c)$ の相関をプロットすることにより、そのグラフの傾きから $\frac{1}{\beta^2}$ を求めることができる。

2-2-3 近接効果補正用モデルのパラメータ評価結果

本節では本研究で創出したパラメータ決定方法を適用した結果について説明する。実験に用いた露光装置は AEBLE-150 で加速電圧 20KeV のベクトルスキャン型の電子ビーム露光装置である。適用プロセスは図 2-7 に示すように Si 基板上の 3 層レジストを用いたものである。図 2-3 に示した格子状のパターンの大きさが $100 \mu\text{m}$ 四方程度になるように作成し、図 2-8 に示すようにマトリック状に露光する。横方向に U と W のサイズをいろいろ変化させたパターンを用意し、縦方向にはそれらのパターンの露光量を変化させて露光する。このとき、横方向は右に位置するもの程、 U または W が大きくなり、縦方向は上に位置するもの程、露光量を高くする。このように露光した基板を現像後に光学顕微鏡で測定する。

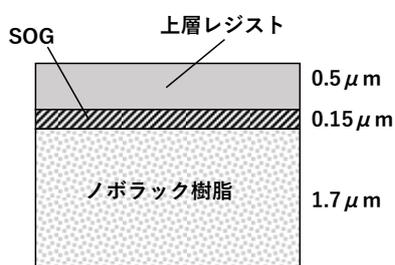


図 2-7 3層レジスト構造

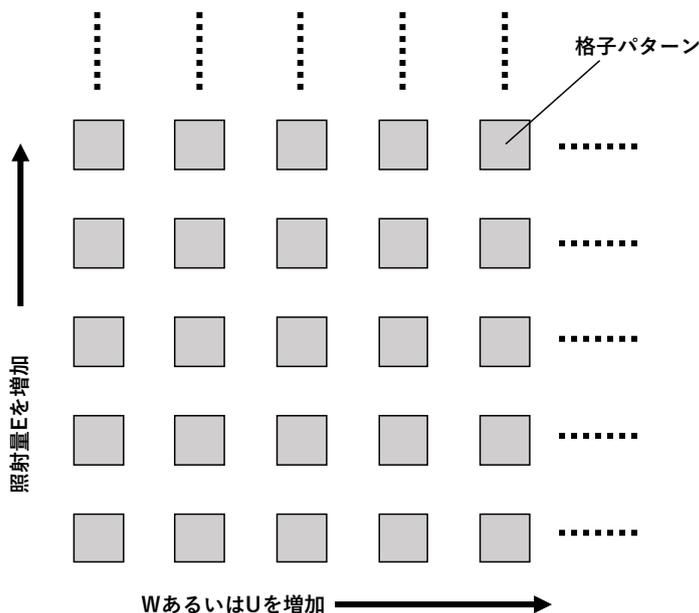


図 2-8 リフトオフを利用した電子線散乱パラメータ評価用パターンの露光方法

図 2-9 は実験結果の光学顕微鏡での測定写真である。各格子状のパターンは上方向に位置する程、露光量を高くしてあるので、各 W と U に対して下から順番に測定し、各格子状パターンの非照射部のレジストがリフトオフで無くなるものを探す。同図の(a)は低倍率で

の写真である。格子状のパターン全体が白く見えるものがリフトオフでレジストが無くなったものである。レジストのリフトオフが発生する照射量と発生しない照射量の境界は明確に判断できることが分かる。同図(b)は上記の境界でリフトオフが発生したものの拡大写真であり、同図(c)はリフトオフが発生しなかったものの拡大写真である。ひとつの格子状パターン内に存在する数百個の非照射部でリフトオフが同時に発生している。この方法では、数百個の実験対象の結果を一目で測定できる。各 W と U に対してリフトオフが発生した最小の照射量 E_c に対して、式(2-5)、式(2-11)、式(2-14)のプロットグラフを図 2-10 の (a)、(b)、(c) にそれぞれ示す。これらのグラフの傾きから α 、 β 、 η の各パラメーターは容易に計算でき、その結果を表 2-1 に示す。これらのパラメーターを用いて近接効果補正を行った結果は次節で示す。

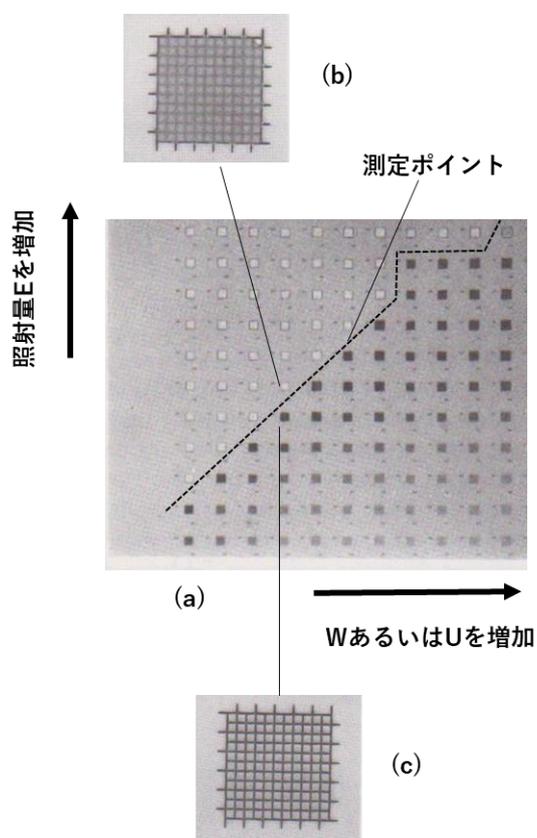


図 2-9 パラメーター評価実験結果の光学顕微鏡写真、(a) 低倍率による観察、(b) リフトオフの発生個所、(c) リフトオフの非発生個所

Reprinted from [A. Misaka, K. Harafuji, and N. Nomura, "Determination of proximity effect parameters in electron - beam lithography" Journal of Applied Physics, Vol.68, No.12, pp.6472-6479(1991)], with permission of AIP Publishing.

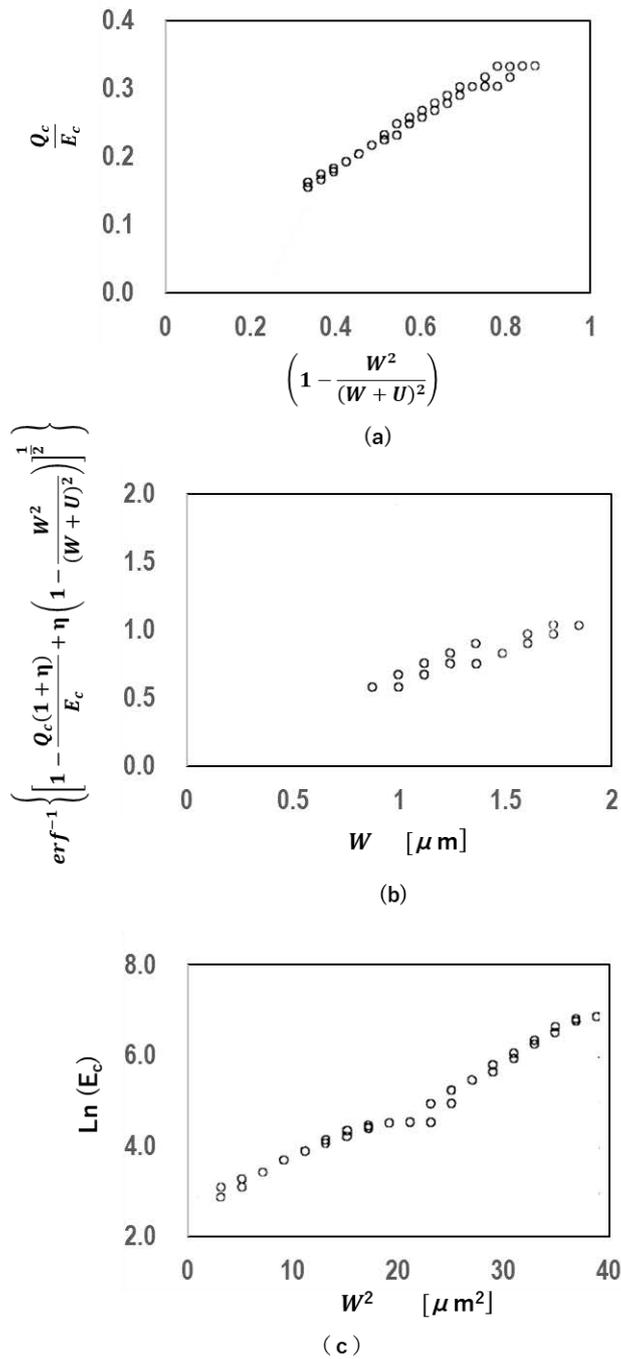


図 2-10 パラメーター評価実験結果のプロット図、(a) 反射係数 η の評価、(b) 前方散乱長 α の評価、(c) 後方散乱長 β の評価

Reprinted from [A. Misaka, K. Harafuji, and N. Nomura, "Determination of proximity effect parameters in electron - beam lithography" Journal of Applied Physics, Vol.68, No.12, pp.6472-6479(1991)], with permission of AIP Publishing.

表 2-1 パラメーター評価結果

| 前方散乱長 | 後方散乱長 | 反射係数 |
|---------------|--------------|-------|
| 0.199 μ m | 3.14 μ m | 0.556 |

2-3 電子リソグラフィにおける近接効果システムの開発

2-3-1 近接効果補正の基本理論

本節では近接効果補正を実現するための基本的な理論について説明する。本節でも、ポジ型レジストの場合を想定して説明を行う。前節で説明したように、電子ビーム露光における吸収エネルギー分布 $Q(x,y)$ は、各位置における照射量 $E(x,y)$ と照射領域 $S(x,y)$ で決定される。レジストが溶解する臨界エネルギーを Q_c とすると、 $Q(x,y) \geq Q_c$ の領域のレジストが溶解しパターンが形成される。 $Q(x,y) \geq Q_c$ となる領域の形状が目的のパターン形状と一致するように照射量 $E(x,y)$ と照射領域 $S(x,y)$ を決定すれば近接効果補正が実現できる。すなわち、目的のパターン形状の輪郭線上での吸収エネルギーが臨界エネルギー Q_c に一致するようにすれば良い。これはターン形状の輪郭線上の位置 (x,y) で下記の式(2-16)が成り立てばよい。

$$Q_c = Q(x,y) = \iint_{S(x',y'-y)} E(x',y') f(x' - x, y' - y) dx' dy' \quad (2-16)$$

上記の内容を実現させるための方法を説明する。最初に目的のパターンを小さな図形に分解する。目的のパターンをターゲットパターンと呼ぶ。分解の方法は、図 2-11(a) に例示するように多角形が長方形あるいは三角形となるよう分解する。また、同図 (b) に例示するように各辺の長さが前方散乱長 α より長く、後方散乱長 β よりも短くなるように分解する。必要に応じて同図 (c) に例示するように一定の距離内に隣接するパターンの関係を考慮した分解を行う。

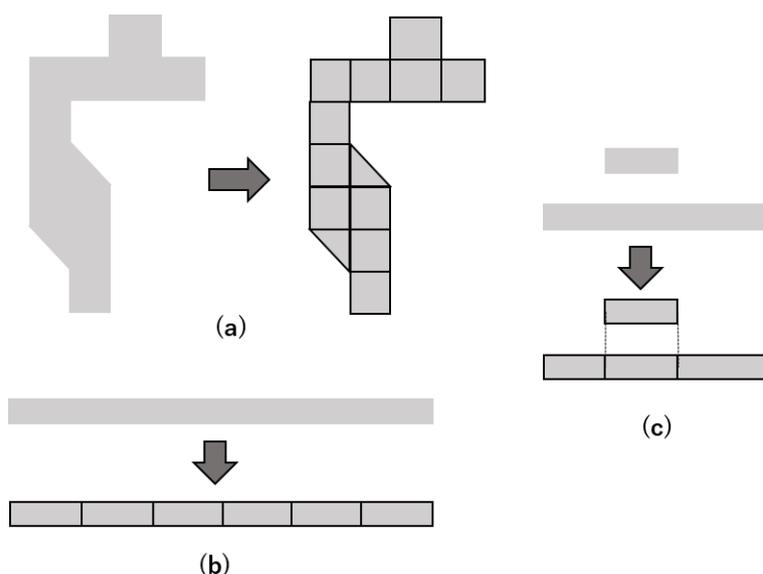


図 2-11 パターン細分化方法、(a) 基本図形への分割、(b) 線分分割、(c) 近接投影分割

図 2-12 に示すように、細分化された各パターン S_i の各辺のうちターゲットパターンの輪郭線に一致する辺の中点に評価点 r_{ij} を設ける。細分化された各パターンに S_i に対して照射量 E_i で露光を行うと、各評価点の吸収エネルギーは下記のように表される。

$$Q(x_{ij}, y_{ij}) = \sum_i E_i \iint_{S_i} f(x - x_{ij}, y - y_{ij}) dx' dy' \quad (2-17)$$

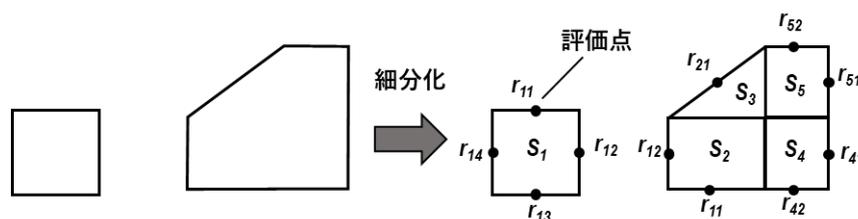


図 2-12 細分化されたパターンに対する評価点の作成

このとき全ての評価点での吸収エネルギーが臨界エネルギー Q_c になれば良い。これを実現する方法としては各図形への照射量 E_i を図形毎に変調する方法がある。もう一つは各照射図形を変形することで実現する方法がある。この場合、ターゲットパターンの輪郭線に一致する辺を移動させることで各図形を変形することになる。上記の 2 つの内容を両方組み合わせることも可能である。ここでは各図形への照射量 E_i を図形毎に変調する方法に基づいて近接効果システムの開発を行った。式(2-16)で $Q_c = Q(x_{ij}, y_{ij})$ となる方程式を解くのに、図形を変形すると積分部分の計算を再計算する必要がある。照射量のみの変調は上記の方程式を解くにあたって高速計算が可能であるからである。

2-3-2 近接効果補正計算アルゴリズム

図 2-13 は近接効果補正の基本理論に基づいて各照射図形への照射量を計算するアルゴリズムを示したフローチャートである。STEP1 では既に説明したように、入力された各ターゲットパターンを基本図形に分解し、評価点を設ける。細分化された i 番目の基本図形を S_i で表し、基本図形 S_i 上の j 番目の評価点を r_{ij} で表す。評価点はターゲットパターンの輪郭線に一致する基本図形の各辺の中点に設けられるので、 $j = 1 \sim 4$ である。

STEP2 で各基本図形に対する照射量 E_i に暫定的に照射量 E_0 を設定した後に、STEP3 で各評価点における吸収エネルギーを計算する。これは式(2-16)で表される計算である。このとき、各評価点での吸収エネルギー $Q(x_{ij}, y_{ij})$ と臨界エネルギー Q_c の差分を用いて下記の式(2-17)で表される Δq_i を評価する。

$$\Delta q_i = \frac{1}{n} \sum_j^n \frac{Q(x_{ij}, y_{ij}) - Q_c}{\iint_{S_i} f(x' - x_{ij}, y' - y_{ij}) dx' dy'}$$

(2-18)

STEP4 では上記の Δq_i を用いて $E_i = E_i - \Delta q_i$ のように変調する。ここで計算された各照射図形への照射量 E_i を用いて、STEP 3 に戻って各評価点での吸収エネルギーを計算する。以降、STEP 3 と STEP 4 を Δq_i が十分に小さくなるまで繰り返し計算を行う。式(2-17)の j に関する和は i 番目の図形 S_i 上にある評価点に対する和である。式(2-17)の分母の積分は式(2-16)で図形 S_i から評価点への影響のみの項を取り出したものである。評価点の吸収エネルギーに最も大きな影響のある項であることから、この繰り返し補正計算で方程式(2-14)の解に近い E_i に収束することが期待できる。

最後に全ての評価点で同時に Δq_i が十分に小さくなる各図形の照射量 E_i が求めれば、それらの図形と照射量を用いてターゲットパターンを高精度に形成できることになる。

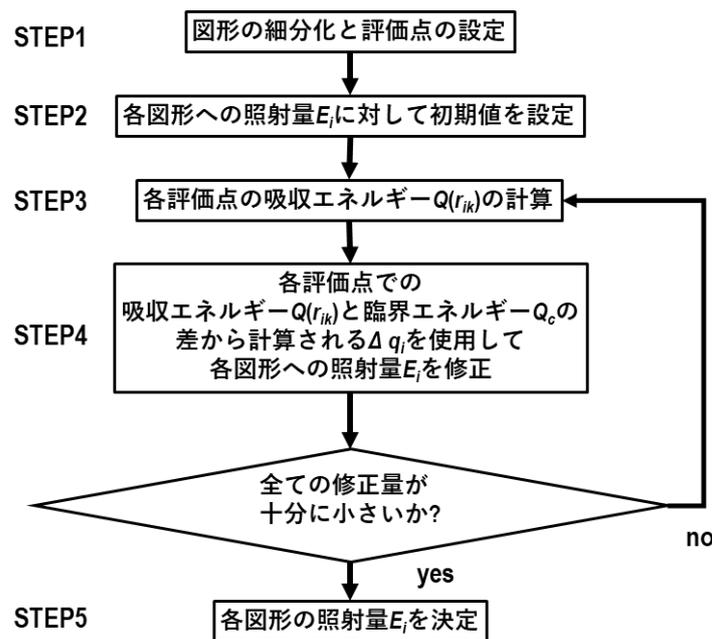


図 2-13 近接効果補正計算アルゴリズム

2-3-3 近接効果補システムにおける LSI パターンデータ処理方法

近接効果補正は LSI 等の集積回路パターンに対して適用することを目的としている。LSI には非常に多くのパターンが存在する。ここでは、実際の LSI のパターンに対して高速に近接効果補正計算を行うためのパターンデータ処理方法について説明する。ひとつはゾーニングと呼ばれる方法であり、もうひとつは LSI のパターンデータ構造におけるセル

と呼ばれる構造の利用である。

2-3-3-1 近接効果補計算におけるゾーニング方法

数千万個のパターンに対して式(2-15)を直接解くことは現実的ではない。目的のパターンの領域を小さな領域に分割するゾーニングと呼ばれる方法を利用する[2.6]。図 2-14 をゾーニングの説明を行うための図である。LSI チップの全領域が 10mm 四方とすれば、1mm 四方の大きさに分解する。分解された個々の領域を Zone と呼ぶ。この例では LSI 内のパターンを 100 個の Zone に分解することになる。このとき、1mm の Zone 内に存在するパターンをメインパターンと呼ぶ。外側の周辺には Frame と呼ぶ領域を設ける。Frame には各 Zone に分解される前に、各 Zone の周辺に存在するパターンが含まれている。Frame 内のパターンを参照パターンと呼び。分解された各 Zone を並べたときに、全てのメインパターンの集まりは分解前の LSI のパターンに一致する。Frame 内のパターンは隣の Zone のメインパターンと重複したものとなる。Frame の大きさは近接効果の影響の及ぶ距離より大きく設定する。一般的には近接効果の影響の及ぶ距離は 3~5 μm 程度である[2.16]。

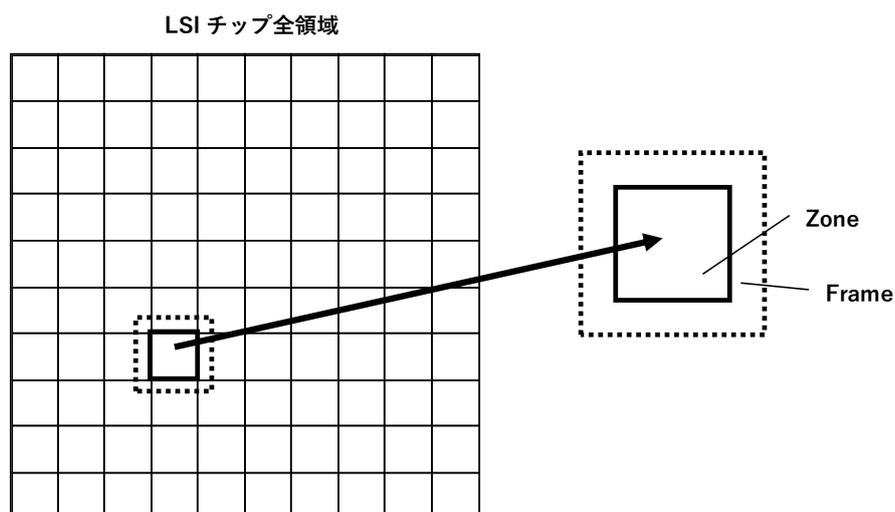


図 2-14 ゾーニングにおける Zone と Frame

ゾーニングによって個々の小さな領域に分解された Zone に対して個別に近接効果補正計算を行う。このとき、メインパターンのみでなく、Frame 内の参照パターンも含めて近接効果補正計算を行う。Frame の大きさを近接効果の影響の及ぶ距離よりも大きく設定してあるので、メインパターンへの計算結果はゾーニングで各 Zone に分解された影響を受けない。すなわち各 Zone に対して独立に式(2-15)の方程式を計算できる。全ての Zone に対して近接効果補正を行った後、他の Zone のメインパターンと重複する Frame 内のパターンを廃棄してメインパターンのみを残せば、全ての LSI 内のパターンに対して正確な近接効果補正計算が完成したことになる。

2-3-3-2 LSI パターンデータにおけるセル構造を利用した階層ゾーニング

LSI のセル構造の利用について説明する。LSI ではパターンを表すデータ量を縮小するために図 2-15 に示すようなセル構造と呼ばれるデータ構造が用いられている。図 2-15(a) に示されるパターンを表すために全てのパターンを個々に描いたデータでなく、同図(b) に示される A,B,C のパターンを描いたものを作成する。パターンの集まりを描いた A,B,C はセルと呼ばれ、それぞれセル A、セル B、セル C とする。同図(c) に示すようにセル A にセル B とセル C を配置することで同図(a) のパターンを表現する。セル B のパターンを 3 か所に個々にコピーするのではなく、セル B が 3 か所に配置されているとして扱う。セル A にセル B,C が配置される構造を階層構造と呼ぶ。セル A は上位セルと呼ばれ、セル B,C はセル A の下位セルと呼ばれる。このようなセル構造があれば、3 か所に配置されたセル B に対して 1 回だけ近接効果補正を行い、その結果を 3 か所に配置すればよい。

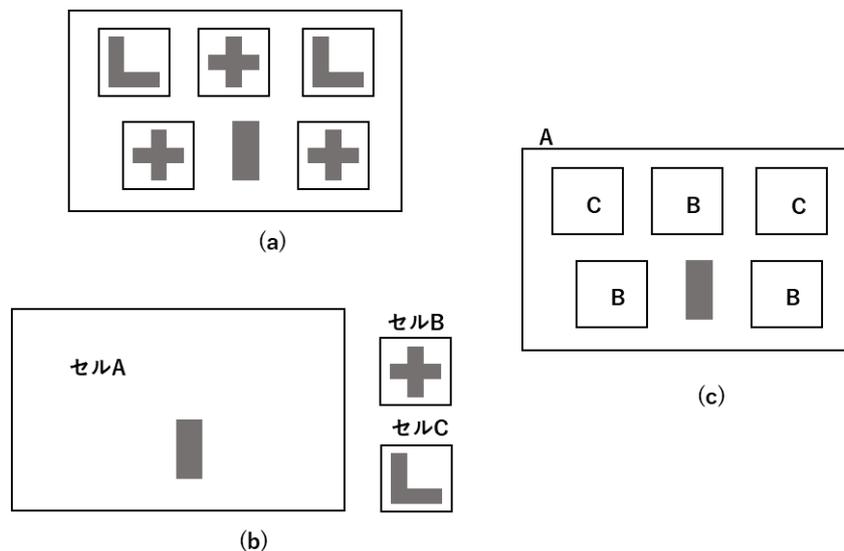


図 2-15 LSI レイアウトで使用されるセル階層構造、(a) パターンレイアウト図、(b) 各セルのパターン、(c) セル階層構造によるパターンレイアウトの表現

LSI パターンデータにおけるセル構造は近接効果補正の高速化にも有用であるが、そのまま利用できない。図 2-15 の例では 3 か所に配置されたセル B の外側の周辺に存在するパターンが全て異なる場合があり得る。その場合 3 か所のセル B 内の全てのパターンに同じ近接効果計算結果を適用できない。そこでセル構造を利用するために階層ゾーニングと呼ばれる方法を開発した。

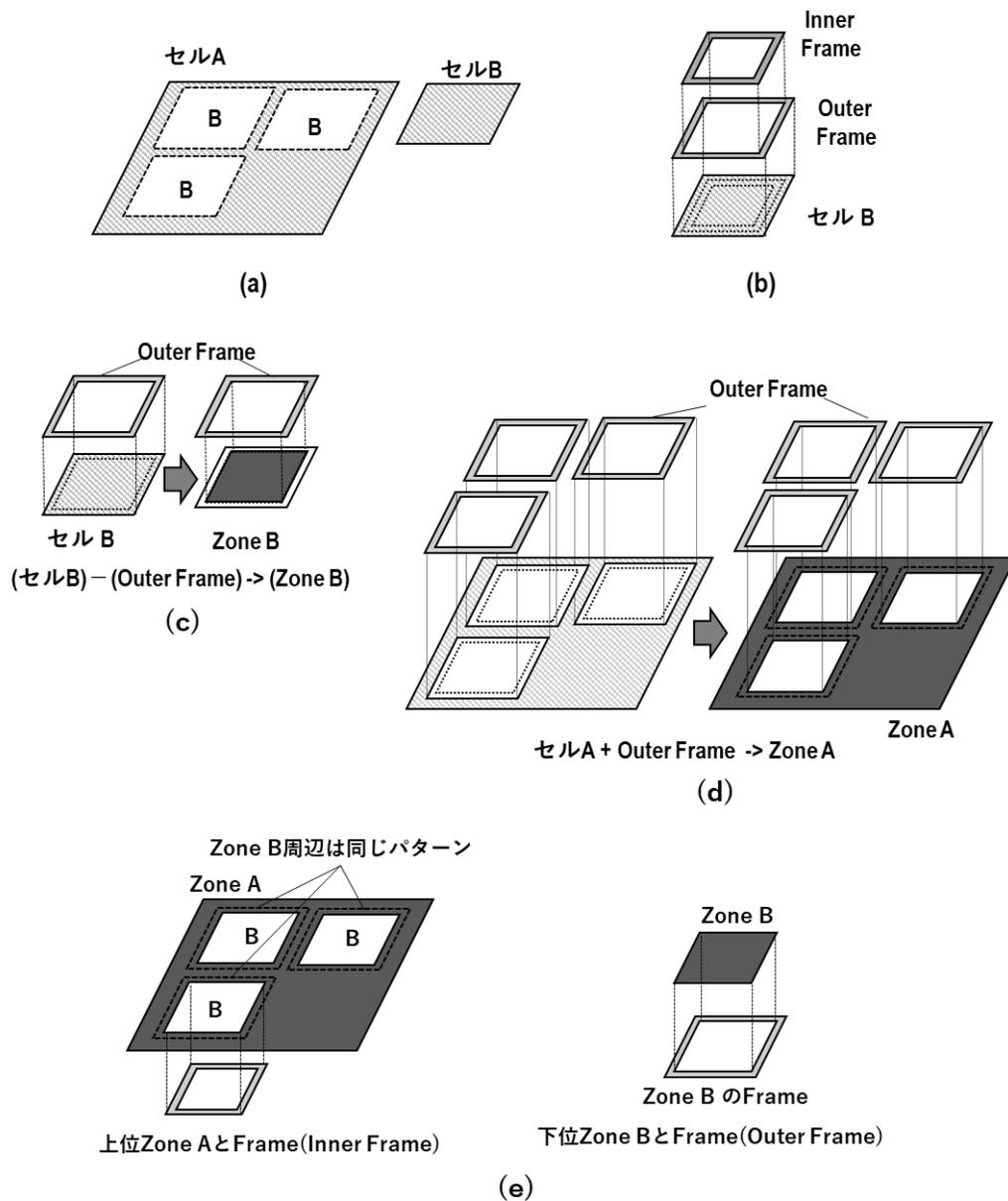


図 2-16 階層ゾーニング方法、(a) 階層構造のレイアウトパターン、(b) Inner & Outer Frame の領域設定方法、(c) 下位 Zone の作成方法、(d) 上位 Zone の作成方法、(e) 階層 Zone 構造

図 2-16 は階層ゾーニングの方法を示す図である。ここでは簡略化してセル A の下位セルに B が存在し、3 か所に配置された構造用いて説明する。セル B のパターンは全てセル B の領域に含まれ、セル A のパターンはセル B が配置される領域には存在しないとする。すなわち、同図 2-16(a)のセル A の白抜きの部分にはセル A のパターンが存在しないという意味である。同図(b)に示すように、セル B の領域の内側に 2 つの Frame 領域を作成する。それぞれの Frame 領域の幅は近接効果が影響する距離よりも大きく設定する。2 つの

Frame 領域の外側を Outer Frame と呼び、内側を Inner Frame と呼ぶ。同図(c)に示すようにセル B から Outer Frame を除いた領域から Zone B を作成する。同図(d)に示すようにセル B から作成した Outer Frame をセル A にコピーして Zone A を作成する。このとき、3 か所に配置されたセル B の両方の位置に Outer Frame をコピーする。同図(e)に示すように Zone A と Zone B には元のセルと同じ階層構造を維持する。Zone A の Zone B が配置された周辺のパターンはセル B の Outer Frame から作成されたものなので、3 か所に配置された Zone B の外側のパターンは全て同じパターンとなる。そのため、近接効果補正計算は同図(e)にそれぞれ示す Zone A と Inner Frame の組み合わせと、Zone B と Outer Frame の組み合わせに独立に適用した後、階層構造に従って配置すれば良い。以上が LSI のセル構造を利用した階層ゾーニングである。

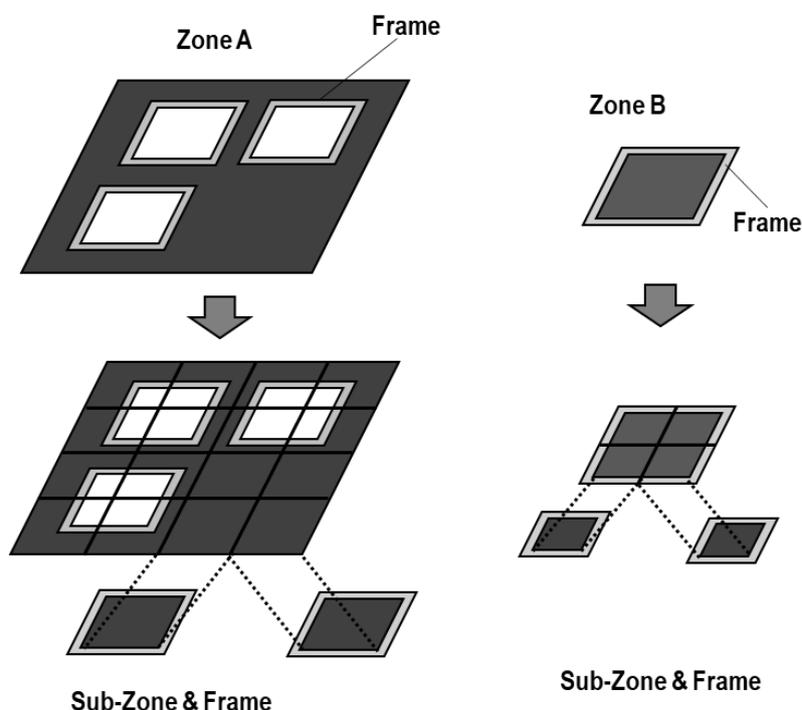


図 2-17 階層 Zone に対する Sub-Zone の作成方法

セル構造を利用した階層ゾーニングで作成された各 Zone が適切な Zone サイズよりも大きい場合は、図 2-17 に示すように、階層ゾーニングを適用した結果に対して通常ゾーニングを適用する。ここでは Zone から作成された各 Zone を Sub-Zone と記載しているが、通常の Zone と同じものである。このとき、分解された各 Sub-Zone に対して独立に近接効果補正計算を適用して、メインパターンの結果のみを各 Sub-Zone の配置位置に基づいて配置すれば全てのパターンに対して正確な近接効果補正計算を行ったことになる。

2-3-4 近接効果補システムの適用結果

本論文で説明した近接効果補正アルゴリズム計算とデータ処理方法に基づいたソフトウェアシステムを作成した。ここでは、そのソフトウェアを用いて近接効果補正を行った結果について説明する。散乱パラメータは2.2節で説明した近接効果パラメータの評価方法で得たものを使用した。

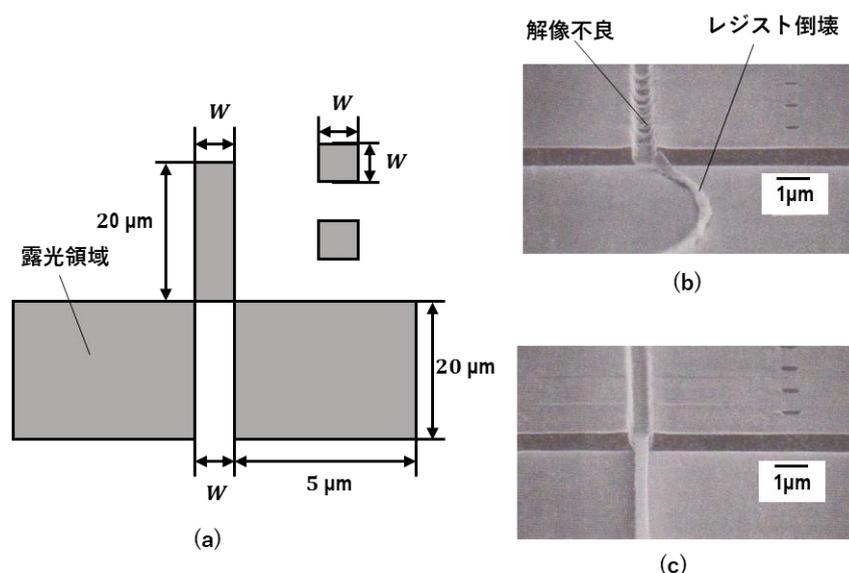


図 2-18 テストパターンを用いた評価結果、(a) テストパターン図、(b) 近接効果補正無、(c) 近接効果補正有

Reprinted from [A. Misaka, K. Harafuji, and N. Nomura, "Determination of proximity effect parameters in electron - beam lithography" Journal of Applied Physics, Vol.68, No.12, pp.6472-6479(1991)], with permission of AIP Publishing.

図 2-18 は基本的なパターンに対して本近接効果補正システムを適用したときのレジストパターン形成を示す図である。同図(a)はテスト用パターンを示す図である。幅 W の照射領域 (レジストスペースパターンに対応) と非照射領域 (レジストラインパターンに対応) が同時に存在し、 W がサブミクロン以下においてはレジストパターン形成が非常に難しいことが知られているパターンである。 $W=0.4 \mu\text{m}$ の場合において、近接効果補正を適用せずに形成したレジストパターンの SEM 写真を同図(b)に示してある。照射部では照射量が足りずに溶解しないレジストが残留しており、非照射部は両側の照射部の影響でリフトオフが発生している。このように近接効果補正なしでは精度以前にパターン形成そのものが困難であることが分かる。同図(c)は本近接効果補正システムを適用してパターン形成を行った結果である。照射部、非照射部がともに良好に形成されていることが分かる。ここで設計サイズ $0.4 \mu\text{m}$ に対して、レジストスペース部の測定結果は $0.43 \mu\text{m}$ であり、レジストパターン部は $0.41 \mu\text{m}$ であった。

次に、本近接効果補正システムを実 LSI である 64M DRAM(Dynamic Random Access

Memory)[2.17]のパターンデータに適用した処理時間の結果について説明する。パターンデータの処理部で用いられた計算機は処理能力が 10MIPS(Million Instructions per Second)の汎用計算機である。近接効果補正の照射量計算部に用いられた計算機は処理能力が 500MFLOPS(Mega Floating Point Operations per Second)のベクトル型計算機である。露光装置は AEBLE-150 である。図 2-19 はパターンデータに対してセル構造による階層を利用しない方法で処理した場合のパターン数及び EB データ量を階層ゾーニングによる処理を行った場合のものと比較した結果である。A, B, C, D は LSI 内の異なる設計 Layer に対する結果である。A はトランジスタのゲート層、B は活性化領域層、C はコンタクト層、D は配線層である。階層ゾーニングを用いることにより、パターン数もデータ量も最大で 100 分の 1 程度まで圧縮されていることが分かる。近接効果補正対象のパターン数の減少比率はそのまま処理時間の減少比率になる。図 2-20 は本システムで階層ゾーニングを利用した処理時間の結果を示している。近接効果補正計算により照射量の計算部と階層ゾーニングによるパターンデータ処理部による時間を分離して示してある。本システムによれば数億個のパターンが存在する実 LSI の近接効果補正を数時間以内に完了できることが分かる。

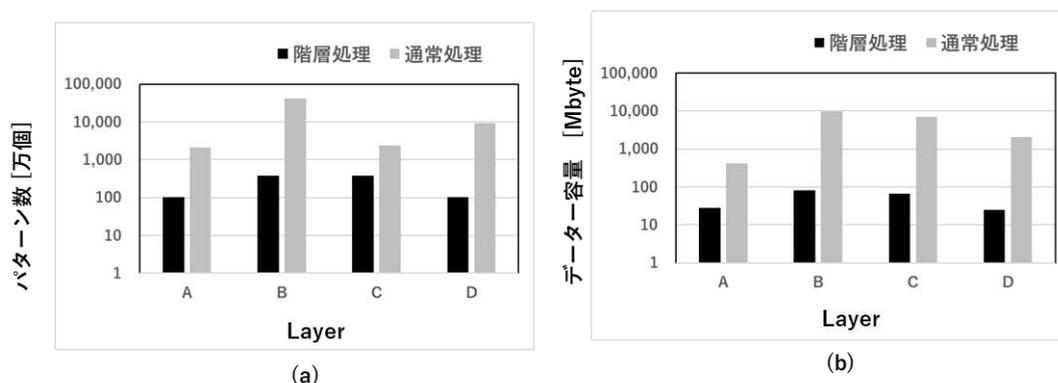


図 2-19 階層構造を利用した処理によるデータ量圧縮効果

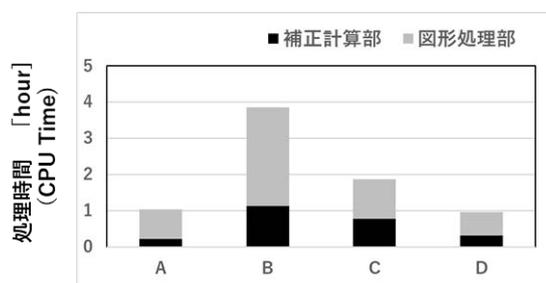


図 2-20 階層構造を利用した処理における処理時間

図 2-21 はメモリーセルのレイアウトパターンを示す図である。図 2-22 はポジ型レジストを用いて図 2-21 のレイアウトパターンの形成を行った結果である。本補正システムを適用してパターン形成を行った結果と適用しなかった結果を同図の (a) と (b) にそれぞれ示し

である。本補正システムを適用しなかった場合はレジストのリストオフが発生し、実際のLSI作成が不可能であることが分かる。一方、本システムを適用した場合は良好なパターン形成が実現できていることが分かる。図2-23はネガ型レジストを用いてパターンニングを行ったときの結果である。ここでも本補正システムを適用してパターン形成を行った結果と適用しなかった結果を同図の(a)と(b)にそれぞれ示してある。ネガレジストを用いた場合でも本補正システムを適用することで良好なパターンが形成されていることが分かる。本システムはポジ型にもネガ型にも有効であることが分かる。

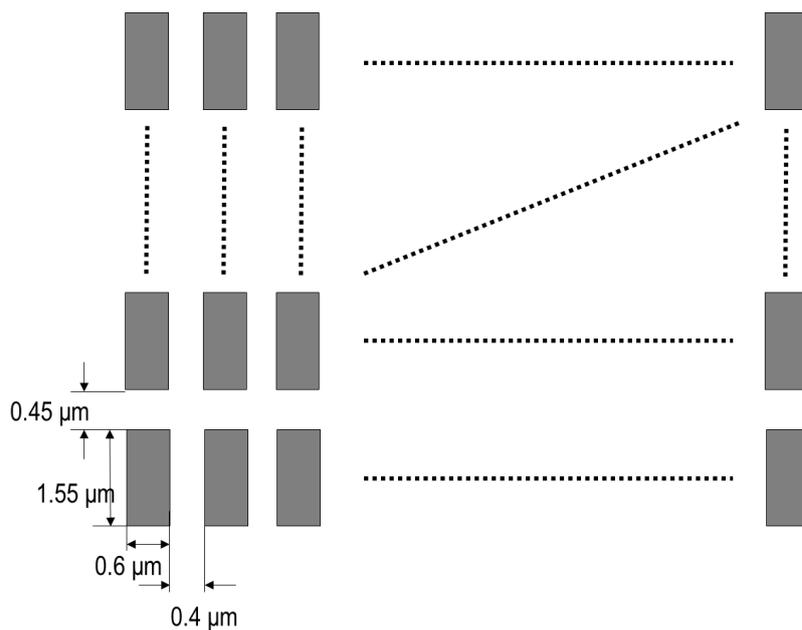


図 2-21 メモリーセルパターンレイアウト

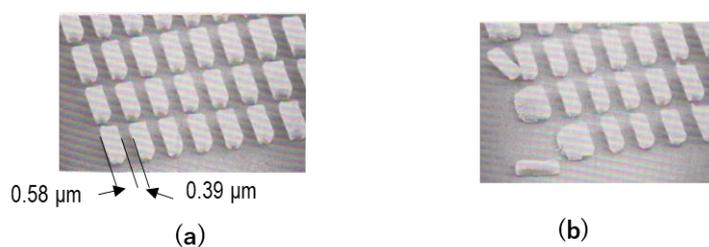


図 2-22 ポジ型レジストを用いたパターン形成結果、(a) 補正有、(b) 補正無

Reprinted from [A. Misaka, K. Hashimoto, M. Kawamoto, H. Yamashita, T. Matsuo, T. Sakashita, K. Harafuji, and N. Nomura "Hierarchical proximity effect correction for e-beam direct writing of 64-Mbit DRAM", Proc. SPIE Electron-Beam, X-Ray, and Ion-Beam Submicrometer Lithographies for Manufacturing, Vol.1465, pp.174-184(1991)]

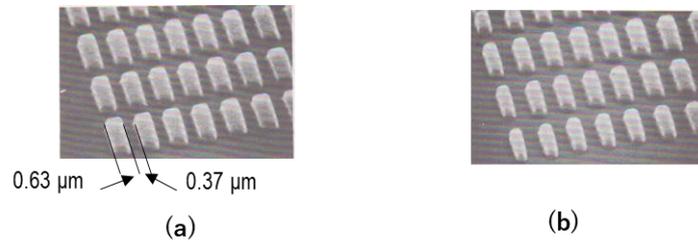


図 2-23 ネガ型レジストを用いたパターン形成結果、(a) 補正有、(b) 補正無

Reprinted from[A. Misaka, K. Hashimoto, M. Kawamoto, H. Yamashita, T. Matsuo, T. Sakashita, K. Harafuji, and N. Nomura "Hierarchical proximity effect correction for e-beam direct writing of 64-Mbit DRAM" Proc. SPIE Electron-Beam, X-Ray, and Ion-Beam Submicrometer Lithographies for Manufacturing, Vol.1465, pp.174-184(1991)]

図 2-24 も本補正システム用いて実 LSI のパターン形成を行った結果を示している。ここでは 16MDRAM[2.18]をスケールダウンして縮小したパターンを用いた。同図(a)と(b)はパターンレイアウトとそれに対応するレジストパターンの SEM 写真である。複雑なパターンレイアウトも良好に形成されていることが分かる。実際に、この近接効果補正システムを用いて実際の 64 MDARM の試作チップの作成にも成功し、世界で初めて実際の最先端の LSI 製造に適用可能な近接効果補正システムが完成したことを示した。

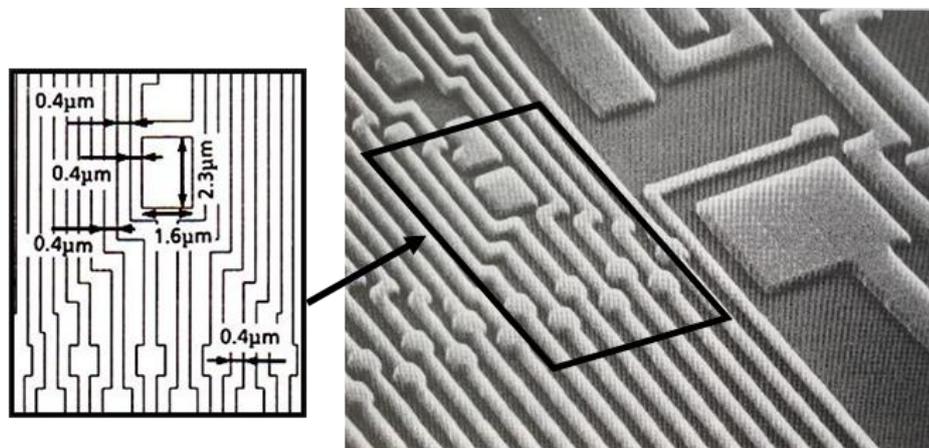


図 2-24 ネガ型レジストを用いたパターン形成結果

2-4 本章のまとめ

実際の LSI チップ製造を実現できる電子線リソグラフィ用の近接効果補正システムの開発に成功した。本近接効果補正システムは次の3つの実験的および計算的手法の創出で実現された。

第1の手法は、電子線リソグラフィで形成されるパターン寸法を高速に計算するためのシミュレーションモデルのパラメーターを高精度に短時間で抽出するための手法である。この方法では、時間浪費的な SEM 測定を必要とせず、レジストのリフトオフを利用することで、レジストのボトム寸法を基準にモデルパラメーターの抽出を実現する。この結果は光学顕微鏡測定により容易に得られるが、その結果は数百個のパターンの測定結果を平均したものと同等の精度である。すなわち、プロセス条件の変更毎にキャリブレーションをやり直す必要のあるモデルのパラメーター抽出作業を効率的に短時間で実現する手法の創出に成功した。

第2の手法は、任意形状の設計パターンを実現するマスクパターンデータを計算するアルゴリズムである。ここでは目的の設計パターンの輪郭線を複数の線分に分割し、その線分上に評価点を設ける。目的の設計パターンを初期値としたマスクパターンデータを用いたシミュレーションポイント（評価点）でのエラーを計算する。エラーはマスクパターンデータで形成されるパターンと目的の設計パターンとの差分である。この差分を用いてマスクパターンの補正を繰り返し計算することによって、目的の設計パターンを実現するマスクパターンデータを高精度かつ高速に自動計算する手法を実現した。

第3の手法は、膨大なパターンデータに対してシミュレーション計算をベースとした近接効果補正を効率的に実現するためのパターンデータ処理方法である。ここでは階層ゾーニング手法と呼ぶ方法を創出することでこれを実現した。これは一度の計算機処理で扱う Zone と呼ばれる細分化された領域を作成するにあたって、LSI データで使用される階層構造を利用して直接計算しなければならないパターン数や領域の縮小を実現する方法である。階層構造を利用して作成された Zone には近接効果を考慮するための Frame と呼ばれる重なり領域も維持されているため、近接効果補正計算の精度が維持される。階層化ゾーニングより、計算すべきパターン数が10分の1から100分の1程度まで圧縮され、実用的な時間内（4時間以内）に実際の LSI チップの処理を完了することに成功した。

参考文献

- [2.1] R. W. Nosker, "Scattering of highly focused kilovolt electron beams by solids", Journal of Applied Physics, Vol. 40, No. 4, pp. 1872-1882(1969).
- [2.2] J. B. Kruger, P. Rissman, and M. S. Chang, "Silicon transfer layer for multilayer resist systems", Journal of Vacuum Science & Technology, Vol. 19, No. 4, pp. 1320-1324(1981).
- [2.3] G. Owen, and P. Rissman, "Proximity effect correction for electron beam lithography by equalization of background dose", Journal of Applied Physics, Vol. 54, No. 6, pp. 3573-3581(1983).
- [2.4] R. L. Kostelak, E. H. Kung, M. G. R. Thomson, and S. Vaidya, "GHOST proximity correction technique: Its parameters limitations and process latitude", Journal of Vacuum Science & Technology B, Vol. B6, No. 1, pp. 448-455(1988).
- [2.5] N. D. Wittels, and C. Youngman, "Proximity effect correction in electron-beam lithography", Proc. Symp. 8th Int. Conf. on Electron and Ion Beam Science and Technology, pp. 361-370(1978).
- [2.6] M. Parikh, "Corrections to proximity effects in electron beam lithography. I. Theory", Journal of Applied Physics, Vol. 50, No. 6, pp. 4371-4377 (1979).
- [2.7] M. Parikh, "Corrections to proximity effects in electron beam lithography. II. Implementation", Journal of Applied Physics, Vol. 50, No. 6, pp. 4378-4382(1979).
- [2.8] M. Parikh, "Corrections to proximity effects in electron beam lithography. III. Experiments", Journal of Applied Physics, Vol. 50, No. 6, pp. 4383-4387(1979).
- [2.9] E. Kratschmer, "Verification of a proximity effect correction program in electron-beam lithography", Journal of Vacuum Science & Technology, Vol. 19, No. 4, pp. 1264-1268(1981).
- [2.10] H. L. Berkowitz and R. L. Lux, "Critical edge proximity effect corrections", Proc. Symp. 10th Int. Conf. on Electron and Ion Beam Science and Technology, pp. 260-268(1982).
- [2.11] T. H. P. Chang, "Proximity effect in electron-beam lithography", Journal of Vacuum Science & Technology, Vol. 12, No. 6, pp. 1271-1275(1975).

- [2.12] D. F. Kyser and N. S. Viswanathan, "Monte Carlo simulation of spatially distributed beams in electron - beam lithography" *Journal of Vacuum Science & Technology*, Vol. 12, No. 6, pp. 1305-1308 (1975).
- [2.13] C. H. Shaw, "Proximity parameters determination for electron beam lithography using a novel technique" *Journal of Vacuum Science & Technology*, Vol. 19, No. 4, pp. 1286-1290(1981).
- [2.14] N. Aizaki, "Proximity effect dependence on substrate material", *Science & Technology*, Vol. 16, No. 6, pp. 1726-1733 (1979).
- [2.15] L. Stevens, R. Jonckheere, E. Froyen, S. Decoutere, and D. Lanneer, "Determination of the proximity parameters in electron beam lithography using doughnut-structures", *Microelectron. Eng.* Vo. 5, No. 1-4, pp. 141-150(1986).
- [2.16] T. Kato, Y. Watanabe, and H. Nakata, "Proximity effect correction in electron-beam lithography", *Journal of Vacuum Science & Technology*, Vol. 19, No. 6, pp. 1279-1285(1981).
- [2.17] T. Yamada, Y. Nakata, J. Hasegawa, N. Amano, A. Shibayama, M. Sasago, N. Matsuo, T. Yabu, and S. Matsumoto, S. Okada, M. Inoue, "A 64Mb DRAM with meshed power line" *Journal of Solid-State Circuits*, Vol. 26, No. 11, pp. 1506-1510(1991).
- [2.18] M. Inoue, T. Yamada, H. Kotani, H. Yamauchi, A. Fujiwara, J. Matsushima, H. Akamatsu, M. Fukumoto, M. Kubota, I. Nakao, N. Aoi, G. Fuse, S. Ogawa, S. Odanaka, A. Ueno, and H. Yamamoto, "A 16-Mbit DRAM with a relaxed sense-amplifier-pitch open-bit-line architecture", *Journal of Solid-State Circuits*, Vol. 23, No. 5, pp. 1104-1112(1988).

第3章 ドライエッチングのための形状シミュレーション技術の開発

3-1 はじめに

半導体の LSI 加工においては、エッチングはリソグラフィで形成されたレジストパターンを基板材料に転写する工程である。リソグラフィで形成されたパターンサイズ通りに垂直にエッチングを行うことが理想であるが、現実にはエッチング後のパターンサイズはリソグラフィ後のパターンサイズに対して異なることが一般的である。このようなサイズ差はエッチングシフトとよばれエッチングの性能評価における重要な指標のひとつである。また、垂直方向の形状にも傾きが生じ、この傾きはテーパ角と呼ばれ、これもエッチングの性能評価における重要な指標のひとつである。

エッチングシフトもテーパ角も微細化によって水平方向のパターンサイズ幅（リソグラフィで形成されるパターンサイズ）に対する垂直方向のパターンサイズ（エッチングされる深さ）の比（深さ／幅；アスペクト比）が大きくなる程その影響は無視できなくなる。結果的にはリソグラフィにおける近接効果のように、エッチングシフトやテーパ角がパターンサイズ毎に異なる現象が顕著になった。エッチングにおけるこのようなパターン依存性は近接効果でなくマイクロローディング効果と呼ばれる [3.1-3.7]。実際の半導体デバイスのマスクパターン設計における近接効果補正処理ではリソグラフィにおける近接効果補正のみでなく、エッチングにおけるマイクロローディング効果の補正も行う必要がある。

エッチングシフトはパターンサイズの拡大方向にも、縮小方向にも発生する。これはエッチングのプロセス条件のみでなくパターンサイズにも依存することが分かっている。しかしながら、近接効果補正の必要性が認識されはじめた時点での典型的なエッチング用の形状シミュレーション技術はラジカル粒子のフラックスで発生する等方性エッチングとイオン粒子のフラックスで発生する異方性エッチングとの割合の差のみで形状を議論する程度であった [3.8,3.9]。

具体的には図 3-1(a)に示すように、等方向的な運動成分を有するラジカル粒子が飛来する表面は等方性エッチングによる表面の移動が発生するものとする。図 3-1(b)に示すように、特定方向に対する運動成分を有するイオン粒子が飛来する表面は異方性エッチングによる表面の移動が発生するものとする。両方の粒子が飛来する部分では等方性エッチングと異方性エッチングの移動がそれぞれの粒子の飛来フラックスに比例して発生するものとする。飛来フラックスは図 3-1(c)に示すように、エッチング中の断面形状を考慮した見込み角と各粒子の運動成分から計算する [3.10,3.11]。すなわち、幅の狭いトレンチ型のエッチング面の底に到達するフラックスは側壁に阻まれるため、幅の広いトレンチ型の底に到達するフラックスに対して見込み角分の減少が生じるものとして計算する。このような単純なモデルでは、小さなパターンのエッチングレートは大きなパターンに対して遅くなるという単純結果しか得られず、実際に発生している複雑なマイクロローディング効果を説明することは困難である。そこで、近接効果補正計算においてマイクロローディング効果を考慮

した補正手法を確立するためにはマイクロローディング効果の発生メカニズムを理解するためのシミュレーション研究が強く望まれる。

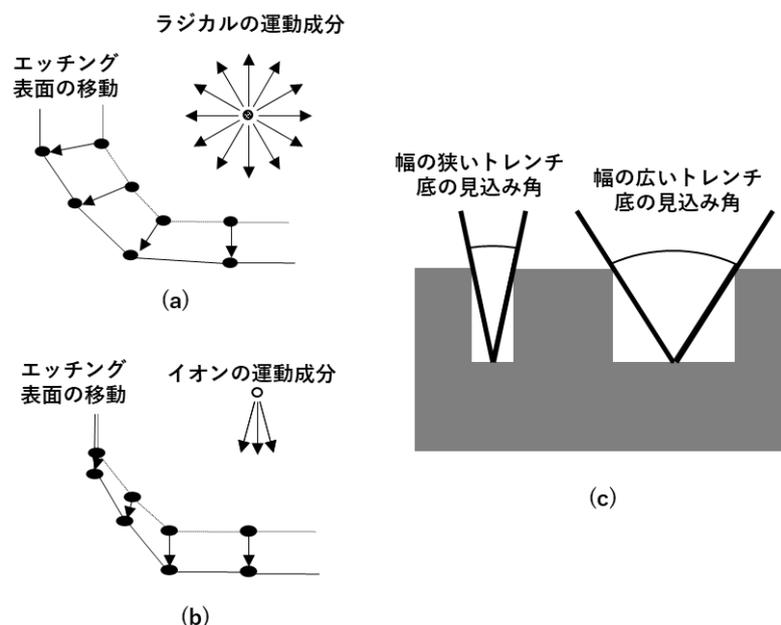


図 3-1 トレンチ型のエッチング面の底での見込み角、(a) ラジカルによる等方性エッチング、(b) イオンによる異方性エッチング、(c) 飛来フラックス量を定義する見込み角

本章では、マイクロローディング効果を再現できるシミュレーション技術の研究内容について述べる。従来、これを行うための取り組みとして、エッチングのみでなくデポジションも統一的に扱うための形状シミュレーター[3.11]の開発や、基板に到達する粒子のみでなく、基板上で再拡散(surface diffusion)される粒子や、基板から再放出(re-emission)等を考慮するモデル開発[3.12-3.17]が行われ来た。本研究では従来のエッチングのシミュレーションに対して表面吸着層を表現するモデリングを新規に導入して、エッチング表面における反応を飛来粒子と表面吸着層の相互反応として取り扱うことを可能とした。このシミュレーションにより複雑なマイクロローディング効果の再現が可能となった。

3-2 ドライエッチングのシミュレーションモデル

3-2-1 ドライエッチングメカニズムの概要

図 3-2 はドライエッチングで典型的な平行平板型リアクティブ・イオン・ドライエッチング装置 (RIE) の構成を示す概要図である。真空中チャンバー内に設けられた平行平板にコンデンサーを介して高周波電源に接続された構成である。平行平板のカソード側にエッチングを行うためのウエハーが設置される。平行平板間には電子と原子の衝突によりイオンやラジカル等が混在するプラズマ状態が発生する。一方、プラズマ状態の領域とカソードの間には自己整合的にシースと呼ばれる電界領域が発生する。このシース領域の電界により加速されたイオンがウエハーにほぼ垂直に衝突する。一方電気的に中性なラジカルは拡散現象により等方向的な運動方向成分をもってウエハーに到達する。そのため、エッチングレート (単位時間あたりのエッチング量) におけるウエハーの垂直方向成分はウエハーに到達するイオンフラックスに比例し、等方向的な成分はウエハーに到達するラジカルフラックスに比例するというモデリングのシミュレーションが一般的であった。しかし、ウエハー表面発生している反応を考慮すると、上記のようにフラックスのみでエッチングレート決定することは不十分であることが理解できる。

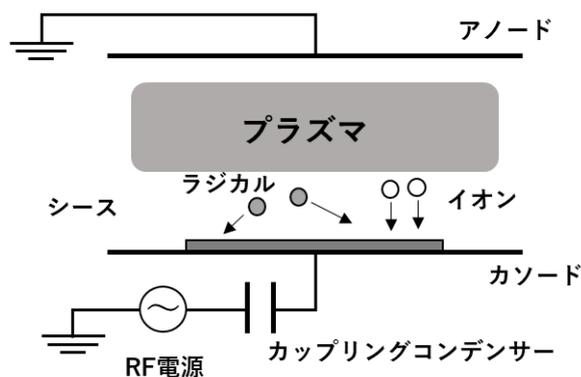


図 3-2 平行平板型リアクティブ・イオン・ドライエッチング装置 (RIE) の構成

図 3-3 はエッチングにおけるウエハー表面での基本的な反応のタイプを大きく分類したものである。実際にはもっと複雑なメカニズムの反応も共存しながらエッチングが発生すると考えられるが、エッチング形状を表現するためのエッチング反応のモデルとしては、ここに示す3種類の内容で十分な議論ができる。図 3-3(a)はイオン単独によって発生する反応を想定したものである。主には電界で加速されたイオンが物理的に基板をエッチングするスパッタリング現象を想定している [3.18]。エッチング方向はイオンの入射角成分に依存し、エッチングレートもイオンフラックスに比例するモデルで表現される。イオンと基板材料の間に化学反応によるエッチングが発生する場合においてもエッチング方向やレートのモデル式は同じように表現できるので、イオンと基板材料の間の化学反応によるエッチング

が混在していてもこのモデルに分類して扱える。本章でモデリングを議論するときには、両方を含めてスパタリングによるエッチングと呼ぶ。

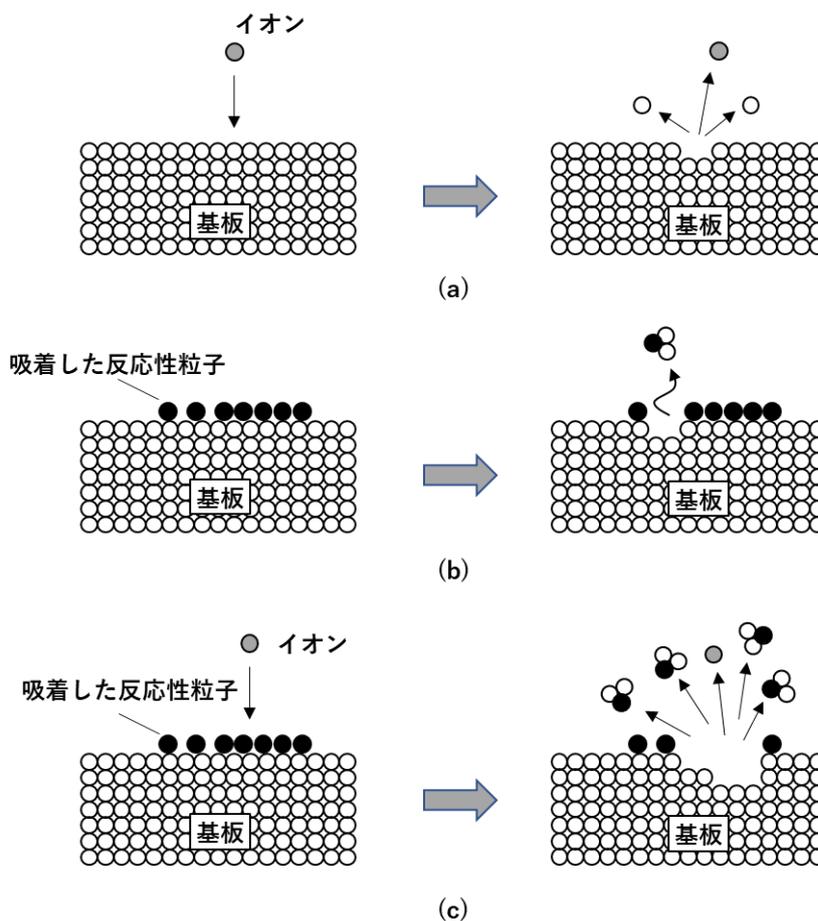


図 3-3 ウエハー表面でのエッチングの基本的な反応タイプ、(a) イオンスパッタリング、(b) 熱励起反応、(c) イオン・アシスト・エッチング

図 3-3(b)は反応性ラジカル単独によって発生する反応を想定したものである。基板に到達したラジカルが基板に吸着された後、基板からの熱エネルギー等を受けて基板材料と化学反応を起こして揮発性物質になることでエッチング反応が進むものである[3.19]。このようなエッチング反応は熱励起型化学反応とよばれている。表面に吸着されたラジカルの化学反応で発生するため、等方向的なエッチングが発生する。エッチングレートは基板表面に到達するラジカルフラックスに比例するとモデルとして扱われるが、これは正確ではない。吸着を介して発生する反応であるため、到達フラックスが増加して吸着が飽和したら、それ以上にラジカルフラックスが増加してもエッチングレートは増加しない。この反応によるエッチングをモデル化するためには、基板表面に到達するフラックスのみでエッチングレート決定するモデルでは不十分で、表面状態の考慮が必要になることが理解できる。

図 3-3(c)は反応性ラジカルとイオンが同時にエッチングに関わる反応である。この反応

が実際に発生すエッチング反応の大部分を占めていると考えられる。反応性ラジカルが基板表面に吸着した後、そこに電界で加速されたイオンが衝突し、イオンの運動エネルギーによって反応性ラジカルと基板の化学反応が促進されるものである[3.20]。このような反応はイオン・アシスト・エッチングと呼ばれている。エッチング方向はイオンの入射角成分に依存することは図 3-3(a)のイオンによるスパッタリグ反応に似ているが、ラジカルと基板材料の化学反応との相乗効果が加わるため、エッチングレートはスパッタリグ反応の 10 倍から 100 倍になることもある。この反応の扱いにおいても、表面に吸着したラジカルが反応に寄与していることにより、エッチング現象のモデル化において表面状態の考慮が重要になることが理解できる。

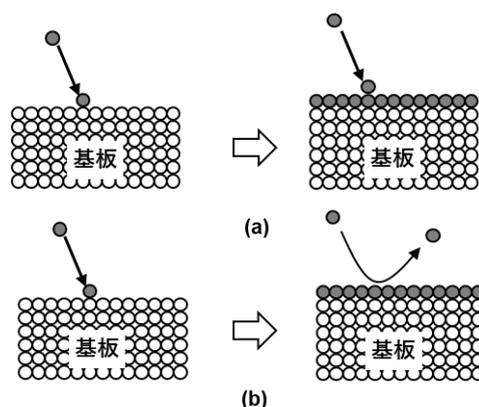


図 3-4 ウエハー表面での吸着反応タイプ

以上、エッチング反応を説明してきたが、実際のドライエッチングにおいては表面に物質が吸着し堆積し続けるデポジション反応も同時に起こる。この吸着による反応も図 3-4 に示すように大きく 2つのタイプが存在すると考えられる。図 3-4(a)は通常のデポジションタイプの反応であり、吸着されている物質は基板表面が完全に吸着物質で覆われても堆積し続けるものである。カーボンと水素等を含んだポリマー重合膜が形成されるような場合はこのタイプになる。特に基板との化学反応性がない非反応性物質が吸着される場合はエッチング反応を阻害する成分となる。本章の説明ではエッチングを抑制する因子としての意味を強調するために、モデリングの説明においては非反応性物質という言葉を用いるが、全く化学反応を起こさないというわけではない。化学反応率が低くデポジションタイプの特徴を有するラジカル粒子に対して非反応性という言葉を用いる。

一方、図 3-4(b)は反応性ラジカルの吸着でよく起こると考えられる反応である。この反応はマイクロローディング効果を再現する形状シミュレーターを実現するために必須と考え、本研究で新規に導入した重要な反応モデルである。このモデルについては 3-3-3 節の間接飛来粒子を考慮した形状シミュレーションアルゴリズムのところで詳細に説明する。これは基板材料の表面には吸着するが、表面が反応性ラジカルで覆われると、それ以上は吸着されなくなる非デポジションタイプの吸着である。反応性ラジカルは基板材料と化学反応

を伴わずに吸着するのではなく、なんらかの方法でエネルギーを得れば基板材料とともに離脱する準備状態で吸着していると想定される。そのため、基板材料に対しては吸着するが、化学反応を伴わない材料に対しては吸着し続けずに離脱すると想定される。そのため、表面に吸着した物質がなんらかの方法で除去されない限り、実質的な吸着が飽和するものである。

以上のことより、マイクロローディング効果のような複雑な形状依存性を再現するシミュレーターを開発するためには、上記のエッチング工程で発生している全ての反応を同時に扱えるシミュレーションモデルが必要であることが理解できる。次の章では、この目的のために創出したドライエッチング形状シミュレーションのための表面吸着層を考慮したシミュレーションモデルについて説明する。

3-2-2 表面吸着層を考慮したシミュレーションモデル

3-2-2-1 微小反応表面 (Infinitesimal Reaction Surface) の導入

反応性物質や非反応性物質が吸着している表面状態をエッチングレート計算に取り入れるために導入した微小反応表面(IRS : Infinitesimal Reaction Surface)のコンセプトを図 3-5 に示す。図 3-5(a)はエッチング中の表面を含んだ基板の断面の図を表している。このとき、エッチング中の表面には図 3-5(b)に示されるように、多くの飛来粒子が吸着していると考えられる。図には簡単化のため、吸着粒子は2種類のみとして描いてある。ひとつは基板と化学反応を起こすことで基板のエッチングに寄与する反応性粒子となるラジカルであり、このタイプのものを kr と表記してある。もうひとつは基板のエッチングに関わる化学反応を起こさないが、基板に吸着して堆積し続けることでデポジションが発生する非反応性粒子となるラジカルである。このタイプのものを kn と表記してある。このような状況において、各微小領域における各粒子による被覆率を考える。微小面積領域の表面は反応性粒 kr によって被覆率 AS_{kr} で覆われており、非反応性粒 kn によって被覆率 AS_{kn} で覆われているとする。このとき、吸着粒子で覆われていない基板表面の露出率を ES とすると、同図(c)に示されるように $AS_{kr} + AS_{kn} + ES = 1$ の関係が成り立つ。ここで被覆率は表面全てを覆った場合を1として規格化して扱っている。この考えを反応性ラジカル及び非反応性粒子のそれぞれのタイプの粒子が複数ある場合に一般化すると式(3-1)のように定義される。

$$\sum_{kr} AS_{kr} + \sum_{kn} AS_{kn} + ES = 1 \quad (3-1)$$

ここで、 $0 \leq AS_{kr} \leq 1$ 、 $0 \leq AS_{kn} \leq 1$ 、 $0 \leq ES \leq 1$ である。基板表面も含めて式(3-1)で定義される関係が成り立つ各微小領域を IRS として定義して、IRS 単位でエッチング反応を考慮する。

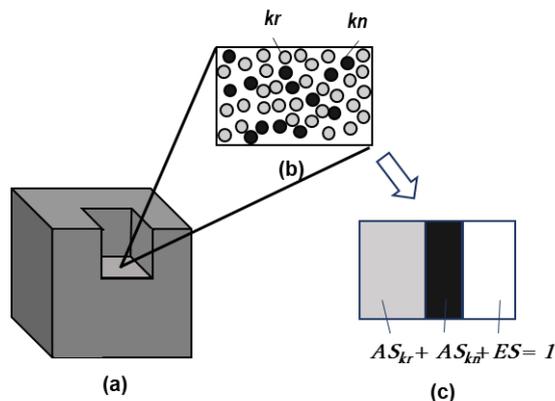


図 3-5 微小反応表面(IRS)のコンセプト

次に、この IRS 単位で起こる反応を考える。IRS が非反応性粒子 kn によって覆われるこ

とによりエッチング反応が起こる領域が減少するため、被覆率 AS_{kn} に比例してエッチング反応は抑制されると考えられる。基板表面が露出している領域ではスパッタリング反応が起こり、この反応は基板表面の露出率 ES に比例すると考えられる。反応性粒子 kr に覆われることにより熱励起型化学反応とイオン・アシスト・エッチング反応の両方が発生し、これらの反応は被覆率 AS_{kr} に比例すると考えられる。以上のように、エッチング表面の各微小領域における被覆率を考慮した IRS を導入することにより、エッチングレート を飛来粒子のフラックスのみでなく、各微小領域の被覆率も考慮してモデリングを行うことが可能になる。

次に IRS を考慮したエッチングレートの計算方法のモデリングについて説明する。位置 r の $IRS(r)$ における各ラジカルによる被覆率を $AS_{kr}(r)$ 、 $AS_{kn}(r)$ とし、基板の露出率を $ES(r)$ とする。位置 r に飛来するイオンフラックスを $F_i(r)$ とする。基板表面が完全に露出していたときに飛来イオンのスパッタリングによって発生するエッチングレートを R_{is} とする。このとき、 $IRS(r)$ によって定義される表面被覆率を考慮すれば、スパッタリングによって発生する実質的なエッチングは飛来イオンフラックスと基板の露出率の両方に比例すると考えられる。スパッタリングによる $IRS(r)$ でのエッチングレート ER_s は下記の式(3-2)のように定義される。各位置の飛来フラックス計算にはエッチング形状から定義される見込み角を考慮することは従来のシミュレーターと同様である。

$$ER_s(r) = ES(r) \times \sum_i R_{is} \times F_i(r) \quad (3-2)$$

基板表面がすべて反応性粒子 kr で覆われたときの熱励起型化学反応によるエッチングレートを R_{ik} とする。 $IRS(r)$ によって定義される表面被覆率を考慮すれば、熱励起型化学反応によって発生する実質的なエッチングは反応性粒子 kr の表面被覆率に比例したものとなる。熱励起型化学反応による $IRS(r)$ でのエッチングレート ER_t は下記の式(3-3)のように定義される。このようなモデル式により、表面被覆率 $AS_{kr}(r)$ が 1 となることでエッチングレートが飽和するメカニズムが表現されることが分かる。

$$ER_t(r) = \sum_k R_{tk} \times AS_{kr}(r) \quad (3-3)$$

おなじく、基板表面すべてが反応性粒子 kr で覆われたときのイオン・アシスト・エッチング反応によるエッチングレートを R_{ik} とする。 $IRS(r)$ によって定義される表面被覆率を考慮すれば、イオン・アシスト・エッチング反応によって発生する実質的なエッチングは飛来イオンフラックスと表面被覆率の両方に比例したものとなる。イオン・アシスト・エッチングによる $IRS(r)$ でのエッチングレート ER_a は下記の式(3-4)のように定義される。

$$ER_a(r) = \sum_i \sum_k R_{ik} \times F_i(r) \times AS_{kr}(r) \quad (3-4)$$

以上は基板材料がエッチングされる場合について述べたが、基板表面が全て非反応性粒子 kn で覆われた場合、すなわち、 $AS_{kn}(r) = 1$ の場合は式(3-1)より、 $AS_{kr}(r) = 0$ 、 $ES(r) = 0$ となるためエッチングは発生しない。この場合、非反応性粒子が堆積し続けるためにデポジションが発生する。このとき、デポジションレート DR は下記の式(3-5)で表される。

$$DR(r) = D_{kn} \times F_{kn}(r) - R_{kn} \times F_i(r) \quad (3-5)$$

ここで、第1項はイオン粒子が存在しないときの単純な非反応性粒子 kn のデポジションレートであり、非反応性粒子 kn の吸着レート D_{kn} と位置 r に飛来するフラックス $F_{kn}(r)$ の積で表される。第2項はイオン粒子による非反応性粒子 kn の堆積層に対するスパッタリングレートであり、基板表面すべてが非反応性粒子 kn で覆われたときの堆積材料に対するスパッタリングレート R_{kn} と位置 r に飛来するイオンフラックスの積で表される。本モデルでは簡単化のために、デポジションは複数種類の粒子でなく、ある1種類の非反応性粒子 kn に対してのみ発生すると仮定する。

以上、IRS のコンセプトを導入することにより、各位置でのエッチングレートに対して各エッチング表面での被覆率が考慮されるようになった。(3-2)から(3-4)の各エッチングレート式ではイオンの飛来フラックスは考慮されているが、ラジカルの飛来フラックスは考慮されていない。これは飛来ラジカルが直接エッチング反応を起こすのではなく、吸着された後にエッチング反応に寄与するものと考えているからである。飛来ラジカルフラックスは次の微小表面吸着層状態の進行モデルで考慮される。

3-2-2-2 微小表面吸着層状態の進行モデル

前節ではエッチングレートの評価に表面被覆率を考慮した IRS のコンセプトを説明したが、表面被覆率は常に固定された割合が維持されるわけではない。例えば、一旦吸着した粒子はスパッタリングによっても除去され、さらには、基板と化学反応を起こして基板材料と共に離脱していく。すなわち、微小表面吸着層の被覆率はエッチングの進行とともに変化し続けるものとして考える必要がある。

図 3-6 は基盤表面における吸着とエッチング反応の進行を説明するための図である。ここでは簡単化のため、基板と化学反応を起こしエッチングが進行する反応性粒子と非反応性粒子がそれぞれ1種類のみが吸着するとして説明する。図 3-6(a)は初期状態であり、基板表面が完全に露出している状態である。図 3-6 (b)はエッチングプロセスを開始して、非常に短い時間が経過した時間 t_1 において基板表面に粒子が飛来し、粒子が吸着されている状態を示している。さらに非常に短い時間が経過した時間 t_2 には、図 3-6(c)に示すように、吸着した反応性粒子がスパッタリングあるいは基板との反応により基板表面層と共に離脱

した状態を表している。すなわち、基板のエッチングが進行した状況である。この場合、離脱により吸着粒子の被覆率も減少する。しかし、粒子が継続的に飛来して吸着することにより、図 3-6 (d) に示すように再び被覆率は増加する。しかし、反応性粒子の被覆率が増加すれば基板との反応も増加するため、図 3-6 (e) に示すようにエッチング反応をともなった離脱による被覆率の減少も進行する。図は説明のために吸着と離脱が順番に発生するようなイメージで描かれているが、実際は吸着と離脱は同時に発生し続けるので、短い時間間隔 Δt の間に同図の(d)の状態から同図(f)のように変化しながらエッチングが進行し続ける。

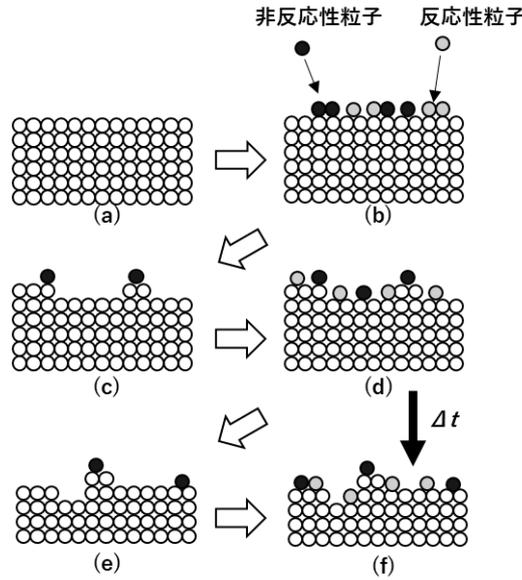


図 3-6 表面吸着層における吸着とエッチング反応の関係

上記の考えを数式的に表現するなら、位置 r の IRS におけるある時刻 t における粒子 k の表面被覆率 AS_k の時間変化の割合は式(3-6)で表される。以降の式では、一般化して、吸着性の飛来粒子は j 種類、表面吸着層の離脱を促進する飛来粒子は i 種類として表記する。吸着性の飛来粒子はすべてラジカル粒子とする。表面吸着層の離脱はエネルギー粒子によるスパッリングあるいは、基板との化学反応によるものと考えられるので、表面吸着層の離脱を促進する飛来粒子は全てイオン粒子と考える。

$$\frac{dAS_k(r,t)}{dt} \propto \left(D_{ke} \times ES(r,t) + \sum_j D_{kj} \times AS_j(r,t) \right) \times F_k(r,t) - R_{tk} \times AS_{kr}(r,t) - \sum_i (RP_{ik} \times AS_k(r,t) \times F_i(r,t)) - \sum_i (RC_{ik} \times AS_k(r,t) \times F_i(r,t)) \quad (3-6)$$

ここで、 $F_k(r,t)$ は粒子 k の位置 r における飛来フラックスであり、 D_{ke} は粒子 k の基板表面への吸着確率を表すパラメーターである。 D_{kj} は粒子 k が粒子 j の吸着層に吸着する確率

を表すパラメーターである。ここで j に関わる Σ には k も含まれている。すなわち、第 1 項は位置 r における粒子 k の吸着レートを表している。第 2 項は(3-2)式に示されるように、吸着層が熱励起型化学反応等により基板材料とともに自発反動的に基板から離脱するレートを表している。 RP_{ik} は粒子 k の吸着層が飛来粒子 i によって時間あたりにスパッタリングされる確率であり、第 3 項は吸着層のスパッタリングレートを表している。 RC_{ik} は粒子 k の吸着層が飛来粒子 i の運動エネルギーによって基板と化学反応をおこし基板とともに離脱するレートであり、第 4 項はイオン・アシスト・エッチングのレートを表している。すなわち、表面吸着層の被覆率は吸着と離脱の差分で決定され、離脱には基板材料のエッチングに関わる反応も含まれる。図 3-6 に示した基板表面の吸着とエッチングは式(3-6)で表される関係を保ちながら進行していく反応として扱われる。

式(3-6)から分かるように、モデリング式において各吸着粒子を個々に反応性粒子あるいは非反応粒子とは区別していない。粒子 k の基板材料のエッチングを伴う反応レートを表すパラメーター R_{ik} 及び RC_{mk} が大きい粒子は反応性粒子として振る舞い、それらのパラメーターが小さい粒子は非反応性粒子として振る舞うことになる。また、粒子 k が自己の表面吸着層への吸着レートを表すパラメーター D_{kk} が零に近いと非デポジションタイプの粒子と振る舞い、そのパラメーターが大きいとデポジションタイプとして振る舞う。メカニズムの説明では直観的に理解しやすいように、反応性粒子、非反応性粒子、デポジションタイプ、非デポジションタイプという表現を用いるが、モデリングの数式上はそれらの粒子に対する区別はなく、それらの反応に関わるパラメーターの値が異なるだけである。

通常、エッチング装置内のプラズマ状態が定常的な状態を保っている間は、エッチング表面の各位置 r への飛来フラックスは基板形状が変化しない限り一定と仮定できる。これは 3.1 節で説明したように、各位置での飛来フラックスはその位置から上空に対する見込み角から決定されるからである。また、各位置への飛来フラックスが変化する程の形状変化が起こるまでの経過時間 ΔT の間のエッチングレートは一定の値であると仮定する。エッチングレートが一定であるような状況では表面層の状態も一定の状態を保っていると仮定できる。すなわち、図 3-6 に示されるような、吸着粒子が基板の表層の原子との反応によって離脱した後、再び吸着と離脱のバランスが取れた状態に戻るまでの時間間隔 Δt は、基板のエッチングにより基板形状が有意的に変化する時間間隔 ΔT よりもずっと短いと想定している。このような状況では吸着と離脱のバランスがとれ、各 IRS における各粒子の表面吸着層の被覆率には変化がないと想定される。すなわち、下記の式(3-7)が成り立っていると仮定できる。

$$\frac{dAS_k(r,t)}{dt} = 0 \tag{3-7}$$

エッチングプロセスにおいて、飛来粒子の吸着と離脱を考慮したことにより、エッチングプロセスのみでなくデポジションプロセスも同時に扱うこととなる。上記の式 (3-6) はエチ

ングプロセスが発生する位置においてのみ成り立つ関係である。以下、このことについて説明する。被覆率には下記の式(3-8)から(3-10)で表される制限がある。

$$ES(r, t) + \sum_k AS_k(r, t) = 1 \quad (3-8)$$

$$1 \geq AS_k(r, t) \geq 0 \quad (3-9)$$

$$1 \geq ES(r, t) \geq 0 \quad (3-10)$$

ある粒子 k がある時間 t において $d(AS_k(r, t))/dt > 0$ であれば、 AS_k は時間とともに増加し $AS_k=1$ に達する。 $AS_k=1$ においても $d(AS_k(r, t))/dt > 0$ であれば吸着粒子 k の吸着によりデポジションが発生し、基板のエッチングは全く起こっていないと判断される。通常、このような状況が発生するのはデポジションタイプの非反応性粒子である。一方、 $d(AS_k(r, t))/dt < 0$ であれば、吸着層 AS_k は時間とともに減少し $AS_k=0$ に達する。 $AS_k=0$ では式(3-9)の制限より、それ以上に AS_k は減少し得ない。すなわち、 $d(AS_k(r, t))/dt < 0$ とはなり得ない。

以上のことから粒子 k_n に対して、 $AS_k=1$ を代入して $d(AS_k(r, t))/dt$ を評価し、各点で起こる反応を下記のように判定する。

位置 r で式(3-11)が成り立つ場合はその位置ではデポジションが発生する。

$$\frac{dAS_k(r, t)}{dt} > 0 \quad (3-11)$$

位置 r で式(3-12)が成り立つ場合はその位置ではエッチングが発生する。

$$\frac{dAS_k(r, t)}{dt} \leq 0 \quad (3-12)$$

位置 r ではエッチングが発生する場合は、式(3-7)と式(3-8)が成り立つことより、これらの連立方程式を解くことにより各 $AS_k(r, t)$ を求めることができる。

以上の議論は各位置 r に飛来するフラックスが一定で変化しないものとして説明してきた。実際はエッチングが進行して基板の形状が変化すれば、各位置 r に飛来する各粒子のフラックスも変化する。各位置 r へ飛来するフラックスが変われば、各位置でのデポジションとエッチングの判断も変わる。また、エッチングが発生している表面では各飛来粒子のフラックスが変化すれば各吸着粒子の被覆率も変化する、その結果としてエッチングレートが変化する。このようなコンセプトに基づいて作成した形状変化を伴うドライエッチングシミュレーターの構築について次の節で説明する。

3-3 ドライエッチング形状シミュレーターの構成とその結果

3-3-1 直接飛来粒子のみを考慮した形状シミュレーションアルゴリズム。

第1段階の形状シミュレーションアルゴリズムとして直接飛来粒子のみを考慮した方法を説明する。直接飛来粒子とは基板上空からエッチングが発生する基板表面に直接飛来する粒子である。例えば、図3-7(a)に示すように基板上空から飛来してエッチング断面形状の底に直接到達する粒子がある。これが直接飛来粒子である。一方、図3-7(b)に示すように基板上空から飛来してエッチング断面形状の側壁に当たった後、断面形状の底に到達する粒子も存在すると考えられる[3.12]。このような飛来粒子を間接飛来粒子と呼ぶ。しかし、間接飛来粒子が存在する場合は、各位置に飛来するフラックスをエッチング面の形状から単純に定義される見込み角のみで決定できない複雑な状況が発生する。そのため、一旦、間接飛来粒子を無視したシミュレーションアルゴリズムを導入した後、それを拡張することで間接飛来粒子も考慮できるシミュレーションアルゴリズムの説明を行う。

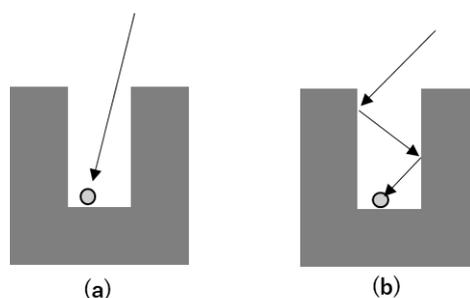


図 3-7 トレンチ形状の底に到達する飛来粒子の経路、(a) 直接飛来、(b) 間接飛来

基板上の各位置における直接飛来粒子はすでに説明してきたように、各位置から基板上空に対する見込み角から計算できる。この計算方法について図3-8を用いて少し詳しく説明する。例えば、図3-8の位置 r_a に基板上空から直接飛来するフラックス $F(r_a)$ は、式(3-13)のように計算できる。

$$F(r_a) = \int_{\theta} f(\theta) \cdot \cos(\theta - \theta_a) d\theta \quad (3-13)$$

ここで、 $f(\theta)$ は飛来粒子の運動方向成分の分布を表す関数であり、垂直方向の下向きに対して傾き θ 毎に分布が定義されている。全方向に対して集積した値は基板上空でのフラックス密度になる。 θ_a は位置 r_a におけるエッチング表面の法線方向の傾きである。積分領域は位置 r_a から直接見えている上空領域、すなわち見込み角に対応する。位置 r_a でのフラックスは直接見えている上空を飛来粒子の供給源とみなし、供給源からくる飛来粒子を集積することで求める。この説明から分かるように、ここで定義されているフラックスは直接飛来粒子のフラックスのみである。

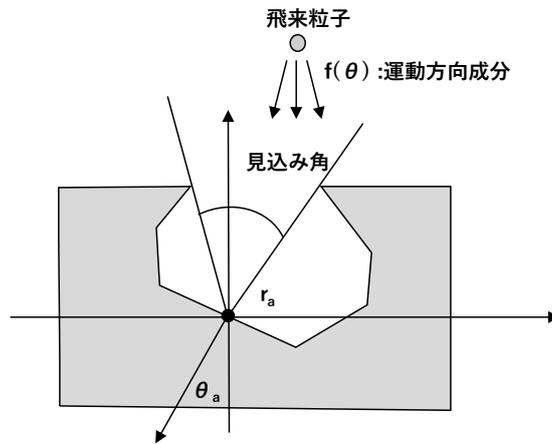


図 3-8 直接飛来フラックスを計算するための方法

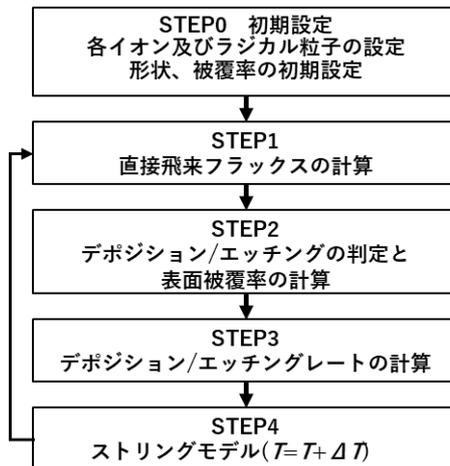


図 3-9 形状変化と表面吸着層を結び付けたドライエッチングシミュレーションアルゴリズム

図 3-9 は形状変化と表面吸着層を結び付けたドライエッチングシミュレーションアルゴリズムのフローを示す図である。最初に STEP0 で時間 T_0 における初期形状とイオンやラジカル等のウェハー上に飛来する各粒子の反応パラメーターと運動方向分布を決定する。次に STEP1 で形状を考慮して式(3-13)により各位置 r における直接飛来粒子のフラックスを計算する。次に STEP2 でデポジションタイプの非反応性の飛来粒子 kn に対して、前節で説明した方法でデポジションプロセスが発生するかどうかを判断する。デポジションプロセスが発生すると判定された場合は式(3-5)によりデポジションレートを計算する。デポジションプロセスが発生しないと判断された場合はエッチングプロセスが発生すると判断して、全ての飛来粒子 k に対する式(3-7)及び式(3-8)の連立方程式より各位置の IRS における各粒子の被覆率 AS_k を計算する。次に STEP 3 で各位置での飛来粒子毎のフラックスと被覆率

から式(3-2)から(3-4)に示されるエッチングレートを計算する。次に、STEP4 で各位置でのデポジションレートとエッチングレートを用いて、 ΔT 後の形状を求める。 ΔT 後の形状を求めるためにはストリングモデルと呼ばれる形状表現モデルを用いる。ストリングモデルについては全体フローの説明の後に詳しく説明する。 ΔT 後の新たな形状が求めれば、STEP1に戻り、STEP1からSTEP4を繰り返すことで、新たな形状に基づいて各位置での飛来フラックス、デポジションレートあるいはエッチングレートを計算し、時間経過とともに変化する形状を求めていく。以上がドライエッチングシミュレーションアルゴリズムの全体フローである。

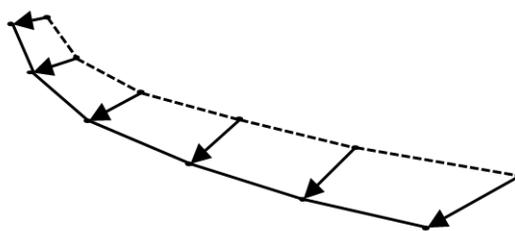


図 3-10 ストリングモデルによる断面形状表現

ここでは、このシミュレーターで用いられている形状表現モデルについてもう少し詳細に説明する。ストリングモデルとは図 3-10 に示されるように基板の断面形状を互いに接続された線分の集まりで表現する。各線分の midpoint でのデポジションレートとエッチングレートを評価した後、レートと経過時間 ΔT から計算される移動量に基づいて各線分の接続点を移動させる。移動後の線分の集まりが ΔT 後の基板の断面形状を表していることになる。図 3-11 はストリングモデルを用いて形状変化を扱うアルゴリズムフローを示したものである。このアルゴリズムでは、 ΔT 後に得られた表面形状パターンと形状変化前の各位置での材料分布のパターン間で論理演算を行うことにより、各材料の新形状を決定するとともに、表面形状が元々の材料がエッチングされて形成された表面か、デポジションによって形成された表面かも判断する。このアルゴリズムフローでは、複数の材料を積層した基板のエッチングを扱えるとともに、デポジションされた層のエッチングも扱える。

本シミュレーターでは形状表現はエッチング断面の 2次元で扱うが、フラックス計算は回転対称性を利用した計算により、無限に長いトレンチ形状のエッチングのみでなくホール形状も扱えるようにしてある。ホール形状に限定されるが 3次元の効果も考慮できる。

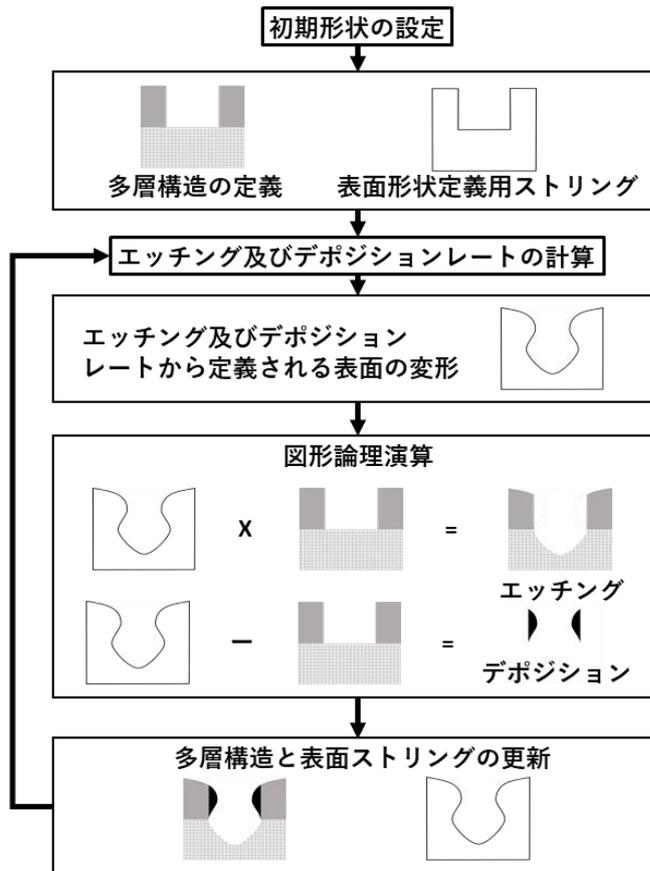


図 3-11 エッチング/デポジションが同時に発生する形状変に対応したSTRINGモデルのアルゴリズム

3-3-2 直接飛来粒子のみを考慮した形状シミュレーションの結果

ここでは、表面吸着層を考慮したことによって得られる効果を示す。実際のエッチングプロセスで発生するマイクロローディング効果と呼ばれる現象には、形状に依存して変化する飛来フラックスの大小にのみにエッチングレートが比例する単純なモデルでは説明できないことが知られているものが多く存在する。それらの現象が表面吸着層を考慮したシミュレーターによって再現可能であることを示す。

図 3-12(a),(b)は同じエッチングプロセスでトレンチエッチングとホールエッチングを行ったときの断面形状の結果を示すSEM写真である。エッチングは実質的にイオン・アシスト・エッチングのみで発生していると想定される。ここで、エッチングプロセス開始前のトレンチの開口幅とホールの開口直径は同じ $0.6 \mu\text{m}$ である。エッチング断面の底に到達する反応性ラジカルフラックス F_{kr} もイオンフラックス F_i も共に、トレンチ底よりもホール底で減少する。なぜなら、ホール底から直接見える基板上空領域はレンチ底から見える上空領域の面積よりも圧倒的に少ないからである。なので、エッチングレートが単純な飛来フラックスに比例するモデルでは、必ずトレンチエッチングはホールエッチングよりも深く

なる。しかし、実際のエッチングプロセスでは、図の SEM 写真に示されるようにトレンチエッチング底とホールエッチングの底が殆ど同じになることもよく発生する。また、トレンチエッチングの断面は、深さが深くなる程エッチング幅が減少する順テーパ角のついた斜め形状が強く発生しているがホールではそのような形状は見られない。

図 3-12(c),(d)は本シミュレーターにより得られた結果である。これらのシミュレーションでは、非デポジションタイプの反応性粒子とデポジションタイプの非反応粒子となるラジカルをそれぞれ1種類とし、イオン種類も1種類とした。図のシミュレーション結果は反応性粒子の基板上空でのフラックス密度を F_r 、非反応性粒子の基板上空でのフラックス密度を F_n 、イオン粒子の基板上空でのフラックス密度を F_i としたとき、 $F_r/F_i=83$ 、 $F_n/F_i=2.5$ のときに得られた結果である。シミュレーション結果では、トレンチエッチング底がホールエッチングの底と殆ど同じである。また、トレンチではエッチング断面が深くなるほどその幅が減少する順テーパ角のついた斜め形状になっているが、ホールではそのような形状にはなっていない。このように、実際のエッチングプロセスで得られたエッチング形状の特徴をよく再現していることが分かる。

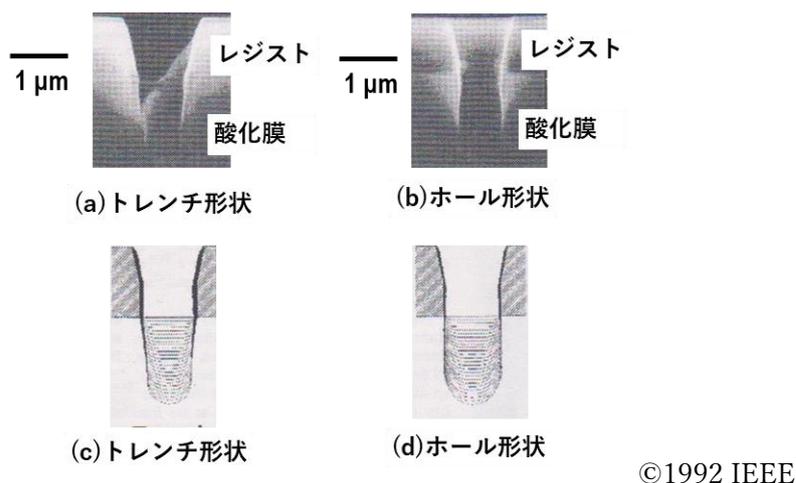


図 3-12 トレンチとコンタクトにおけるエッチング形状の比較

本シミュレーターによって上記のような特徴が再現できたメカニズムについて説明する。本シミュレーターでは表面層にエッチングを抑制するデポジションタイプの非反応粒子の吸着を考慮している。そのため、非反応粒子が基板表面に吸着された場合、イオン粒子によるスパッタリングによって除去されない限りデポジションが発生する。イオン粒子が垂直に衝突するエッチング断面の底面ではスパッタリング効果は高いが、エッチング断面の側壁面ではスパッタリング効果が低くなる。基板に対して垂直方向の運動成分をもつイオンは、トレンチ内部にもホール内部にも同程度の密度で飛来する。一方、運動方向分布が全ての方向に均一に分布するラジカルはトレンチ内部に多く飛来し、ホール内部にはあまり飛来しない。その結果、トレンチではトレンチ底でのエッチングが進行するとともに、デポジ

シオンを発生するラジカル粒子が多く飛来するトレンチ側壁ではデポジションが進行する現象が発生する。このメカニズムによりテーパ角のついた断面形状のエッチングが発生する。本シミュレーションではこのメカニズムを再現することで、テーパ角のついた断面形状の結果が得られた。一方、ラジカル粒子の飛来が少ないホールの側壁でのデポジションはトレンチに比べ減少する。そのため、トレンチのような斜め形状は発生しない結果が得られた。以上のように本シミュレーターではデポジションタイプの非反応粒子の吸着を考慮することによって、実際のエッチングプロセスの側壁形状の特徴が再現された。

反応性粒子も非反応性粒子と同様にホール内部への飛来量はトレンチ内部への飛来量に対して少なくなるが、表面吸着層における反応性粒子による被覆率が飽和していれば、飛来量の差によるエッチングレートの違いは発生しない。すなわち、基板上空の反応性粒子のフラックス密度が十分に高ければ、見込み角の狭さによる減少量を考慮しても、ホール底でも被覆率が飽和するのに十分な飛来量が存在する。今回は $F_r/F_i=83$ 、 $F_n/F_i=2.5$ と設定したことにより、上記のような被覆率の飽和が発生しトレンチ底とホール底がほぼ同じ深さになる結果が再現された。

本シミュレーターからさらに得られる結果について示す。図 3-13 はトレンチエッチングにおいて、非反応性粒子がエッチング形状に及ぼす影響をシミュレーションした結果である。ここでは、 $F_r/F_i=100$ として、十分な反応性ラジカルが存在すると状況を設定した。この状態で F_n/F_i の値がそれぞれ 1、10、100 の場合のシミュレーション結果を図(a)、(b)、(c)にそれぞれ示している。非反応性粒子の割合が増えるに従ってエッチング深さが浅くなり、エッチング断面の側壁の斜め形状が強くなっていることが分かる。この結果より、非反応性粒子が多く存在する条件ほど加工寸法に依存して側壁の斜め形状やエッチング深さが変わるマイクロローディング効果が強く発生することが予想できる。本研究により表面吸着層を考慮したシミュレーションモデルを開発することにより、マイクロローディング効果を再現可能となることが明確になった。

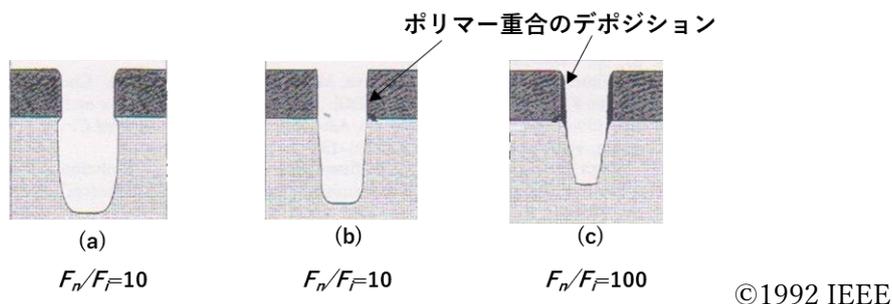


図 3-13 非反応性粒子がエッチング形状に及ぼす影響、 F_r : 反応性粒子のフラックス密度、 F_n : 非反応性粒子のフラックス密度、 F_i : イオン粒子のフラックス密度

3-3-3 間接飛来粒子を考慮した形状シミュレーションアルゴリズム

3-3-1 節で説明したシミュレーションアルゴリズムでは、基板上空から直接飛来する粒子を用いて飛来粒子の吸着を計算した。しかし、基板上空から基板表面に飛来した粒子は全て吸着されるわけでない。吸着確率を ξ とすると、基板上空から基板表面に飛来したフラックス f の一部は $\xi \times f$ で吸着されるが、吸着されなかった $(1 - \xi) \times f$ のフラックスが基板の別の場所に飛来すると考えられる。この状況を図式的に表したのが図 3-14 である。

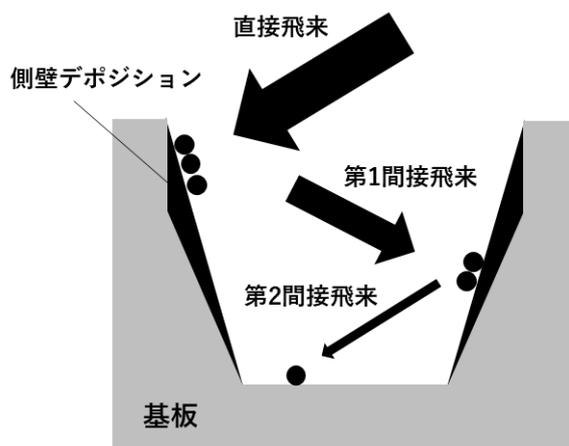


図 3-14 吸着率がコンタクト底に飛来する粒子に及ぼす影響

例えば、深いホールを考える。等方向性運動成分の分布を有するラジカル粒子はホール上部には多く直接飛来するが、ホール下部に直接飛来する粒子は非常に少ない。しかし、図 3-14 に示すように、間接飛来粒子まで考慮すると吸着確率 ξ に依存して大きく状況が変わる。吸着確率 ξ が大きいとホール上部で多くが吸着されてしまうため、ホール下部に輸送されてくる飛来粒子は少なくなるのは直接飛来の場合と状況は同じである。しかし、吸着確率 ξ が非常に小さい場合はホール下部に輸送されてくる過程の吸着がなく、多くの粒子がホール下部到達する。ホール径 R に対して深さ H のアスペクト比 (H/R) が高いホールを形成する場合は、基板上空の各種粒子のフラックス密度のみなく、各種粒子との基板との吸着確率 ξ も重要な因子となる。

3.2.1 節のドライエッチングメカニズムの概要で吸着反応には二つのタイプが存在することを説明した。この吸着反応のモデリング方法についての説明を追加する。図 3-15 はデポジションタイプの吸着のモデリング方法を示す図である。本シミュレーションではデポジションタイプの粒子は基板材料に関係なく一定の吸着確率を有するものとして扱う。ここでは具体例として $\xi=0.1$ の例を示している。そのため、図中のグラフに示すように吸着粒子による基板表面への吸着確率は基板表面の被覆率に関係なく一定の値を有するものとして扱う。図 3-16 は非デポジションタイプの吸着の様子を示す図である。基板表面の材料が露出している間だけ吸着し、基板表面の露出率の低下とともに吸着が発生しなくなる。言い換えるなら、図中のグラフに示すように基板表面の吸着粒子の被覆率の増加とともに実効

吸着確率が低下する。これは基板材料に対して反応性のある粒子でよく起こるものと考えられる。ポリマー重合膜を形成するデポジションタイプの非反応性の粒子と異なり、反応性粒子は基板材料と化学反応を伴わずに吸着するのではない。なんらかの方法でエネルギーを得れば基板材料とともに離脱する準備状態で吸着していると想定される。そのため、基板材料に対しては吸着するが、化学反応を伴わない材料に対しては吸着しつつげずに離脱すると想定される。以上のように、本シミュレーターでは全ての吸着反応を図 3-15 あるいは図 3-16 の 2 つのタイプに大別して扱う。

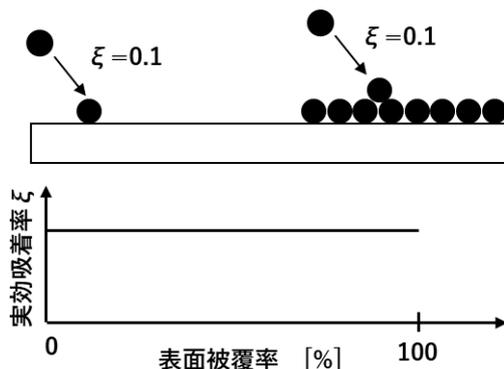


図 3-15 デポジションタイプの表面被覆率と実効吸着率の関係

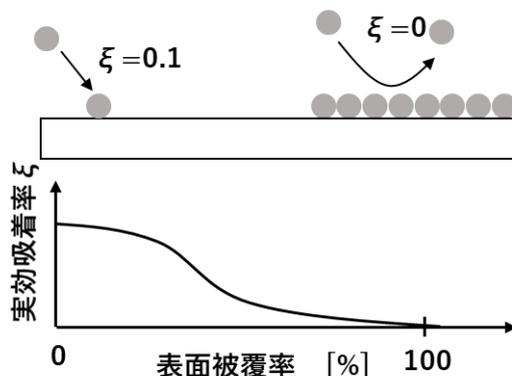


図 3-16 非デポジションタイプの表面被覆率と実効吸着率の関係

図 3-17 はデポジションタイプの粒子と非デポジションタイプの粒子がホール底に間接飛来によって輸送される状況の違いを示す図である。同図(a)に示されるように、デポジションタイプの粒子はホール側壁の表面が吸着粒子で完全に覆われても側壁に吸着され続けるので、ホール底に輸送される粒子は少ないままである。一方、同図(b)に示されるように非デポジションタイプの粒子はホール側壁の表面が吸着粒子で完全に覆われれば側壁に吸着されることなくホール底まで輸送される。すなわち、側壁にデポジションが発生するような状況でエッチングプロセスを進行させた場合、デポジションタイプの粒子のホール底での飛来量はホールのアスペクト比の増加とともに減少するが、非デポジションタイプの粒子のホール底での飛来量はホールのアスペクト比の増加とともに減少しない。前節の直接飛

来粒子のみを考慮したシミュレーションでホールエッチングを再現するために、気相中における反応性ラジカルの供給を非反応性ラジカルの30倍以上に設定する必要があった。しかし、実際には気相中でのそれ程多くの供給量の差があるとは想定し難いことから、ホール底での反応性ラジカルの供給量を再現するために、本研究では非デポジションタイプの吸着メカニズムを必須と考えた。

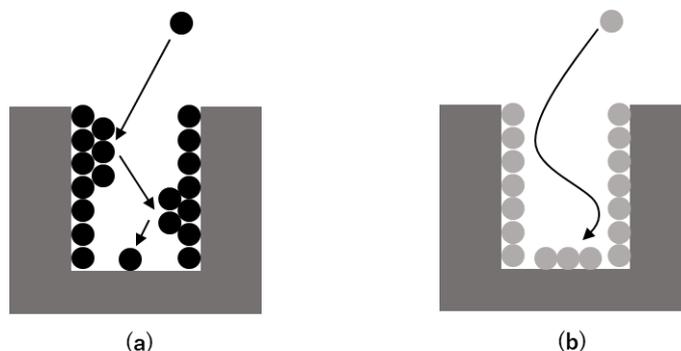


図3-17 表面吸着層がコンタクト底に飛来する粒子に及ぼす影響、(a)デポジション性粒子、(b)非デポジション性粒子

次に間接飛来粒子のフラックスの計算方法について説明する。基板表面の吸着層を考慮すると位置 r での IRS に対する飛来粒子 k の実行的な吸着確率 $\xi_k(r)$ は下記の式(3-14)で表される。ここで、 ξ_{ke} は飛来粒子 k の基板材料への吸着確率であり、 ξ_{kj} は飛来粒子 k の表面吸着粒子 j への吸着確率であり。

$$\xi_k(r) = \xi_{ke}ES(r) + \sum_j \xi_{kj}AS_j(r) \quad (3-14)$$

各位置での実行吸着確率 $\xi_k(r)$ を用いた間接飛来フラックスの計算方法について説明する。位置 r_i から位置 r に到達する第 n 次間接飛来粒子 $f_{nk}(r_i, r)$ は下記の式(3-13)で表現される。

$$F^n_k(r) = \int (1 - \xi_k(r_i)) \times K(r, r_i) \times F^{n-1}_k(r_i) dr_i \quad (3-15)$$

ここで、 $K(r, r_i)$ は位置 r_i から位置 r に粒子が直接飛来可能か否かを表す関数である。図3-14では飛来粒子が壁衝突して弾性的に跳ね返されているように描いているが、実際には非常に短時間吸着されて後に離脱する反応と考えられる。すなわち、基板上空を源として等方向運動成分をもったラジカル粒子が供給されるように、位置 r_i から等方向運動成分をもったラジカル粒子が供給されているとして扱えばよい。具体的には、位置 r から位置 r_i が直接見えない場合は $K(r, r_i) = 0$ とする。位置 r から位置 r_i が直接見える場合は輸送距離を考慮したフラックス密度の計算のファクターとなる。全ての間接飛来粒子を含んだ全飛来粒子の

トータルフラックスは下記のように計算される。

$$F_k(r) = \sum_n F^n_k(r) \tag{3-16}$$

式(3-16)に示されるように、トータルフラックスの計算には、基板表面の各位置での実行吸着率が必要であり、実行吸着率の計算には基板各位置での微小表面吸着層における吸着粒子の被覆率が必要である。一方、被覆率の計算にはトータルフラックスが必要である。

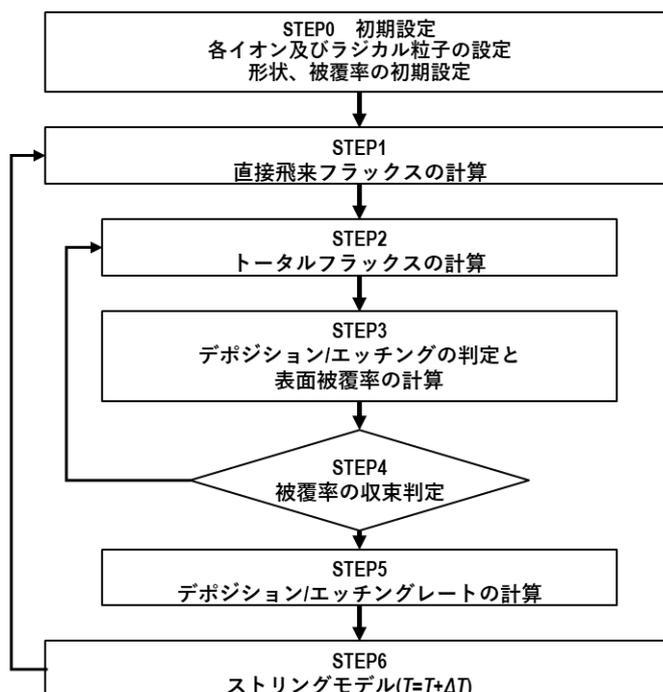


図 3-18 間接飛来粒子を考慮した形状シミュレーションアルゴリズム

上記の状況を考慮して作成した間接飛来粒子を考慮した形状シミュレーションアルゴリズムのフローを図 3-18 に示す。ここでは一旦、直接飛来粒子のフラックスを計算する STEP1 の後にトータルフラックスを計算する STEP 2 から各位置での微小表面吸着での被覆率を計算する STEP 3 までを繰り返す内部ループを設けている。すなわち、暫定的に設定されている被覆率を用いてトータルフラックスを計算したのち、そのトータルフラックスからさらに IRS での被覆率を計算し直すというループ処理を被覆率が実質的に変化しなくなるまで繰り返す。STEP4 で整合的に成り立つトータルフラックスと被覆率が得られたと判断されたら、STEP5 に移り各位置におけるエッチングレートあるいはデポジションレートを決定する。エッチングレートあるいはデポジションレート決定すれば、STEP6 でストリングモデルを用いて形状変化させ STEP1 から STEP6 の処理を繰り返すことにより時間とともに変化する形状を計算する。

3-3-4 間接飛来粒子を考慮した形状シミュレーションの結果

間接飛来粒子を考慮することにより、実際のエッチングプロセスで発生する結果をより忠実に再現できるようになった。前節でも説明したように、特にホールのエッチングにおける間接飛来粒子の役割は重要であると考えられる。ここでは、酸化膜のホールエッチングに適用した結果について説明する。

今回の検討に用いたのは CF_4/CH_2F_2 の混合ガスを用いたエッチングである。この混合ガスから発生するラジカルは複数あるが、今回のシミュレーションでは反応性粒子を CF_x という 1 種類の粒子に分類し、非デポジションタイプの吸着反応を有するものとした。非反応性粒子は $C_mH_nF_x$ という 1 種類の粒子に分類し、デポジションタイプの吸着反応を有するものとした。反応メカニズムとの関連を明確にするために $C_mH_nF_x$ を非反応性粒子と呼ぶが、モデリングの定義としては $C_mH_nF_x$ の基板材料との反応確率が CF_x に比べて非常に小さいというだけである。 CF_4/CH_2F_2 の混合ガスにおける CF_4 のガス比率を増やすと CF_x が増加し、 CH_2F_2 のガス比率を増やすと $C_mH_nF_x$ が増えると考えられる。イオン粒子の基板材料との直接的な化学反応への寄与は小さく、イオン粒子は主にイオン・アシスト・エッチング反応及び吸着粒子のスパッタリングのみに寄与するものと想定し 1 種類のみとして扱った。非常に単純化した近似条件であるが、ホールのエッチングで発生する複雑な現象の再現が可能になる。

実際のホールエッチングの結果について説明する前に、我々のモデリングに導入したメカニズムを確認するための実験結果について説明する。ここでは個々の反応プロセスを分離して評価するために、2つの特殊なテスト構造を用いて実験を行った[3.12]。一つ目のテスト構造に対する実験結果とシミュレーション結果を図 3-19 に示す。

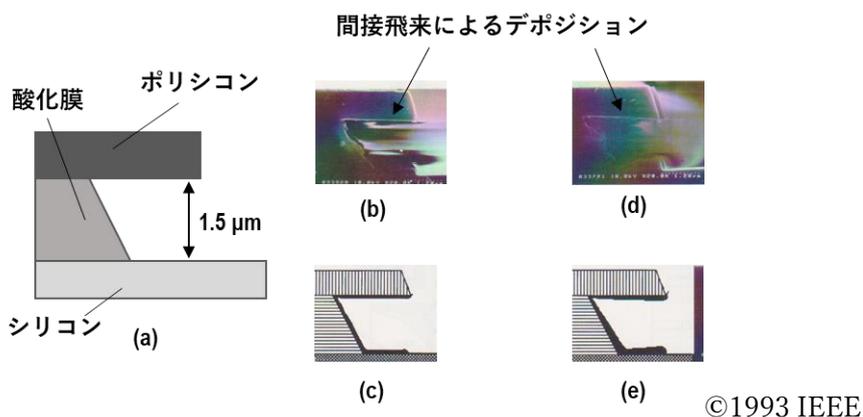


図 3-19 間接飛来粒子を考慮したモデルの検証実験結果、(a) テスト構造、(b) 温度:353 K、(c) 吸着率 $\xi=0.1$ 、(d) 温度:303 K、(e) 吸着率 $\xi=0.3$

図 3-19(a)は実験で使用されるテスト構造の断面図で、酸化膜エッチングの条件では殆どエッチングされないシリコンとポリシリコンの間に酸化膜を挟んだ構造である。モデリング的な表現を行えば、酸化膜に対して反応性となるラジカルはシリコンとポリシリコンに

対しては非反応性となる選択性を有しているということである。これは特にデポジションタイプの粒子の反応を評価するために作成したテスト構造であり、ポリシリコンには酸化膜を覆い隠す傘が設けられており、シリコンとポリシリコン間には中空構造がある。図 3-19(a)のテスト構造に対して標準の酸化膜用のドライエッチングプロセスを適用した結果を図 3-19(b)の SEM 写真に示す。イオン粒子が直接飛来する部分にはデポジションは発生していないが、ラジカル粒子が直接飛来しないポリシリコンの傘の下側部分までデポジションが発生している。これはデポジションタイプの非反応性粒子の吸着は発生するが、イオン粒子がほぼ垂直にあたる部分ではスパッタリングにより除去されていることが明確に理解できる。さらに、ポリシリコンの傘の下側部分の奥までデポジションが発生していることは間接飛来によって発生したデポジション量が多いことも理解できる。

図 3-19(c)に吸着確率 $\xi=0.1$ のときのシミュレーション結果を示す。デポジションの形状が SEM 写真とよく一致していることが分かる。この中空構造のデポジションの形状から吸着確率のキャリブレーションができる。図 3-19(d)の SEM 写真は基板温度を標準条件の 353 K から 303 K に変更したときの結果である。一般に基板温度を低くすると吸着確率が上がる。図 3-19(e)には吸着確率 $\xi=0.3$ のときのシミュレーション結果も示してあり、SEM 写真と特徴がよく一致していることが分かる。中空構造の入り口付近に厚いデポジション膜が形成され、奥では薄く形成される。吸着確率が高くなったことにより、間接飛来で中空構造の奥まで吸着されずに輸送される粒子が減ったことを明確に表している。

二つ目のテスト構造に対する実験結果とシミュレーション結果を図 3-20 と図 3-21 に示す。図 3-20(a)は実験で使用されるテスト構造の断面図で、図 3-19(a)のシリコンを厚い酸化膜で置き換えた構造である。これは酸化膜に対する反応性粒子と非反応性粒子の競合に関わるパラメーターのキャリブレーションを行うためのテスト構造である。図 3-20(b)は標準の酸化膜用のドライエッチングプロセスであり、 $\text{CF}_4/\text{CH}_2\text{F}_2/\text{He}$ のガス比が 30/10/100 のときの実験結果の SEM 写真である。ポリシリコンの傘の下の中部分ではデポジションが発生しているが、ポリシリコンの傘に覆われていない部分ではエッチングが発生している。イオンが垂直に当たる部分では酸化膜がエッチングされるが、そうでない部分ではエッチングが発生しない。図 3-20(c)は $\text{CF}_4/\text{CH}_2\text{F}_2/\text{He}$ のガス比が 25/15/100 のときの実験結果の SEM 写真である。これは意図的にプラズマ中にデポジションタイプとなる非反応性のラジカル粒子が多く発生するように設定したものである。ここでは基板上のほとんどの部分でデポジションが発生している。図中に (1)、(4) で示される位置では、基板上空に対して十分に大きな見込み角があり多くのラジカル粒子が多く飛来する。そのため、イオン粒子によるスパッタリングよりも非反応性粒子の吸着によるデポジションが優勢であることが分かる。(4) で示された部分では吸着された反応性粒子によるイオン・アシスト・エッチングが完全に抑制されている結果である。(3) に示される領域ではポリシリコンの傘により見込み角が半減しラジカル粒子の飛来が減少する。吸着された非反応性粒子の吸着層に対するイオン粒子によるスパッタリングが優勢になり、非反応

性粒子によるイオン・アシスト・エッチングの抑制が減少し、エッチングが発生したと考えられる。エッチングとデポジションの競合による境界が(3)と(4)の境界である。

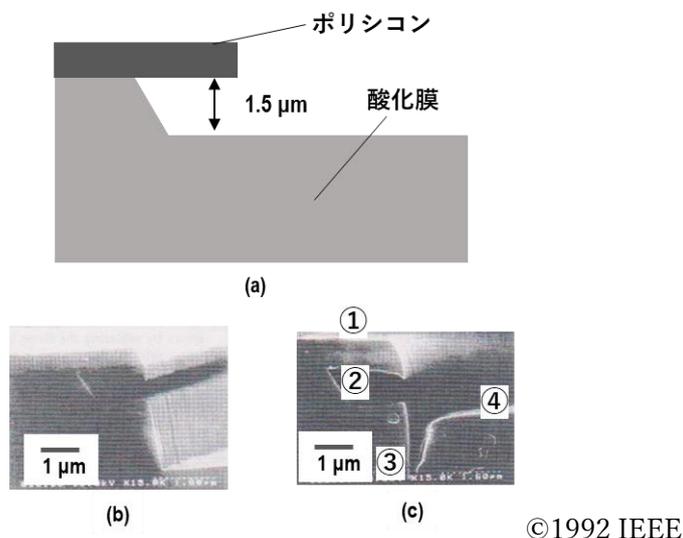


図 3-20 表面反応モデルのキャリブレーション用実験、(a) テスト構造、(b) $CF_4/CH_2F_2/He=30/10/100$ 、(c) $CF_4/CH_2F_2/He=25/15/100$

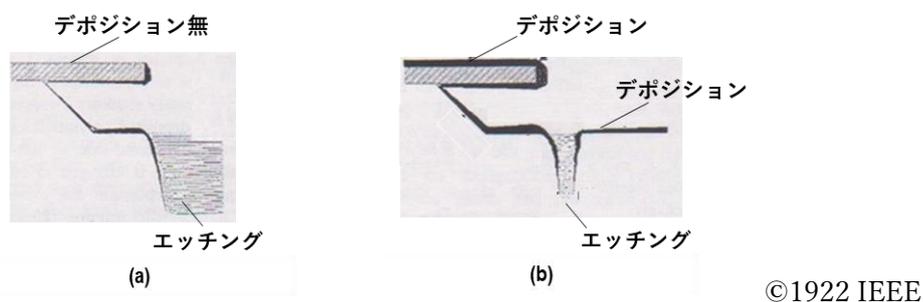


図 3-21 キャリブレーション用実験に対応したシミュレーション結果、(b) $CF_4/CH_2F_2/He=30/10/100$ 、(c) $CF_4/CH_2F_2/He=25/15/100$

以上のテスト構造の結果から間接飛来粒子の存在や、反応性粒子と非反応性粒子の吸着の競合からエッチング/デポジションを決定するモデリングが実際の現象をよく表していることを確認できた。このテスト構造に対して基板上空の非反応性ラジカル粒子のフラックス量を変更することのみで図 3-20(b)、(c)の両方の結果が再現されるようにパラメーターのキャリブレーションを行ったシミュレーション結果を図 3-21(a),(b)にそれぞれ示す。実験で得られた特徴がシミュレーションでも再現されたことが分かる。

次に、本シミュレーターをホールエッチングに適用した結果について説明する。ホールエッチングにおいて重要となる吸着確率はいくつかの文献報告結果[3.21-3.28]とテスト構造

に対するキャリブレーションより表 3-1 に示すように設定した。

表 3-1 ホールエッチングシミュレーションに用いたパラメーター

| 表面モデルにおけるパラメーター | | CF_x | $C_mH_nF_x$ |
|----------------------|-------------|--------|-------------|
| ξ (吸着確率) | CF_x | 0 | 0 |
| | $C_mH_nF_x$ | 0 | 0.1 |
| | SiO_2 | 0.15 | 0.1 |
| RC(イオン・アシスト・エッチング係数) | | 3.0 | 0.5 |

イオン粒子は基板の垂直方向に対して標準偏差で3度の広がりを持つ運動方向分布を有するものとした。これらの条件を用いて異なるホール径に対してエッチングを行ったシミュレーション結果を図 3-22 に示す。図 3-22(a)、(b)、(c)はそれぞれホール径が $0.3 \mu m$ 、 $0.9 \mu m$ 、無限大の場合における結果である。エッチング深さはホール径が $0.9 \mu m$ のときが最も深い。また、ホール径が大きくなる程、ホール下部の径がホール上部の径より小さくなるプロファイル形状になっている。図 3-23(a),(b),(c)はそれぞれのシミュレーション結果に対する実験結果である。これらの結果からシミュレーション結果は実験結果を非常によく再現していることが分かる。

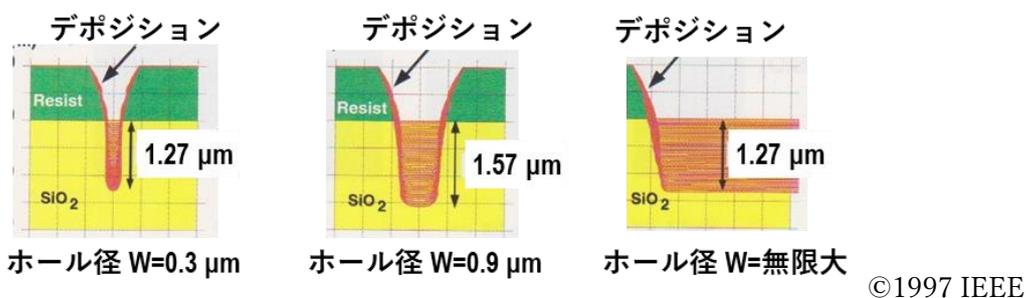


図 3-22 異なるホール径 W に対するシミュレーション結果

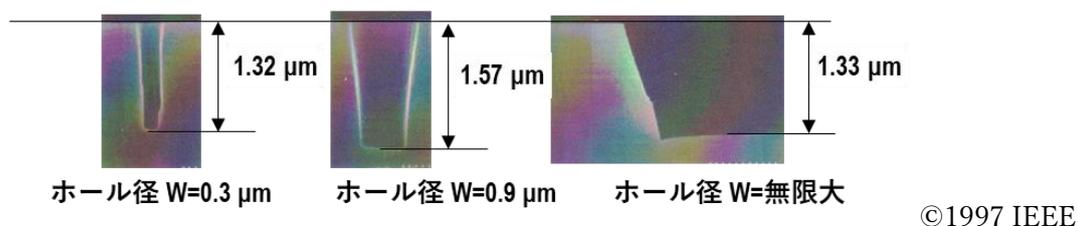
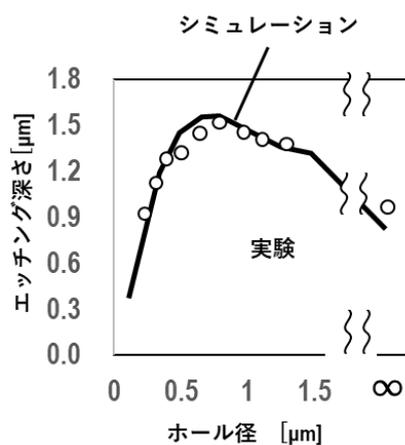


図 3-23 異なるホール径 W に対する実験結果

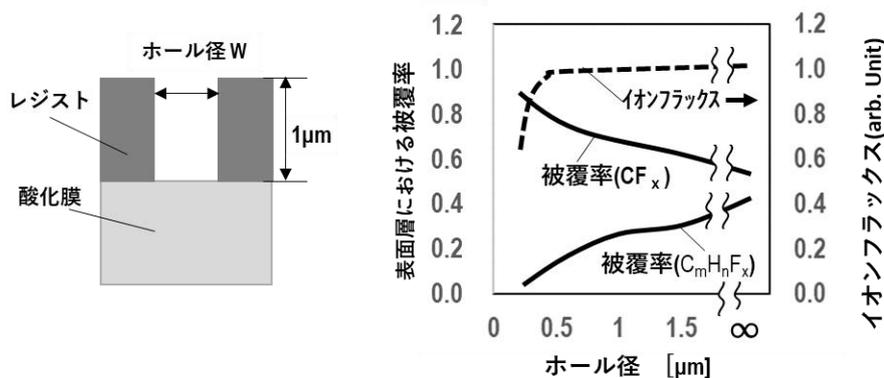
図 3-24 はホール径に依存したエッチング深さをシミュレーションと実験で詳細に比較し

た結果である。エッチング深さがホール径に対して単純変化しない複雑なマイクロローディング効果の結果がシミュレーションによってよく再現していることが分かる。このようなマイクロローディング効果が発生する理由を考察した結果を図 3-25 に示す。図 3-25 はホール底での IRS における各ラジカル粒子の被覆率をプロットしたグラフである。また、ホール底に到達するイオンフラックスもプロットしてある。非デポジションタイプの実反応性ラジカルである CF_x もデポジションタイプの非反応性ラジカルである $C_mH_nF_x$ もホール底に到達する直接飛来フラックスは同じである。そのため、ホール径が十分に大きくて直接飛来フラックスが支配的である状況では非反応性ラジカルによる被覆率が大きくなりエッチング反応は抑制される。ホール径が減少すると直接飛来フラックスは大きく減少する。しかし、間接飛来によって CF_x は $C_mH_nF_x$ よりも多くホール底に輸送され、結果的に反応性ラジカル CF_x による被覆率が大きくなりエッチングレートが増加する。一方、ホール底に到達するイオンフラックスまでが減少するホール径が $0.5 \mu m$ 以下の領域になると、イオンフラックス減少によるエッチングレートの減少が発生する。



©1997 IEEE

図 3-24 ホール径に対するエッチング深さの依存性のシミュレーションと実験の比較



©1997 IEEE

図 3-25 コンタク径に依存したコンタクト底での IRS における被覆率の変化

3-4 本章のまとめ

ドライエッチングプロセスにおける基板表面での反応を考慮することで、マイクロローディング効果を再現できるドライエッチングの形状シミュレーションの開発に成功した。本シミュレーションは大きく下記の2つの新規技術の創出によって実現された。

第1の新規技術は、表面吸着層を介したエッチング反応を扱う形状シミュレーション技術の構築に成功したことである。エッチング反応における表面吸着層の状態を考慮するために微小反応表面(IRS)のコンセプトを創出し、それをエッチングレート計算のモデリングに導入した。IRSは基板表面の各位置の吸着層での各粒子の被覆率を表すものである。その被覆率は基板表面の各位置に飛来する粒子と既に吸着している粒子の反応を考慮して計算される。このIRSの導入により、エッチングとデポジションの競合反応も被覆率で決定され、エッチングレートも被覆率によって決定される。これにより、従来のシミュレーターでは表現できなかった表面被覆率の飽和によってエッチングレートが飽和する等の現象の再現にも成功した。

第2の新規技術は非デポジションタイプの吸着モデルを導入し、飛来粒子に対してIRSの被覆率を考慮して実効吸着率を評価するモデリングと実効吸着率に依存して変化する間接飛来粒子のフラックスを計算するためのアルゴリズムを創出したことである。これにより、表面状態が微細構造中で輸送される粒子に与える影響を正確に評価することが可能になった。酸化膜エッチングに対して、テスト構造を用いた実験により、これらのモデリングにおけるメカニズムの検証及びパラメーターのキャリブレーションも行った。

以上の新規技術を導入した形状シミュレーターを酸化膜のホールエッチングに適用し、ホール径に依存して発生するエッチング深さや形状変化に対するマイクロローディング効果を正確に再現することに成功した。ホール径の縮小に対して単純にエッチング深さが減少するのではなく、複雑な依存性を示すマイクロローディング効果は、反応粒子と非反応性粒子のホール底での吸着層における被覆率の差によって発生するメカニズムであることを示した。このようなメカニズムの理解はエッチング形状のパターン寸法依存性発生の予測に対して有効であり、本シミュレーターは高精度なデバイスパターン形成を実現するためのパターン設計に有用なツールとなることを示した。

参考文献

- [3.1] J. Janes, and W. Pilz, "Effect of ion angular distributions on microloading in oxygen reactive-ion etching of submicrometer polymer trenches", *Journal of Applied Physics*, Vol. 74, No. 1, pp. 649-658(1993).
- [3.2] N. Fujiwara, T. Shibano, K. Nishioka, and T. Kato, "Cold and low-energy ion etching (COLLIE)", *Japanese Journal of Applied Physics*, Vol. 28, No. 10, pp. 2147-2150(1989).
- [3.3] J. C. Arnold and H. H. Sawin, "Charging of pattern features during plasma etching", *Journal of Applied Physics*, Vol. 70, No. 10, pp. 5314-5317(1991).
- [3.4] R. J. Davis, "Image potentials and the dry etching of submicron trenches with low-energy ions", *Applied Physics Letters*, Vol. 59, No. 14, pp. 1717-1719(1991).
- [3.5] H. Aoki, T. Hashimoto, E. Ikawa, and T. Kikkawa, " Low-temperature etching of 0.2- μ m Al patterns using a SiO₂ mask ", *Japanese Journal of Applied Physics*, Vol. 31, No. 12B, pp. 4376-4380(1992).
- [3.6] M. Sato, D. Takehara, K. Uda, K. Sakiyama, and T. Hara, " Suppression of microloading effect by low-temperature SiO₂ etching ", *Japanese Journal of Applied Physics*, Vol. 31, No. 12B, pp. 4370-4375(1992).
- [3.7] A. D. Bailey Jr. and R. A. Gottscho, "Aspect ratio independent etching: Fact or fantasy?", *Proc. Symp. Dry Process*, pp. 49-53(1994).
- [3.8] W. G. Oldham, S. N. Nandgaonkar, A. R. Neureuther, and M. M. O'Toole, "A general simulator for VLSI lithography and etching processes: Part I—Application to projection lithography", *IEEE Trans. Electron Devices*, Vol. 26, No. 4, pp. 717-722(1979).
- [3.9] W. G. Oldham, A. R. Neureuther, C. Sung, J. L. Reynolds, and S. N. Nandgaonkar, "A general simulator for VLSI lithography and etching processes: Part II—Application to deposition and etching", *IEEE Trans. Electron Devices*, Vol. 27, No. 8, pp. 1455-1459(1980).
- [3.10] S. Yamamoto, T. Kure, M. Ohgo, T. Matsuzawa, S. Tachi, and H. Sunami, "A two-dimensional etching profile simulator: ESPRIT", *IEEE Trans. Computer-Aided Design*, Vol.

6, No. 3, pp. 417-422(1987).

[3.11] S. Tazawa, S. Matsuo, and K. Saito, "Unified topography simulator for complex reaction including both deposition and etching", Symp. VLSI Technol., pp. 45-46(1989).

[3.12] J.P. McVittie, J.C. Rey, A.J. Bariya, M.M. IslamRaja, L.Y.Cheng, S. Ravi, and K.C. Saraswat, "SPEEDIE: A profile simulator for etching and deposition", Proc. SPIE, Symp. Advanced Tech. Integrated Circuit Processing, Vol. 1392, pp. 126-138(1990).

[3.13] J. I. Ulacia F, and J. P. McVittie, "A two-dimensional computer simulation for dry etching using Monte Carlo techniques", Journal of Applied Physics, Vol. 65, No. 4, pp. 1484-1491(1989).

[3.14] J. P. McVittie, J. C. Rey, L. Y. Cheng, M. M. IslamRaja, and K. C. Saraswat, "LPCVD profile simulation using a re-emission model", IEDM Tech. Dig., pp. 917-920(1990).

[3.15] M. M. IslamRaja, M. A. Cappelli, J. P. McVittie, and K. C. Saraswat, "A 3-dimensional model for low-pressure chemical-vapor-deposition step coverage in trenches and circular vias", Journal of Applied Physics, Vol. 70, No. 11, pp. 7137-7140(1991).

[3.16] C. Y. Chang, J. P. McVittie, J. Li, K. C. Saraswat, S. E. Lassig, and J. Dong, "Profile simulation of plasma enhanced and ECR oxide deposition with sputtering", IEDM Tech. Dig., pp. 853-856(1993).

[3.17] V. K. Singh and S. G. Shaqfeh, "Simulation of profile evolution in silicon reactive ion etching with re-emission and surface diffusion", Journal of Vacuum Science & Technology B, Vol. 10, No. 3, pp. 1091-1104(1992).

[3.18] P. Sigmund, "Theory of sputtering. I. Sputtering yield of amorphous and polycrystalline targets", Physical Review, Vol. 184, No. 2, pp. 383-416(1969).

[3.19] D. L. Flamm, C. J. Mogab, and E. R. Sklaver, "Reaction of fluorine atoms with SiO₂", Journal of Applied Physics, Vol. 50, No. 7, pp. 6211-6213(1979).

[3.20] J. W. Coburn and H. F. Winters, "Ion- and electron-assisted gas-surface chemistry-An important effect in plasma etching", Journal of Applied Physics, Vol. 50, No. 5, pp. 3189-

3196(1979).

[3.21] Y. -Y. Tu, T. J. Chuang, and H. F. Winters, "Chemical sputtering of fluorinated silicon", *Physical Review. B*, Vol.23, No. 2, pp. 823-835(1981).

[3.22] D. C. Gray, I. Tepermeister, and H. H. Sawin, " Plasma-surface kinetics of Si and SiO₂ etching in fluorocarbon discharge: F-CF₂-Ar⁺ beam studies ", *Proc. Int. Conf. Reactive Plasmas and 11th Symp. Plasma Processing*, pp. 751-755(1994).

[3.23] H. Yabe, A. Yuuki, and Y. Matsui, " Study of surface reaction probability of CF_x radicals by trench deposition method ", *Japanese Journal of Applied Physics*, Vol. 30, No. 11, pp. 2873-2877(1991).

[3.24] J. W. Thoman Jr., K. Suzuki, S. H. Kable, and J. I. Steinfeld, " Laser-induced fluorescence measurement and analytical model for the reaction probability of CF₂ on Si ", *Journal of Applied Physics*, Vol. 60, No. 8, pp. 2775-2777(1986).

[3.25] H. F. Winters, "The role of chemisorption in plasma etching", *Journal of Applied Physics*, Vol. 49, No. 11, pp. 5165-5170(1978).

[3.26] J. P. Booth, G. Hancock, N. D. Perry, and M. J. Toogood, "Spatially and temporally resolved laser-induced fluorescence measurements of CF₂ and CF radicals in a CF₄ rf plasma ", *Journal of Applied Physics*, Vol. 66, No. 11, pp. 5251-5257(1989).

[3.27] R. M. Robertson, D. M. Golden, and M. J. Rossi, "Reaction probability for the spontaneous etching of silicon by CF₃ free radicals ", *Journal of Vacuum Science & Technology B*, Vol. 6, No. 6, pp. 1632-1640(1988).

[3.28] T. M. Mayer and R. A. Barker, "Simulation of plasma-assisted etching processes by ion-beam techniques", *Journal of Vacuum Science & Technology*, Vol. 21, No. 3, pp. 757-763(1982).

第4章 光リソグラフィにおける解像度強調技術と光近接効果補正の効果

4-1 はじめに

半導体製造においては主に光を用いたリソグラフィが用いられてきている。光リソグラフィでは加工寸法サイズの縮小のために露光波長の縮小化が行われてきたが、LSIのパターン寸法の縮小要求は露光波長の縮小を上回るペースで加速し、光源波長と同程度或いはそれ以下の値が要求されるようになった。その結果、露光量やフォーカス位置等の露光プロセスにおける変動要因に起因する結像パターン寸法（CD:Critical dimension）のばらつきが増大し、実デバイスの製造における光リソグラフィの実用限界寸法はCDばらつきにより制限されるようになってきた[4.1-4.4]。実用限界寸法の縮小を実現するために解像度強調技術(RET: Resolution Enhancement Technologies)と呼ばれる技術が積極的に開発されるようになった[4.5]。RETの代表的な技術には変形照明、位相シフトマスク、SRAF(sub-resolution assist feature)が含まれる。RETは波長の縮小とは異なり、回折限界寸法を縮小することはできないが、特定の微細パターンに対する焦点深度やコントラスト等のプロセスウィンドウの拡大を行うことができる[4.6-4.10]。しかしながら、反対にプロセスウィンドウが縮小されるレイアウトも存在するため、限定されたレイアウトで構成されるメモリー等のデバイス以外には効果は低いと考えられていた。

一方、光リソグラフィにおいて、パターンレイアウトに依存してマスクパターンとウエハー上のパターン形状が一致しなくなる光近接効果も認識されるようになっていた[4.11]。しかし、従来の光リソグラフィにおける光近接効果のパターン寸法精度への影響は小さく、電子線リソグラフィのように膨大な計算機処理(コスト)が必要となるシミュレーションをベースとした高精度なマスクパターン補正は行われなかった。補正が行われる場合も、ルーラーベース[4.12]と呼ばれるパターン寸法からのみ定義される単純な算術ルールを用いた簡易的なマスクパターン補正が行われていた。算術ルールもエッチング後のパターン寸法の測定結果から作成され、光近接効果とマイクロローディング効果を区別せずに補正することが一般的であった。実用的な観点からは高精度な光近接効果補正(OPC: Optical proximity effect correction)を行うよりも、簡易的なOPCで対応できるように、近接効果が抑制できる技術の選択[4.13-4.15]を優先する場合が多かった。しかしながら、RETの研究が進むにつれ、多くのRETはレイアウト毎に最適な露光条件(開口数、照明形状等)が異なり[4.16,4.17]、RETを最適化する露光条件は光近接効果を抑制する露光条件とは合わない場合が多いことも分かってきた。

システムLSIのようなランダム性の高い多様な形状のパターンレイアウトで構成されるデバイスでは、チップ内のすべてのパターンを考慮したCDばらつきが重要となる。特にCD制御が重要となるトランジスタのゲート部のパターンにおいては、そのばらつきの増大が致命的となる。そのため、CDばらつきを考慮する場合は露光プロセスの変動要因に起因するのもののみでなく、近接効果によってレイアウト依存で発生する設計寸法に対する実際のパターンサイズ

の差分も考慮する必要がある。種々のレイアウトが混在する状況で、露光プロセスの変動要因に起因するばらつきの抑制を行う場合は、そのレイアウトの中でプロセスの変動に対して弱く、それに起因して発生する CD ばらつきが大きくなるレイアウトに対して RET や露光条件の最適化を行う必要がある。このようなレイアウトはホットスポット (Hot Spot) と呼ばれる。設計パターンの中でどのレイアウトがホットスポットになるかはマスクサイズにも依存する。OPCを行うことを前提に考えるなら、ホットスポットを定義するためには OPC で補正された後のマスクサイズを知っておく必要がある。しかしながら、OPC で補正されるマスクサイズは RET と露光条件を決定した後にしか計算できない。RET と露光条件の最適化はホットスポットが分かっていると決定できない。図 4-1 に示すように、ホットスポット、最適な RET と露光条件、OPC はマスクサイズを介して循環的に依存し合う関係になる。このような状況は実際の LSI の微細化に対する RET や OPC の効果の理解を難しくしていた。そのため、実際の LSI 製造においてそれらを導入することに対しては消極的な考えも強かった。

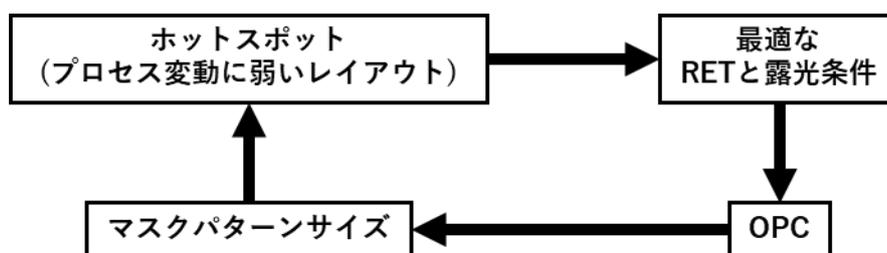


図 4-1 RET,最適露光条件,OPC の相互依存性

本章の研究では、CDばらつきの観点から光リソグラフィにおける最適な露光条件およびマスク設計を行うための手法の開発を行い、その手法を用いて RET や OPC を導入した場合における効果の評価も行った。その結果から高精度な OPC と RET 及びその露光条件の最適化を同時に達成することによって、光リソグラフィのさらなる微細化が可能になることが明確になった。

4-2 応答曲面関数を用いた CD ばらつき評価

ばらつき評価を行うためには応答曲面関数(RSF: Response Surface Function)を用いることが有用である。ここでは光リソグラフィの概要と光リソグラフィにおける CD を表す RSF の作成方法の概略について説明する。図 4-2(a)は光リソグラフィの概念図である。コンデンサーレンズと投影レンズと呼ばれる 2 枚のレンズの間に回路パターンが描かれたマスクが置かれる。光源を出た光はマスクを通過することで回折し、再びレジスト表面で結像する。ここで、レジスト表面の像に影響を与えるプロセス条件の重要な因子として下記の 4 つのパラメーターが存在する。

- (1) 開口数 NA
- (2) 干渉度 σ
- (3) フォーカス位置 d
- (4) 露光ドーズ量 E

ここで開口数 NA は投影レンズの大きさを表し、干渉度 σ はコンデンサーレンズの投影レンズに対する相対的な大きさを表している。フォーカス位置 d はレジスト表面とレンズ特性から決まる結像面に対する位置のズレによって定義され、露光ドーズ量 E は光源からの光の照射量によって定義される。

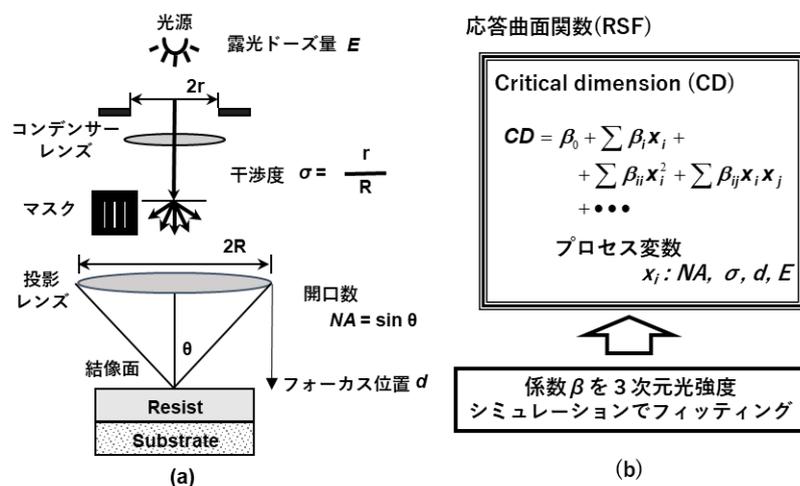


図 4-2 光リソグラフィにおける CD を表す応答曲面関数(RSF)と CD ばらつき評価方法、(a) 光リソグラフィの概念図、(b) CD を表す応答曲面関数(RSF)の作成方法

$$CD = \beta_0 + \sum \beta_i x_i + \sum \beta_{ii} x_i^2 + \sum \beta_{ij} x_i x_j + \dots \quad (4-1)$$

CD を表す RSF の 1 例を式(4-1)に示す。図 4-2 に示されるように上記の 4 つのパラメーターを変数とした多項式の関数によって定義する。また、各係数 β は 3 次元の光強度シミュレーション[4.18]でフィッティングを行うことにより RSF の作成を行う。通常のレジスト表面での光

強度分布を形成する2次元の光強度シミュレーションに対して、3次元の光強度シミュレーションは図 4-3 に示されるようにレジストと他の材質間の境界での屈折及び反射を考慮して、レジスト膜中での光強度分布を計算するものである。3次元の光強度像からの CD の評価は図 4-4 に示すように、レジスト中の光強度分布を濃度分布と見なして拡散を適用した後に強度分布の閾値より定義する。

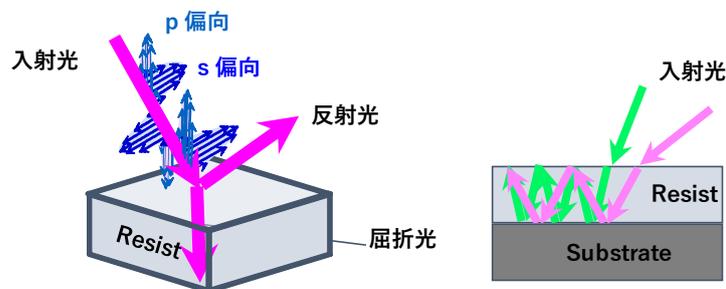


図 4-3 3次元光強度シミュレーターで考慮するレジスト中での屈折及び反射

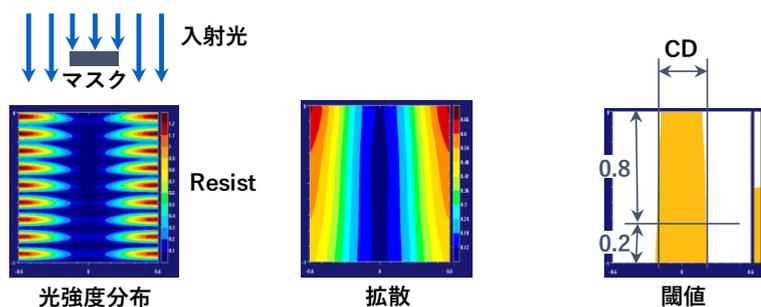
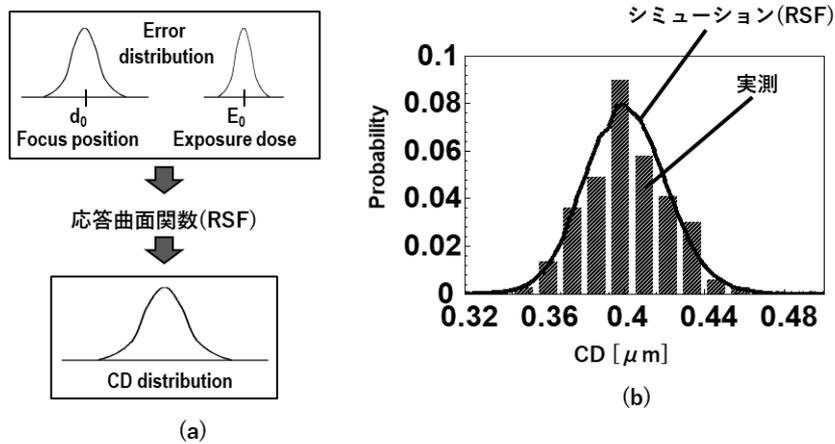


図 4-4 3次元光強度シミュレーターでの CD 評価方法

図 4-5 は孤立ラインパターンに対して RSF から CD ばらつき分布を計算する方法とその結果を示してある。図 4-5(a)は RSF から CD ばらつき分布を計算する方法を示す図である。孤立ラインパターンの CD に対して上記の方法によって RSF を作成する。実際の製造でばらつき要因となる露光ドーズとフォーカス位置に対してエラー分布を定義する。CD を定義する RFS の多項式変数に露光ドーズ E とフォーカス位置 d が変数として含まれているため、上記のエラー分布を入力することで CD ばらつきを容易にシミュレーションすることができる。図 4-5(b)は実測結果から得た CD ばらつきとシミュレーション結果の比較を示す図である。実測における CD ばらつきは 386 個のパターンの測定結果である。RSF で用いた各パラメーターの中心値とエラー分布幅は表 4-1 に示してある。また、RSF から得られる CD ばらつきのシミュレーション結果と実測の CD ばらつきの分散値の比較は表 4-2 に示してある。RSF で用いた CD ばらつきは実測結果をよく再現していることが分かる。

表 4-1 RSF への入力パラメーターの中心値とエラー分布幅

| | 中心値 | エラー分布 |
|---------------------|------|-------|
| NA | 0.5 | 0 |
| σ | 0.6 | 0 |
| フォーカス位置; $d[\mu m]$ | -0.8 | 0.3 |
| ドーズ(光強度): E | 1 | 0.06 |



©1996 IEEE

図 4-5 RSF を用いた CD ばらつき評価方法と実測との比較結果、(a) RSF を用いた CD ばらつき評価方法、(b) RSF を用いた CD ばらつき評価結果と実測との比較

表 4-2 CD ばらつき評価結果

| CD | 中心値 | エラー分布 |
|--------------------|-------|-------|
| シミュレーション $[\mu m]$ | 0.404 | 0.02 |
| 実測 $[\mu m]$ | 0.402 | 0.021 |

4-3 RSF を用いたメモリーセルマスク及びプロセス条件設計

ここでは、RSF を用いてメモリーセルのマスク設計及びプロセス条件の同時最適化を行う。図 4-6 は DRAM(Dynamic Random Access Memory)のメモリーセルレイアウトを示す図である。図 4-7 はメモリーセルレイアウトに対する光強度シミュレーターによるパターンニング結果を示す図である。メモリーセルが正常に動作するためには図中に示される 6 つの CD が下記のスペック条件を満たす必要がある。

- (1) $S1 \geq$ コンタクトホール径 + アライメントマージン
- (2) $S2 \geq$ コンタクトホール径 + アライメントマージン
- (3) $S3 \geq$ ワードライン間の短絡発生幅
- (4) 許容最大ゲート長 $\geq L1 \geq$ 許容最小ゲート長
- (5) $L2 \geq$ ワードラインの断線発生幅
- (6) $L3 \geq$ ワードラインの断線発生幅

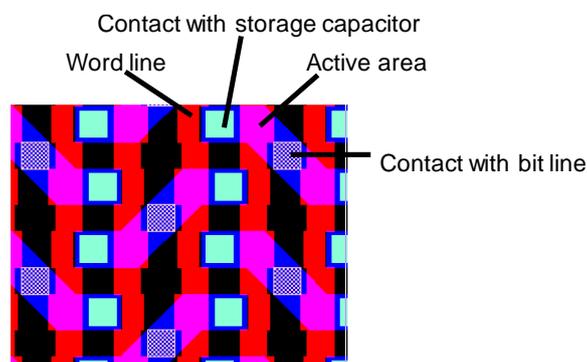


図 4-6 DRAM メモリーレイアウト

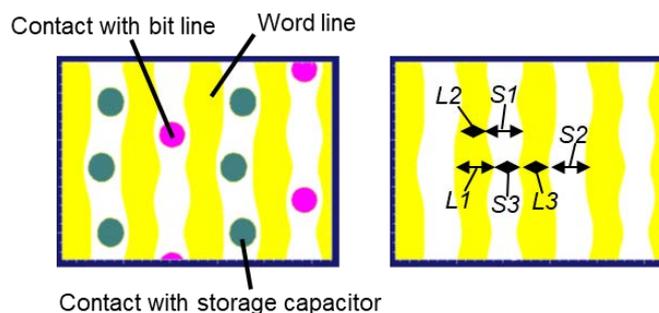


図 4-7 パターニングにおけるクリティカル部分の寸法

上記のメモリーセルのパターニングにおける各クリティカル部分の CD に対する RSF を図 4-8 に示すマスクパターンのテンプレートを用いて定義する。プロセスにおけるエラー分布に対して 6 つのクリティカル部分の CD が全て上記のスペック条件を満たす確率によってメモリーセルの歩留まりを定義する。図 4-9 は RSF を用いてメモリーセルマスク設計

及びプロセス条件の最適化を行うフローを示す図である。このフローでメモリーセル歩留まりが最大になるプロセス条件 NA 、 σ 及びマスクパターン幅 $W1, W2, W3$ を決定する。

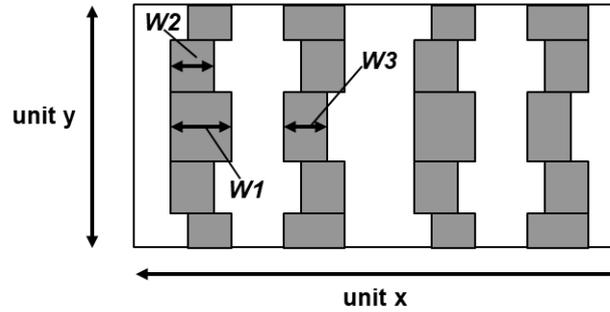


図 4-8 ワードラインパターンテンプレートとクリティカル部分の CD を表す RSF

$$CD^k(NA, \sigma, d, E, W1, W2, W3) = \beta_0^k + \sum_i \beta_i^k x_i + \sum_i \beta_{ii}^k x_i^2 + \sum_{j < i} \beta_{ij}^k x_i x_j$$

$k = L1, L2, L3, S1, S2, S3.$

$$\begin{aligned} x_1 &= (NA - NA_0)/\Delta NA & x_5 &= (W1 - W1_0)/\Delta W_0 \\ x_2 &= (\sigma - \sigma_0)/\Delta \sigma & x_6 &= (W2 - W2_0)/\Delta W_0 \\ x_3 &= (d - d_0)/\Delta d & x_7 &= (W3 - W3_0)/\Delta W_0 \\ x_4 &= (E - E_0)/\Delta E \end{aligned}$$

(4-2)

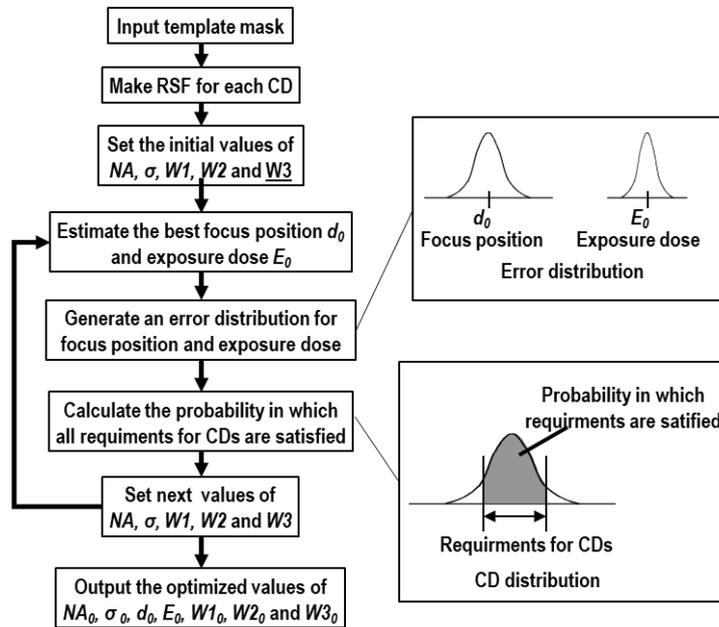


図 4-9 メモリーセルに対するマスクパターンとプロセス条件の最適化フロー

Reprinted from [A. Misaka, A. Goda, K. Matsuoka, H. Umimoto, and S. Odanaka " Optical proximity correction in DRAM cell using a new statistical methodology", Proc. SPIE, Optical Microlithography X, Vol. 3051, pp. 763-773 (1997).]

表 4-3 パターニングにおける要求スペック

| | 3.2 μm \times 1.6 μm セル | 2.4 μm \times 1.2 μm セル |
|---------------------------------|--|--|
| コンタクトホール径 [μm] | 0.35 | 0.25 |
| アライメントマージン [μm] | 0.08 \times 2 | 0.08 \times 2 |
| ワードライン間の短絡発生幅 [μm] | 0.28 | 0.2 |
| ワードライン間の断線発生幅 [μm] | 0.28 | 0.2 |
| 許容最小ゲート長 [μm] | 0.4 | 0.285 |
| 許容最大ゲート長 [μm] | 0.44 | 0.315 |

上記のフローを2つのサンプルセルに適用した。ひとつは3.2 μm (unit x) \times 1.6 μm (unit y) のサイズのセルで、波長 365 nm の i 線露光を用いて作成することを想定した。もうひとつは2.4 μm (unit x) \times 1.2 μm (unit y) のサイズのセルで、波長 248 nm の KrF 露光を用いて作成することを想定した。それぞれのセルに対する要求スペックを表 4-3 に示す。照明形状はそれぞれのセルに対して標準と RET のひとつである輪帯を適用した。最適化されたプロセス条件およびマスクサイズの結果とそのときの歩留まりの値を表 4-4 に示す。これらの結果から、標準照明では中間的な大きさの $\sigma=0.5$ で最大の歩留まりが期待でき、輪帯照明では大きさ 0.7~0.8 で最大の歩留まりが期待できることが分かる。さらに、輪帯照明を用いることで標準照明よりも高い歩留まりが期待されるが、マスクサイズは標準照明と輪帯照明用で最適な寸法が異なる。以上のように、輪帯照明のような RET を導入するにはプロセス条件とマスクサイズを同時に最適化することが重要になる。

表 4-4 プロセス条件およびマスクパターンサイズの最適化結果

| セル | 照明形状 | NA | σ | d [μm] | E | $W1$ [μm] | $W2$ [μm] | $W3$ [μm] | 歩留 [%] |
|--|------|------|----------|--------------------------|------|---------------------------|---------------------------|---------------------------|-----------|
| 3.2 μm \times 1.6 μm | 標準 | 0.55 | 0.5 | 0.8 | 1.04 | 0.425 | 0.305 | 0.325 | 77.5 |
| | 輪帯 | 0.55 | 0.7 | 0.8 | 0.97 | 0.415 | 0.305 | 0.35 | 83.6 |
| 2.4 μm \times 1.2 μm | 標準 | 0.55 | 0.5 | 0.8 | 1.06 | 0.32 | 0.21 | 0.21 | 66.1 |
| | 輪帯 | 0.55 | 0.8 | 0.8 | 0.93 | 0.32 | 0.22 | 0.255 | 72.3 |

4-4 システム LSI におけるゲート CD ばらつき

ここでは、システム LSI におけるゲート CD ばらつきに関する議論を行う。一般にシステム LSI では主にスタンダードセル (CMOS セル) と呼ばれる各機能に対応したセルを作成し、それらをライブラリーとして組み上げることでチップ全体の機能を作成する。図 4-10 はそれらセルのレイアウトの一部の例を示すものである。同図(a)に示さるよう回路はトランジスタとそれらを接続する配線とコンタクトで形成されている。各レイアウトパターンは複雑な形状をしているが、同図(b)に示されるように実際のトランジスタ部分のみを見れば単純なライン&スペースパターンで構成される。一般的に同一チップに使用されるライブラリーで使用される各トランジスタのゲート長は同一であることが一般的である。そのため、図中に示されるゲート部に対応するパターンの線幅 L は全て同じ幅となる。ただし、トランジスタが配置される間隔となるライン間のスペース幅はそれぞれ異なる幅になる。よって、図中の点線で囲まれた線幅 L で両側のスペース幅が $S1, S2$ となるレイアウトに対する真ん中のラインパターンの CD ばらつきの評価によって、システム LSI 全体におけるゲート CD ばらつきに対する予測の評価が可能になる。

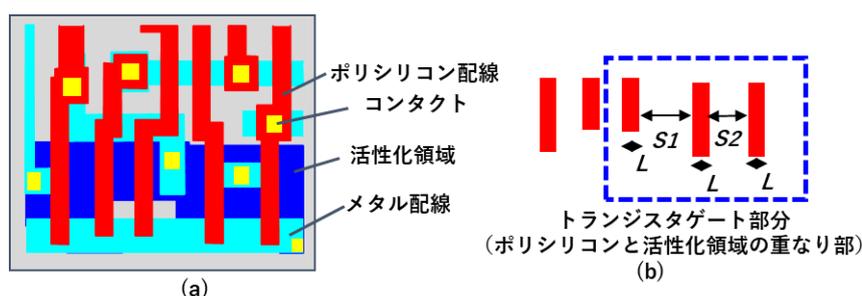
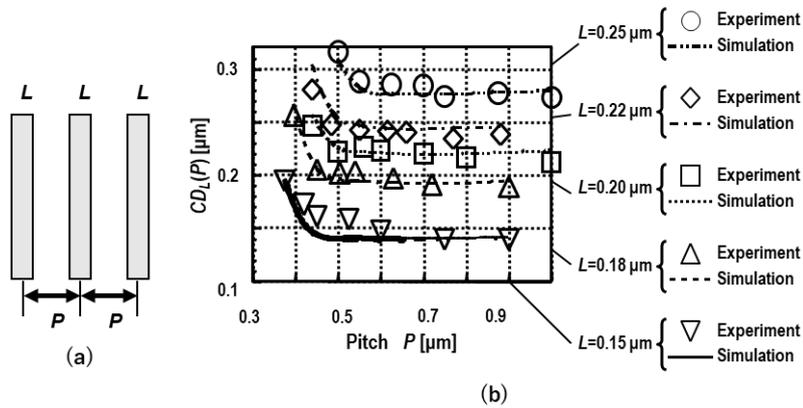


図 4-10 スタンダードセル (CMOSセル) レイアウトの例

4-4-1 ピッチ構造における CD を表す RSF

システム LSI におけるゲート CD ばらつきを評価のために、ピッチ構造のパターンにおける CD を表す RSF の導入を行う。図 4-11 はピッチ構造のパターンにおける CD の 3次元光強シミュレーションと実験の比較を示す図である。同図(a)に示すように L は線幅を表し、 P はピッチ構造におけるピッチ幅を表している。同図(b)のグラフには種々の線幅 L とピッチ幅 P の組み合わせに対して KrF 露光 (波長 248 nm) を用いた CD の実測値をプロットしてある。同グラフには 3次元光強度シミュレーションによる CD 計算結果も示してある。ここで、実験とシミュレーションにおける結果は孤立ラインの線幅が最大値となるフォーカス位置 (ベストフォーカス) で得られたものを示してある。露光ドーズ量はすべての結果において同じ値である。開口数 NA と干渉度 σ の値はそれぞれ 0.55 と 0.8 である。このように、3次元光強度シミュレーションはピッチ構造のパターンの CD において、実験と非常によく一致した結果が得られることがわかる。



©1996 IEEE

図 4-11 ピッチ構造における実測とシミュレーション結果比較、(a) ピッチ構造(b) 実測とシミュレーション結果比較

次に、任意のライン&スペースパターンにおける CD をピッチ構造のパターンの CD によって表す経験法則を説明する。これは我々が発見した CD における加法平均則である。図 4-12 に示されるような構造のライン&スペースを考える。このとき、ライン&スペースパターンの中央のラインパターンの CD を $CD_L(P1, P2)$ と表したとき、下記の近似法則が成り立つ。

$$\begin{aligned}
 CD_L(P1, P2) &\approx \frac{CD_L(P1, P1) + CD_L(P2, P2)}{2} \\
 &= \frac{CD_L(P1) + CD_L(P2)}{2}
 \end{aligned}
 \tag{4-3}$$

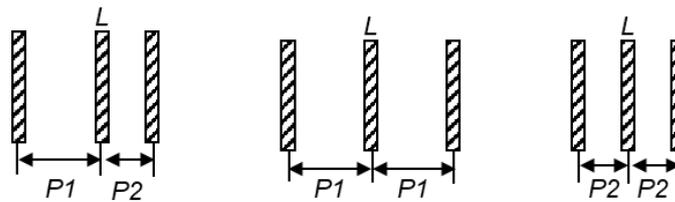


図 4-12 ライン&スペースパターンにおける CD の加法平均則

この近似法則の精度を下記の式(4-4)で定義される誤差を 3,000 以上の条件で評価した結果が表 4-5 である。

$$\frac{\left\{ CD_L(P1, P2) - \frac{CD_L(P1) + CD_L(P2)}{2} \right\}}{L}
 \tag{4-4}$$

ここで、表 4-5 の結果において、線幅は 0.18 μm ~ 0.25 μm、ピッチ幅は 0.45 μm ~ 1.0 μm ま

で変化させてある。また、プロセス条件も実用的な範囲で変化させてある。この結果からわかるようにこの近似法則は非常によく成り立つことがわかる。

表 4-5 ピッチ構造における加法平均則の精度

| 誤差 | $L=0.18 \mu\text{m} \sim 0.25 \mu\text{m}$ $P1, P2=0.45 \mu\text{m} \sim 1.0 \mu\text{m}$ |
|------|--|
| 最大値 | 3.80 % |
| 平均 | 0.03 % |
| 標準偏差 | 0.48 % |

以上のことより、図 4-11 に示されるピッチ構造における CD によって、任意のライン&スペースパターンにおける CD が求められることがわかった。そこで、このピッチ構造における CD を表す RSF を導入することにより、任意のライン&スペースパターンにおける CD に対する RSF が実現でき、多くのトランジスタが配置されたセル内全てのゲート全体に対する統計的 CD 評価が可能となる。

$$\begin{aligned}
 CD_L(P) &= f(L, P, NA, \sigma, d, E) \\
 &= \beta_0(L, P) \\
 &+ \sum \beta_i(L, P)x_i + \\
 &+ \sum \beta_{ii}(L, P)x_i^2 + \sum \beta_{ij}(L, P)x_i x_j \\
 &+ \dots \\
 &+ \sum \beta_{iiii}(L, P)x_i^5 + \dots + \sum \beta_{ijkl}(L, P)x_i^2 x_j x_k x_l
 \end{aligned}
 \left\{ \begin{array}{l} x_1 = (NA - NA_0)/\Delta NA \\ x_2 = (\sigma - \sigma_0)/\Delta \sigma \\ x_3 = (d - d_0)/\Delta d \\ x_4 = (E - E_0)/\Delta E \end{array} \right. \quad (4-5)$$

式(4-5)はピッチ構造のパターンにおける CD を表す RSF の定義式である。ここでは、2次元多項式でなく、CD 評価の精度を確保するために 5次元の多項式を導入した。また、ピッチ構造の CD を表すために、開口数 NA 、干渉度 σ 、フォーカス位置 d 、露光ドーズ量 E を変数とした多項式に対して、その係数が線幅 L とピッチ幅 P の関数となるように定義した。3次元光強度シミュレーターを用いて、これらの係数のフッティングを行うことで、ピッチ構造の RSF を作成した。

次に、通常マスクと通常照明を用いた露光に対して作成した RSF と、6%の Attenuated-PSM(ハーフトーン位相シフトマスク)[4.19]と輪帯照明を組み合わせた露光に対して作成した RSF を用いて孤立ラインの CD ばらつきを評価した結果について説明する。ここでも、プロセスのエラー条件としてフォーカス位置と露光ドーズ量に対してエラー分布を与えた。0.18 μm ~ 0.25 μm の孤立ラインに対して CD 分布を計算した結果を図 4-13 に示す。ここで、開口数 NA

と干渉度 σ の値はそれぞれ 0.55 と 0.8 である。図からわかるように、通常露光においては、線幅が減少するにつれて CD 分布のピークが急激に低くなり、CD 分布の幅が広がっている。それに比較して、Attenuated-PSM を輪帯照明で露光する RET においては CD 分布のピークは高い状態のままで、CD 分布の幅も通常露光に対して狭くなっている。これは特に線幅が小さい場合において顕著である。以上の結果より、Attenuated-PSM を輪帯露光する RET によって、孤立ラインに対する CD ばらつきは改善され、線幅が小さくなるほど改善効果が顕著になることがわかる。

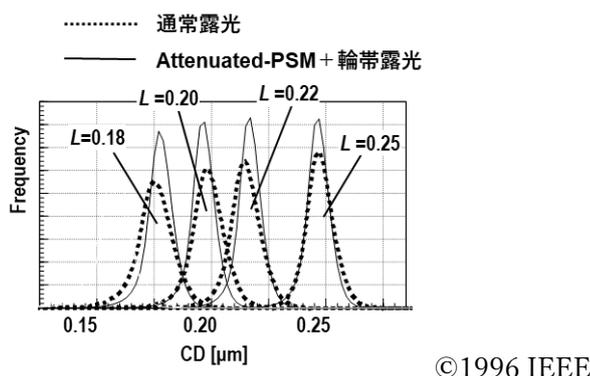


図 4-13 応答曲面関数により計算された孤立ラインの CD 分布

4-4-2 スタANDARDセルにおけるゲート CD のばらつき評価手法

ここでは、一つのスタンダードセルに含まれるゲート CD 全体のばらつき評価手法について説明する。スタンダードセルとはシステム LSI で一つの要素機能を実現するパターンの集合体である。スタンダードセル内に含まれるパターン全体の CD ばらつきをセルレベルでの CD ばらつきと呼ぶ。図 4-14 はパターンバイアスによる近接効果補正までを考慮して、ゲート CD ばらつきの評価を行うためのフローチャートである。最初にセルのレイアウトを入力する。次に、レイアウトデータからゲートパターンを表す図形を抽出する。これらの図形はゲート層を表すポリシリコン図形と活性化領域を表す図形の演算により抽出できる。次に、抽出された各々の図形の両側のピッチ幅を評価する。各々のゲートパターンの CD はピッチ構造における CD を表す RSF にピッチ幅を代入し、加法平均則を用いることによって評価できる。次に、ここで評価したゲートパターンの CD をゲートパターンの設計寸法と比較し、その寸法差を評価する。この寸法差が十分に小さくなければ、ゲートパターンのマスク寸法を修正する。そして修正されたゲートパターンのマスクに対して再び CD の計算を行う。これらの処理をすべてのゲートパターンの CD とゲートの設計寸法との差が十分小さくなるまで続ける。これにより、ゲートのマスクパターンに対してシミュレーションベースと同等のパターンバイアス OPC を実現することができる。

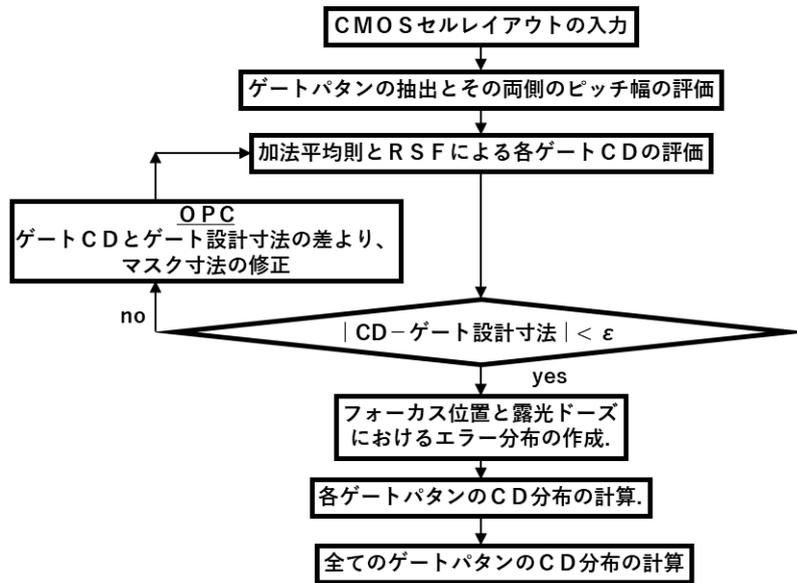


図 4-14 OPCを適用したゲートパターンにおけるCDばらつき分布の計算手法

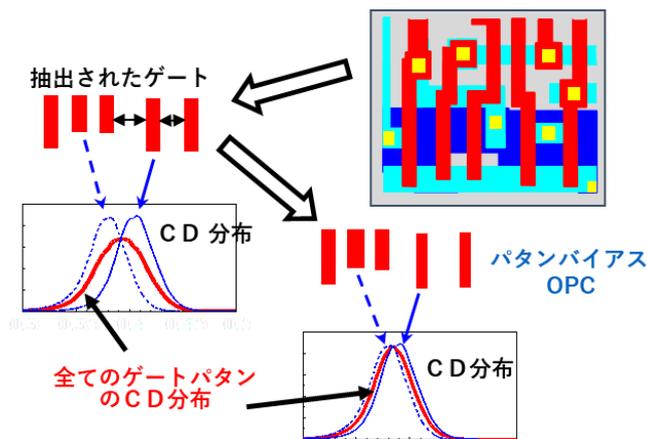


図 4-15 OPC を考慮したセルレベルでのゲート CD 分布

全てのゲートのマスクパターンに対して、パターンバイアスOPCを実現した後にフォーカス位置と露光ドーズ量のエラー分布を作成する。これらのエラー分布としては正規分布を仮定する。次に、これらのエラー分布をRSFに入力することでそれぞれのゲートのCD分布を求める。最後に、セル内におけるそれぞれのゲートのCD分布をすべて重ね合わせることによって、セル内に存在する全てのゲートのCD分布を求めることができる。上記の処理を図式的に表したものを図4-15に示す。我々はこのセル内全てのゲートのCD分布をセルレベルでのゲートCD分布と呼ぶ。以上のアルゴリズムにより、パターンバイアスOPCを行ったマスクパターンに対するセルレベルでのゲートCD分布の評価が可能となる。

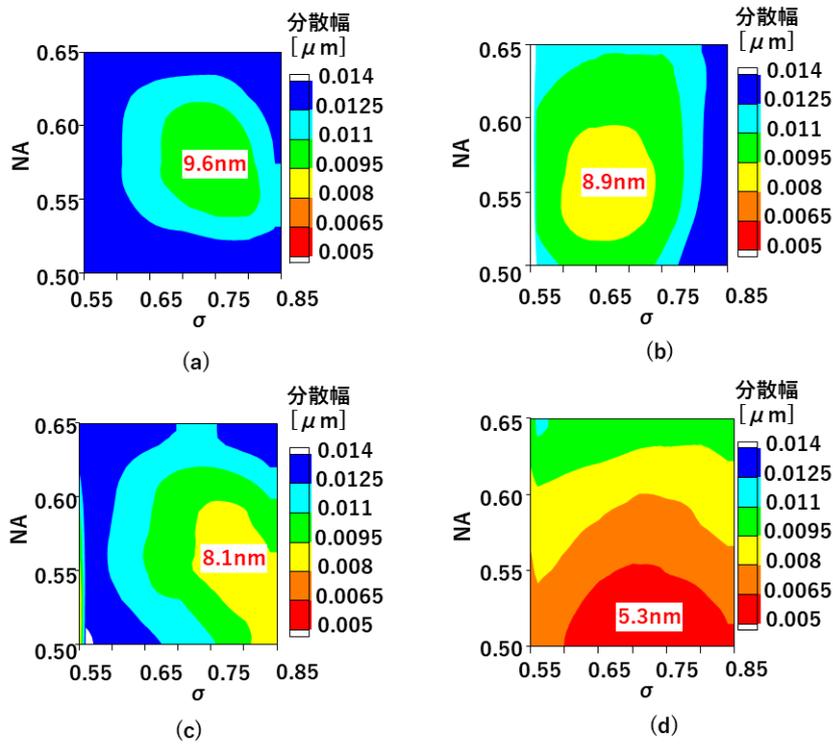
4-4-3 ゲートCD制御におけるRETとOPCの効果

我々は、システム LSI のスタンダードセルに対して上記のアルゴリズムを適用することによって、スタンダードセルレベルでのゲートCD制御に対する、リソグラフィプロセスのRETとパターンバイアスOPCの効果について検討した。この場合、RETとしてはAttenuated-PSMを輪帯照明で露光する場合を選択した。

解析に用いたサンプルセルの特徴は下記のとおりである。

- | | |
|----------------|--------------------|
| (1) ゲート長 | 0.18 μm |
| (2) ゲート間の最小ピッチ | 0.45 μm |
| (3) ゲートの数 | 41 |

このサンプルセルに対してセルレベルでのゲートCD分布を評価した。図4-16はセルレベルでのゲートCD分布の分散幅を各NAと σ に対してプロットしたものである。ここで、CD分布の分散幅はCD分布の標準偏差で定義している。図4-16(a)、(b)はそれぞれ、通常露光に対する結果、Attenuated-PSMに輪帯照明で露光を行った結果である。図4-16(c)は通常露光に対してパターンバイアスOPCを行った結果である。図4-16(d)はAttenuated-PSMと輪帯照明の組み合わせにさらにOPCを行った結果である。ここで、開口数NAと干渉度 σ の組み合わせ条件で選られる最小のCD分布の分散幅をそれぞれの図中に示してある。また、最小のCD分布幅が得られる最適化された状況での個々のパターンのCD分布とセルレベルのCD分布の関係を図式的に表したものが図4-17である。これらの結果より、Attenuated-PSMに輪帯照明で露光を行った場合において、孤立ラインのCDばらつきに対しては改善効果があったにもかかわらず、セルレベルのゲートCDばらつきの減少は7%程度であることがわかる。これは、図4-17(a)と図4-17(b)に図式的に示す関係から分かるように、Attenuated-PSMに輪帯照明で露光を行った場合においては、各々のパターンに対する解像度の向上効果により、プロセス条件の変動に起因するCDばらつきは改善されるが、パターンレイアウトに依存してCDが変化する光近接効果が強調されてしまうからである。このため、OPCを行わずにRETを用いても得られる効果は低くなる。一方、通常露光においてパターンバイアスOPCを行っただけの場合についてのセルレベルのCDばらつきの減少は15%程度であることがわかる。これは、図4-17(a)と図4-17(c)に図式的に示す関係から分かるように、個々のパターンのCDばらつきが支配的で、OPCによるCDばらつきの改善効果が少ないためである。これが、通常露光においてはOPC適用のメリットが少ないと判断される原因である。Attenuated-PSMに輪帯照明を用いた露光にさらにパターンバイアスOPCを適用した場合の結果を示す図である。この結果より最適条件でのセルレベルのCDばらつきの減少は45%程度に達することが分かる。ただし、パターンバイアスOPCを適用しなかったときの最適な照明条件(NAと σ の組み合わせ)とは異なる照明条件でCDばらつきが最小になることに注意が必要である。セルレベルでのCDばらつきを改善するためには、解像度向上技術と高精度OPCの両方が必要であり、それを考慮した露光条件の最適化が必要であることがわかる。



©1998 IEEE

図 4-16 スタンドセルにおけるゲート CD 分布の分散幅、(a) 通常露光、(b) Attenuated-PSM に輪帯照明、(c) 通常露光+OPC、(d) Attenuated-PSM に輪帯照明+OPC

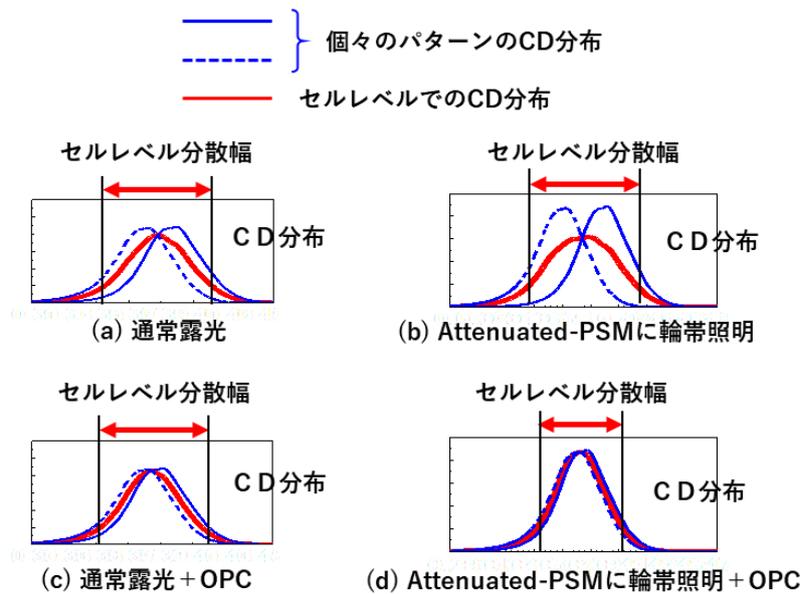


図 4-17 最適状態での個々のパターンの CD 分布とセルレベルの CD 分布の関係

さらに、われわれは、このサンプルセルをスケーリングすることによって、LSI デバイスの各世代におけるゲート CD ばらつきの評価を行った。図 4-18 は、スケーリングによって作成された各システム LSI 世代のサンプルセルのセルレベルでのゲート CD 分布の分散幅の最小値をプロットしたものである。この図より、0.25 μm 世代での通常露光と超解像技術+OPC の CD ばらつきに対する効果の差は 0.18 μm 世代では大きく拡大することが分かる。その結果、0.25 μm 世代と同等の露光装置であっても、超解像技術+OPC によって 0.25 μm 世代の通常露光と同等の CD ばらつきを維持できる。高精度な OPC と超解像技術の導入及びそれを考慮した照明条件の最適化がシステム LSI のシュクリンクに対して有用であることが分かる。

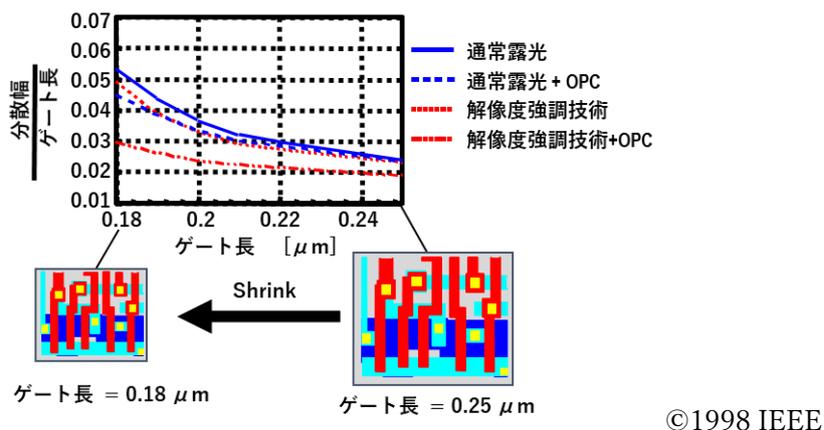


図 4-18 各デバイス世代におけるセルレベルのゲート CD ばらつき

4-5 本章のまとめ

光リソグラフィで形成されるパターンのパターン寸法(CD)に対する応答曲面関数(RSF)の作成を行うことで、光リソグラフィにける CD ばらつきの評価を行うための手法を創出した。この手法を利用してCDばらつきの観点から DRAM のメモリーセルのプロセス条件およびマスクパターン設計を行った。露光条件の最適化とマスク寸法の最適化を同時に行えば、通常照明よりも輪帯照明によって高い歩留まりが得られることを示した。

OPCを考慮して、システムLSIのスタンダードセル内全体のゲートCDばらつきを評価する手法の創出を行った。これは隣り合うパターンとの距離が異なるラインパターンに対してもCD計算を行えるRSFを作成することによって実現できた。このRSFを用いることにより、通常露光の場合、OPCを適用した場合、解像度強技術(RET)のひとつである輪帯照明と位相シフトマスクを適用した場合、それらを同時に適用した場合の4つの場合について効果を評価した。通常の露光技術ではOPCを適用してもプロセス変動に起因するCDばらつきが大きくOPCによるCDのばらつきの縮小効果は少ないことが明確になった。また、RETは孤立パターンに対してCDばらつきの縮小効果はあるが、近接効果も強調してしまうため全体のCDのばらつきの縮小効果は少ないことも明らかになった。しかしながら、RETと高精度なOPCを同時に適用し、それに対応した露光条件の最適化を行うことでCDばらつき的大幅な改善を実現できることが判明した。

この効果は加工寸法が波長に対して縮小する程、強調されることも分かった。すなわち、RETとそれに適用したマスク設計(OPCを含む)と露光条件の同時最適化を行っていくことでシステムLSIの1世代分(70%の寸法縮小)の解像度改善効果を実現できることを検証した。

参考文献

- [4.1] K. Tsudaka, M. Sugawara, H. Kawahira, Akihiro Ogura, and Satoru Nozawa "New mask optimization methodology using exposure-defocus and mask fabrication latitude", Proc. SPIE, Photomask and X-Ray Mask Technology, Vol. 2254, pp. 216-227 (1994)
- [4.2] P. Yan, R. F. Hainsey, Jeff N. Farnsworth, and J. H. Neff "Sub-micron low-k1 imaging characteristics using a DUV printing tool and binary masks", Proc. SPIE, Optical/Laser Microlithography VIII, Vol. 2440, pp. 270-277(1995)
- [4.3] K. H. Kim, K. Ronse, A. Yen, and L. Van den hove, "Feasibility demonstration of 0.18 μ m and 0.13 μ m optical projection lithography based on CD control calculations", Proc. 1996 Symp. VLSI Technology Digest Tech. Papers, pp. 186-187(1996).
- [4.4] V. K. R. Chiluvuriand and I. Koren, "Layout-Synthesis Techniques for Yield Enhancement, IEEE Trans. Semiconductor Manufacturing, Vol. 8, No. 2, pp. 178– 187 (1995).
- [4.5] L. Fu-Chang, T. D. Giang, M. Berube, N. Tam, R. F. Hainsey, J. N. Farnsworth, J. DeWitt, R. LaVoy, and Susan V. Daugherty "Ever-increasing role of mask technology in deep submicron lithography", Proc. SPIE, Photomask and X-Ray Mask Technology, Vol. 2254, pp. 2-13(1994)
- [4.6] M. D. Levenson, N. S. Viswanathan, and R. A. Simpson, "Improving "Improving resolution in photolithography with a phase-shifting mask" IEEE Transactions on Electron Devices, Vol. 29, No. 12, p. 1828-1836(1982).
- [4.7] K. Tounai, H. Tanabe, H. Nozue, and K. Kasama, "Resolution improvement with annular illumination", Proc. SPIE, Optical/Laser Microlithography V, Vol. 1674, pp. 753-764(1992)
- [4.8] H. Shimizu, F. Uesawa, T. Oda, and M. Sugawara, "Experimental Verification of an Aerial Image Evaluation Method and Its Application to Studies of Attenuated Phase-Shifting Masks ", Japanese Journal of Applied Physics, Part 1 Vol34, No. 12B, pp. 6598-6604(1995)
- [4.9] J. Garofalo, C. J. Biddick, R. L. Kostelak, and S. Vaidya, "Mask assisted off - axis illumination technique for random logic", Science & Technology B Vol. 11, No. 6, pp. 2651-2658 (1993).

- [4.10] J. G. Garofalo, O. W. Otto, R. A. Cirelli, R. L. Kostelak, and S. Vaidya "Automated layout of mask assist-features for realizing 0.5 μ m ASIC lithography", Proc. SPIE, Optical/Laser Microlithography VIII, Vol. 2440, pp. 302-312(1995).
- [4.11] P. Chien and M. Chen "Proximity Effects in Submicron Optical Lithography", Proc. SPIE, Optical Microlithography VI, Vol. 0772, pp. 35-41(1987).
- [4.12] O. W. Otto, J. G. Garofalo, K. K. Low, C. Yuan, R. C. Henderson, C. Pierrat, R. L. Kostelak, S. Vaidya, and P. K. Vasudev "Automated optical proximity correction: a rules-based approach", Proc. SPIE, Optical/Laser Microlithography VII, Vol. 2197, pp. 278-293(1994).
- [4.13] R. A. Cirelli, E. L. Raab, R. L. Kostelak, and S. Vaidya "Optimizing numerical aperture and partial coherence to reduce proximity effect in deep-UV lithography", Proc. SPIE, Optical/Laser Microlithography VII, Vol. 2197, pp. 429-439(1994).
- [4.14] A. Nakae, K. Kamon, T. Hanawa, K. Moriizumi, and H. Tanabe, " Precision Improvement in Optical Proximity Correction by Optimizing Second Illumination Source Shape ", Japanese Journal of Applied Physics, Pt. 1, Vol. 35, No. 12B, pp. 6395-6399(1996).
- [4.15] C. Ahn, K. Baik, Y. Lee, H. Kim, I. Hur, Y. Kim, . J. Kim, and S. Choi "Study of optical proximity effects using off-axis illumination with attenuated phase shift mask", Proc. SPIE, Optical/Laser Microlithography VIII, Vol. 2440, pp. 222-239(1995).
- [4.16] K. Tounai, S. Hashimoto, S. Shiraki, and K. Kasama "Optimization of modified illumination for 0.25- μ m resist patterning", Proc. SPIE, Optical/Laser Microlithography VII, Vol. 2197, pp. 31-41(1994).
- [4.17] H. Kim, J. Kye, D. Lee, Sa. Woo 4 , H. Kang, and Y. Koh "Fabrication of dense contact patterns using halftone phase-shifting mask with off-axis illumination", Proc. SPIE, Photomask and X-Ray Mask Technology III, Vol. 2793, pp. 106-114(1996).
- [4.18] M. Yeung, "Modeling aerial images in two and three dimensions", Kodak Microelectronics Seminar Interface '85, pp. 115-126(1985)
- [4.19] B. Lin, "The attenuated phase-shifting mask", Solid State Technology., Vol. 35, No. 1,

pp. 43-47(1992).

第5章 マスクエンハンサー技術の開発

5-1 はじめに

光リソグラフィの解像力は主に露光波長によって決定される。しかしながら半導体デバイス等の生産手段として露光波長の短波長化を実現するためには光源を含んだ露光装置の開発のみでなく、新規レジスト材料及び、それに関わる現像プロセス、エッチングプロセス等の開発も必要となり[5.1]、実用化には長期の開発期間が必要とされる。ArF (193 nm) 以降の次世代リソグラフィは課題も多く[5.2]、ArF リソグラフィの延命のためには位相シフトマスク[5.3,5.4]や変形照明[5.5,5.6]を中心とする解像度強調技術(RET: Resolution enhancement technologies) [5.7,5.8]と OPC が特に重要と考えられる[5.9,5.10]。これらの技術は寸法制御におけるプロセスウィンドウの拡大を実現することにより光リソグラフィにおける実用的な適用限界寸法の縮小を実現してきた。

デバイス等のパターン形成に用いられるマスクパターンには図 5-1 に示すように Bright field マスクと呼ばれるものと、Dark field マスクと呼ばれる2つのタイプが必要になる。Bright field マスクは透光性領域となるガラス面をバックグラウンドに遮光性領域となるパターンを形成したものである。ポジ型レジストを用いて微細なライン状のレジストパターンを作成する場合に主に使用されるマスクである。Dark field マスクは遮光性領域となるバックグラウンドに透光性領域となるパターンを形成したものである。こちらはポジ型レジストを用いてレジストに微細なホール状の開口パターンを作成する場合に主に使用されるマスクである。通常マスクは光に対して透光性材料となるガラス上に Cr (クロム) 等のほぼ完全に光を遮光する遮光性材料の膜を形成して作成する。RET は上記のマスクタイプと典型的なパターン形状に対応して、位相シフトマスク(PSM: Phase shifting mask)と変形照明の組み合わせを最適化して使用することである[5.11,5.12]。



図 5-1 2種類のマスクタイプ、(a) Bright Field マスク、(b) Dark Field マスク

RET でもっとも一般的に使用されている PSM は Attenuated PSM(Att.-PSM)[5.4]である。これは Bright field マスクにも Dark field マスクにも用いられ、遮光性領域に低い透過率(標準的には6%の透過率が使用されている)で180度の位相シフトを伴う膜を形成して作成するものである。別名でハーフトーン位相シフトマスクとも呼ばれている。従来の Cr を低透過率の位相シフト膜に置き換えるだけなので、容易に導入できるがプロセスウィンドウの拡大効果は低く、弱い RET と呼ばれている[5.13]。

上記の Att.-PSM に対して強い RET[5.14]と呼ばれる PSM の代表が相補型位相シフトマスクあるいは Alternative PSM(Alt.-PSM)[5.3]と呼ばれるものである。これは Bright field マスクにおいて微細なライン状パターンを作成する上で最も強力な解像度強調効果のある技術である。図 5-2 はその原理とパターン作成方法例を示す図である。図 5-2(a)に示すように、位相シフターは透光性領域に形成され、一般的にはガラスを彫り込むことで作成される。このとき、0度と180度の透光性領域の間には、位相境界によりライン状の強い遮光像を有した光強度分布が形成される。この原理から分かるように、この方法で任意のパターン形状を形成することは困難であり、同図(b)のパターン形成方法例で示すように多重露光が必須となる[5.15,5.16]。また、この原理を Dark field マスクを用いたホールパターン形成等へ利用することは非常に困難である[5.13]。

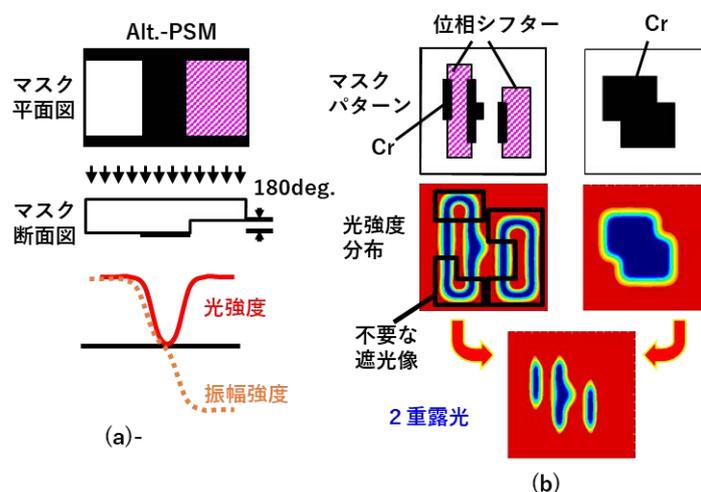


図 5-2 Alt.-PSM の原理と使用方法例、(a) Alt.-PSM の原理解像度強調原理、(b) Alt.-PSM を用いた一般的なパターン形成方法の例

Bright field マスクと Dark field マスクの両方のマスクタイプにおいて、強い解像度強調効果を実現し、多重露光無しで任意のパターン形成に適用できる新しい RET としてマスクエンハンサー(Mask Enhancer)の創出を行った。これは目的のパターンに対して小さな位相シフターを追加したマスクパターンを用いて実現する方法であり、位相シフターサイズを含め、マスクパターン寸法を最適化することで個々のパターンのプロセスウィンドウの最大化を可能にする技術である。マスクエンハンサーにおける光近接効果補正(OPC: Optical Proximity Effect Correction)技術は、従来のように個々のパターンの寸法補正のためにだけに用いられるのではなく、シミュレーションベースで個々のパターンのプロセスウィンドウの最大化を実現するマスクパターンを決定する設計技術として用いられる。

本章の第 5.2 節ではマスクエンハンサーによる解像度強調の原理について説明する。第 5.3 節ではマスクエンハンサーと従来技術のシミュレーション比較結果を示す。第 5.4 節では実験結果によるマスクエンハンサーの解像度強調効果を示す。

5-2 マスクエンハンサー技術の原理

5-2-1 中心線強調法を用いたマスクエンハンサー

ここではマスクエンハンサーの原理について説明する。マスクエンハンサーには2つの原理がある。ここでは透光性領域に遮光性パターンを設けた Bright Filed マスクを用いてパターン形成を行う場合に有用な方法となる中心線強調法について説明する。

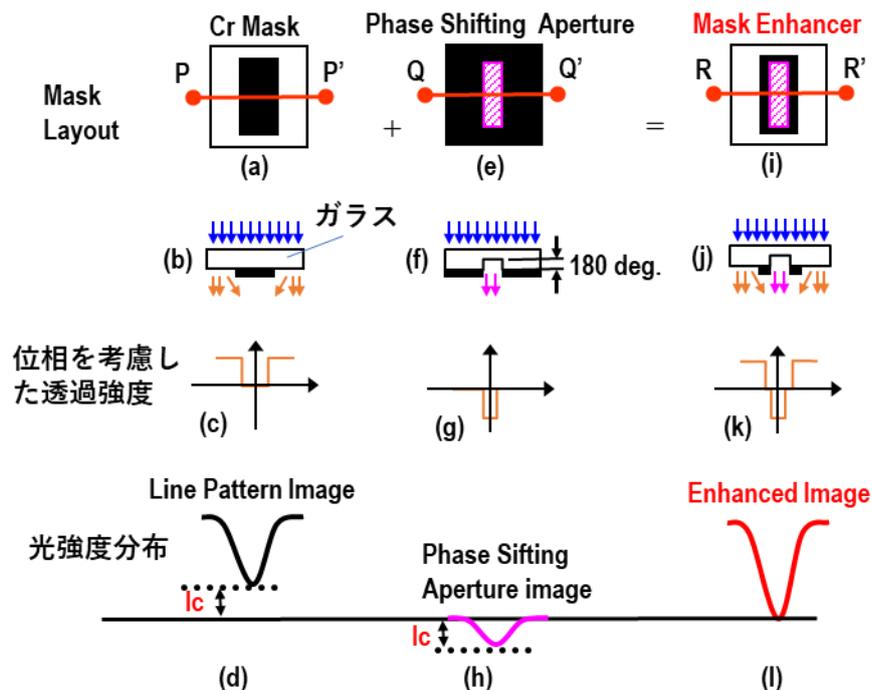


図 5-3 中心線強調法を用いたマスクエンハンサーの原理

図 5-3 は中心線強調法を用いたマスクエンハンサーの原理を説明するものである。一般的に光リソグラフィで使用するマスクは光に対して透明なガラス基板上に光を遮光するクロム (Cr) 等の金属膜のパターンを形成して作成する。例えば、同図(a)に示されるようにクロムのライン状のパターンのマスクの線分 PP'上の断面図は同図(b)のようになる。実際の露光ではガラス面から光を照射し、ウエハー上に光強度分布を有した転写像が形成される。この場合のマスクにおける透過強度分布を同図(c)に示す。このとき、マスクパターン幅を縮小するとマスクパターンの透過強度が完全に零であっても同図(d)に示すように、パターン寸法が露光波長以下になると、マスクパターンの中心に対応する位置での光強度が零でないコントラストの低い光強度分布が形成される。これは同図(b)に示すように光の回折によりマスクパターンの裏側にも光が回り込むためである。ここで、マスクパターン幅 L において、回折によってマスクパターンの中央に生じる光強度を $I_c(L)$ と記す。この $I_c(L)$ は微細化のために発生した転写イメージ像の劣化に相当する。

次に同図(e)に示されるように遮光領域内の小さな開口を考える。このとき開口部を透過

する光の位相が通常のガラス部を透過する光に対して180度の位相反転が発生するようにする。具体的には同図(f)に示すように、開口部部分のガラスの厚みを変えることで位相反転を実現することができる。このときの同図の線分 QQ'における位相を考慮した透過強度分布は同図(g)に示すようになり、転写像は同図(h)に示すように開口部の中央をピークとした光強度分布になる。光強度分布では位相が反転したことを示すためにイメージ像の光強度分布をマイナス側に描いてある。開口部の幅 W に対して形成される光強度分布のピーク強度を $I_0(W)$ と記す。

次に、同図(i)に描かれるように、同図(a)と(e)のマスクを合成した構造を考える。遮光性の幅 L のパターンの中心線位置に幅 W の位相シフターを設けた構造であり、これがマスクエンハンサー構造のひとつである。同図(j)のマスクの断面構造で描かれるように、シフター部を透過する光とマスクパターン外側から回折して回り込んでくる光が干渉する。このとき、お互いの位相が180度異なる場合はお互いに打ち消し合うことになる。同図(l)に描かれるように、干渉結果として形成される転写イメージ像の光強度分布は同図(d)に対してコントラストが強調されたものとなる。特に、 $I_c(L) = I_0(W)$ となるように L と W を調整すればそのコントラストは最大になる。これが、マスクエンハンサーにおける中心線強調法を用いた露光像イメージの強調原理の一つである。この原理からも理解できるように、マスクエンハンサーはターゲット図形に対して形成される光強度イメージ像のコントラストを最大化する仕組みを有している。

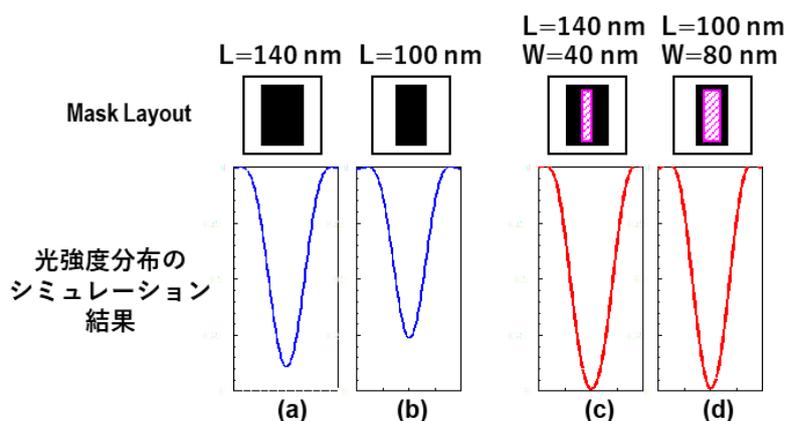


図 5-4 中心線強調法の具体例。L は Cr 幅、W はシフター幅。シミュレーション条件：波長=193 nm、 $NA=0.6$ 、 $\sigma=0.85$

中心線強調法によってコントラストを最大化するための方法の具体例を図 5-4 に示す。同図(a)は線幅 L=140 nm の Cr パターンで形成されたマスクで形成される転写イメージ像の光強度分布のシミュレーション結果を示している。ここでの露光条件は波長 193 nm (ArF 光源)、 $NA=0.6$ 、 $\sigma=0.85$ の通常照明である。同図(b)は線幅 L=140 nm の Cr パターンに対する結果である。マスク線幅を 140 nm から 100 nm に縮小すると、光強度分布のコント

ラストは大きく劣化する。同図(c)は(a)のマスクパターンの中央に線幅 $W=40\text{ nm}$ の位相シフターを設けたときの結果である。Cr パターンの外形幅 $L=140\text{ nm}$ に対して $W=40\text{ nm}$ の位相シフターを設けることでコントラストが最大化できる。同図(d)は(b)のマスクパターンの中央に線 $W=80\text{ nm}$ の位相シフターを設けたときの結果である。光強度の劣化が大きい Cr パターンの外形幅 $L=100\text{ nm}$ のパターンに対しては、幅の広い $W=80\text{ nm}$ の位相シフターを設けることでコントラストが最大化できる。このように L の縮小に対して W を拡大することによって $I_c(L)=I_0(W)$ を実現できる。

図 5-5 は上記の方法を一般的なパターンに対する適用例を示す図である。同図(a)のパターンが全て Cr で作成されたマスクに対する転写像の光強度分布のシミュレーション結果を同図(b)に示す。マスク線幅の縮小に比例してイメージ像における光強度分布のコントラストが劣化していることが分かる。マスクエンハンサーのコンセプトに基づいて位相シフターを設けたマスクパターンレイアウトを同図(c)に示す。マスクパターン(c)に対する光強度分布のシミュレーション結果を同図(d)に示す。この結果から全てのパターンに対してコントラストの高い光強度分布のイメージ像が形成されていることが分かる。

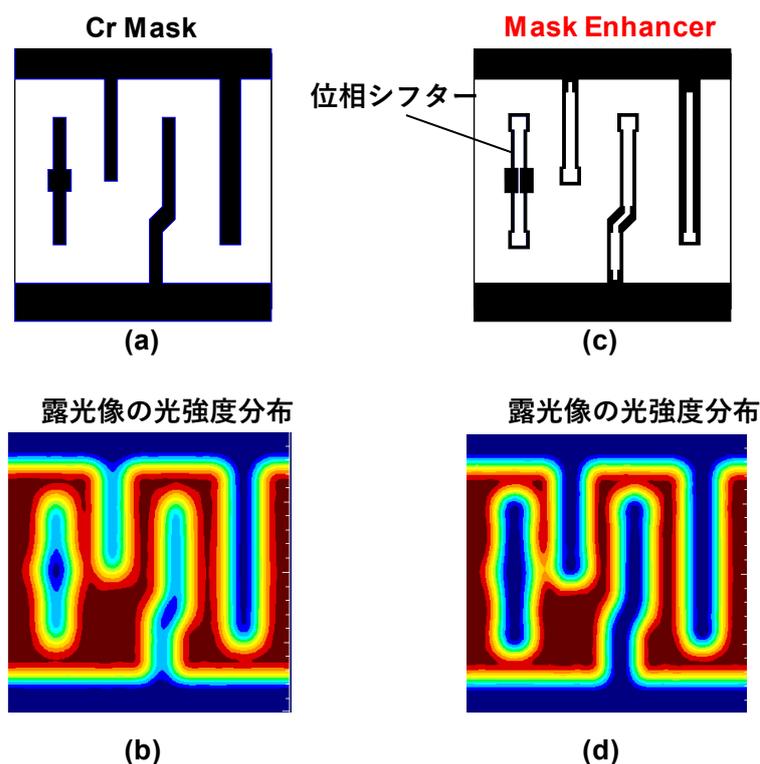


図 5-5 一般的なパターンへの中心線強調法の適用例

5-2-2 輪郭線強調法を用いたマスクエンハンサー

ここでは光の遮光性領域の中に透光性パターンを設けた Dark Filed マスクを用いてパターン形成を行う場合に有用な方法となる輪郭線強調法について説明する。

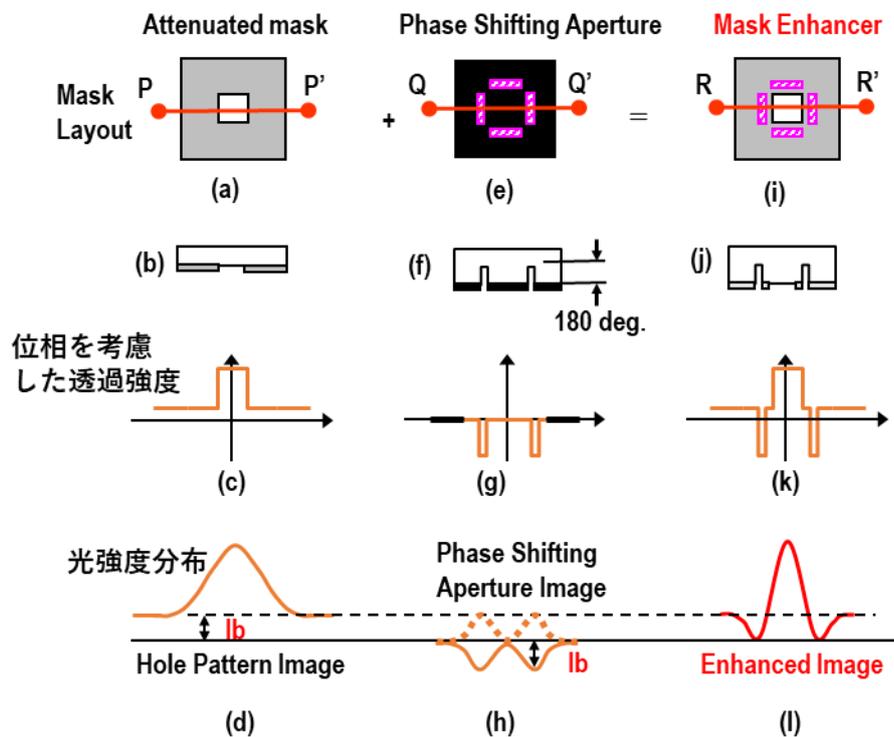


図 5-6 輪郭線強調法を用いたマスクエンハンサーの原理

Dark Filed を用いる代表的なものは微小ホールを作成するためのマスクである。完全に光を遮光する領域の中に設けた透光性の微小ホールのパターンサイズを小さくすれば小さくする程、透過する光が減少して光強度も減少する。光リソグラフィにおいては Dark Filed マスクを用いて形成するパターンの微細化が最も難易度が高く、特に孤立コンタクトと密集配置されたコンタクトを同時に形成することが困難である [5.12]。図 5-6 は微小ホールのパターンを例として、輪郭線強調法を用いたマスクエンハンサーの原理を説明するものである。輪郭線強調法では遮光性領域には完全に光を遮光する膜でなく、部分的に光を透過する半遮光膜を用いる。この部分的に透過した光の位相は通常ガラス領域を透過する光と同じ位相となるようにする。このような半遮光領域は非常に薄い金属膜で実現できる。図 5-6(a)、(b) はマスク全体が上記の半遮光性領域であり、半遮光性領域の中に透光性領域となる微小なホールパターンが設けられたマスクの平面レイアウトとその断面構造をそれぞれに示している。図 5-6(c) は同図(a) に示す線分 PP' 上の位相を考慮した透過強度分布を描いたものである。開口部の透過強度に対して同じ位相となるバックグラウンドの透過強度が存在する。同図 (d) は PP' の位置に対応する転写像の光強度分布を示す図である。開口部と同位相となるバックグラウンドにより、光強度分布は図中で I_b と示される光強度分が底上げされたものとなり、透過性の微小開口部の中心の光強度も底上げされる。ただし、バックグラウンドに対するコントラストは低い。

ここでも同図(e) に示されるように、遮光性領域内の小さな位相シフターとなる開口を考

える。ここでは位相シフターは開口パターンの輪郭部の周囲に配置する。このマスクにパターンに対する線分 QQ' 上の位相を考慮した透過強度分布は同図(g)となり、形成されるイメージ像の光強度分布は同図(h)のようになる。このとき、位相シフターで形成される光強度分布のピーク強度が同図(d)のバックグラウンド I_b と同じになるように位相シフター幅を調整する。

次に同図 (i) に示されるように、上記の(a)と(e)を合成したマスク構造を考える。このマスクに対する線分 RR' 上の位相を考慮したマスクの透過強度分布は同図(k)に示すようになる。開口部とバックグラウンドの間に挟まれた位相シフターは開口部とバックグラウンドの境界部の光を干渉で打ち消し、同図(l)に示されるような光強度分布を形成する。開口部の中心とその輪郭部の間には高いコントラストが実現される。バックグラウンドとなる光強度はレジストを感光させない程度に低ければ、微細ホールパターンの形成が可能になる。輪郭線強調法は半遮光性領域と透光性の開口領域の境界に設けた位相シフターの幅を調整することで、遮光効果を最大にすることができる。これにより、パターン形成に関わる部分のイメージ像の光強度分布におけるコントラストを最大化することができる。

5-2-3 任意形状のレイアウトに対する適用例。

中心線強調手法では従来マスクとの比較を用いて原理説明を行うために完全遮光性パターンを用いて説明したが、これは半遮光性パターンに対しても適用できる。

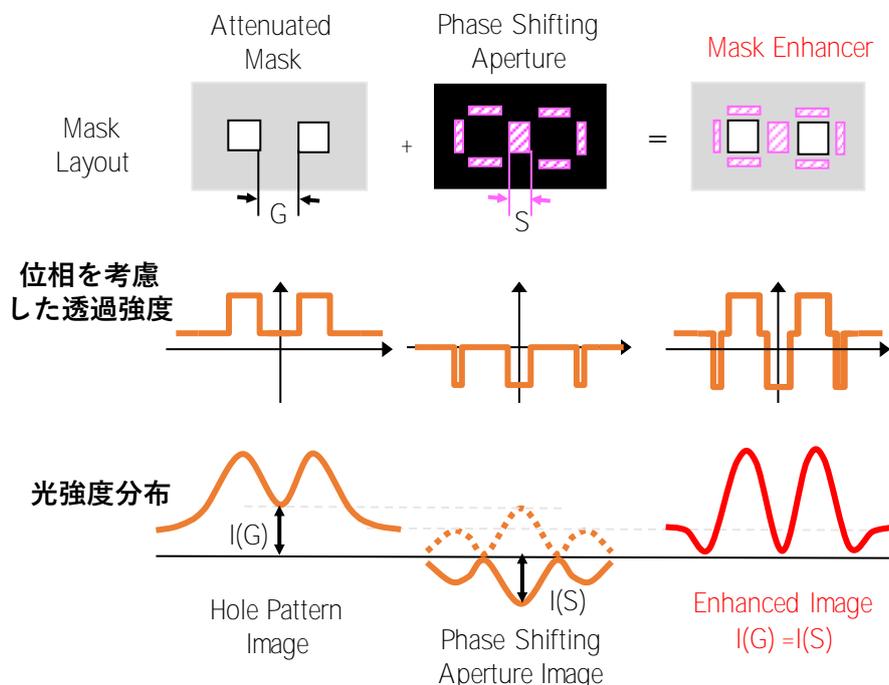


図 5-7 近接した開口パターン間に中心線強調法を適用するための原理

図 5-7 は非常に近接した微小ホールパターンを作成する場合の例である。同図(a)に示す

ようにホールパターンが間隔 G で近接する場合は、ホールパターン間の光を十分に遮光することが出来なくなる。このとき、形成されるイメージ像において、ホールパターン間の中心に対応する位置での光強度 $I(G)$ は、バックグラウンドに形成される光強度よりも大きくなる。この場合、ホールパターン間の中心にはひとつのシフターを設け、光強度 $I(G)$ を打ち消すようにシフター幅を調整する。これにより、ホール間隔が非常に狭いパターンに対しても高いコントラストを有した光強度分布のイメージ像を形成できる。上記の手法を現実の LSI のレイアウトに適用する場合の例を図 5-8 に示す。同図(a)は一般的な LSI の回路レイアウト図を表している。同図のコンタクトホール形成にマスクエンハンサーを適用した場合の例を同図(b)に示す。中心強調法と輪郭強調法を用いることによってマスクエンハンサーではランダム配置された全てのコンタクトホールのコントラストを最大化することができる。

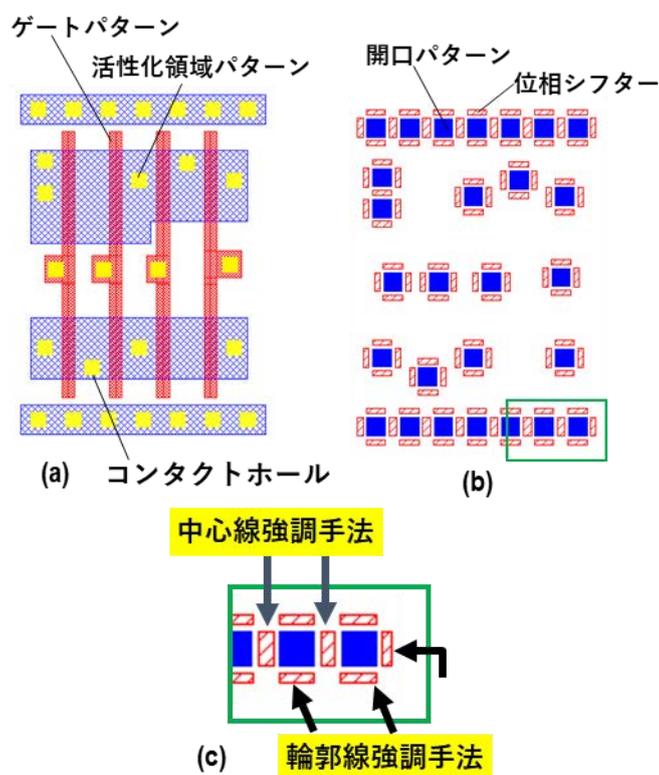


図 5-8 一般的な LSI の回路パターンのコンタクトホールに対する適用例、(a) LSI 回路レイアウト、(b) マスクパターンレイアウト、(c) マスクエンハンサーの適用方法

輪郭強調法の説明においては半遮光性のバックグラウンドの Dark Filed マスクを用いて説明を行ったが、Bright Filed マスクに対しても適用できる。図 5-9 は Bright Filed マスクにおける任意形状のパターンに対してマスクエンハンサーを適用する例を示している。同図に示すように遮光領域を形成するためのパターン形状の外形は半遮光性パターンで形成す

る。半遮光パターンの輪郭部の内側に位相シフターを設ける。半遮光パターン幅が小さい微細線幅領域は中心線強調手法に基づいてその中央に位相シフターを設ける。各位相シフター幅は透過性領域及び半遮光領域を透過する光強度を打ち消すように調整することで光強度分布において目的のパターンの外形部でのコントラストを最大化したイメージ像を作成することが出来る。以上のように、Bright Filed マスク及び Dark Filed マスクの両方の任意形状のパターンに対してマスクエンハンサーを適用することで個々のパターンのコントラストを最大化できる。

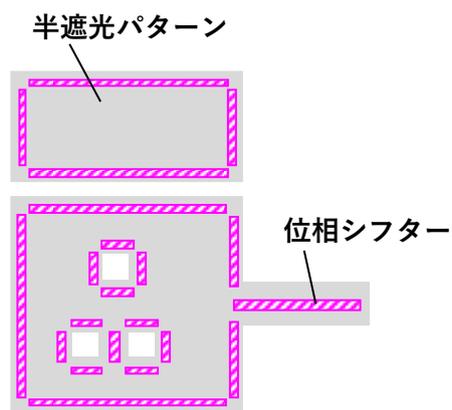


図 5-9 半遮光パターンを用いて Bright Field マスクの任意形状のパターンに対してマスクエンハンサーを適用する例

5-3 マスクエンハンサーと従来技術のシミュレーション比較

5-3-1 光リソグラフィにおけるプロセスウィンドウ

マスクエンハンサーの原理及びマスクパターンレイアウト作成方法の説明では主に光強度分布におけるコントラストの強調に関連づけて説明してきた。光リソグラフィにおいて実用的な微細化を実現するためにはデフォーカス（フォーカスずれ）に対するイメージ像の安定性も重要になる。デフォーカスに対する安定性は DOF (Depth of focus) とよばれ、許容できるパターン像を維持できるフォーカスレンジ等で定義される。また、下記の式 (5-1) で定義される MEEF (Mask error enhancement factor) [5-17,5.18] も実用的な微細化を実現する上で重要な指標である。

$$MEEF = \frac{\Delta CD_{wafer}}{\Delta CD_{mask}} \quad (5-1)$$

ここで CD は Critical dimension であり、マスク上に形成されたパターンの寸法誤差 (ΔCD_{mask}) によってウエハー上に形成されるパターンの寸法誤差 (ΔCD_{wafer}) がどれだけ拡大されるかを示している。ただし、マスクの倍率分を補正して考える。通常、MEEF は 1 であると考えられるが、光リソグラフィにおいて、露光波長寸法よりも小さな微小ホールパターン等を形成しようとするとき MEEF は 5 以上になることも珍しくない。MEEF が 5 ということは、マスクを製造するときにパターン寸法において 1 nm の誤差が生じると、ウエハー上に形成されるパターンには 5 nm の誤差が生じるという意味である。MEEF が増大すると高精度にパターン形成を行っていくことが極めて困難になる。

以上のように光リソグラフィのパフォーマンスはコントラストのみでなく、DOF、MEEF を含めたプロセスウィンドウ [5.19] によって評価する必要がある。ここではシミュレーション結果をベースに従来の RET とマスクエンハンサーのプロセスウィンドウの比較を行う。

5-3-2 Alt.-PSM とマスクエンハンサーの比較

ここでは Bright Filed マスクによる微細ラインパターン形成に対する比較を行う。光リソグラフィによって微細ラインパターン形成を行う場合、孤立ラインの DOF が最もクリティカルなプロセスウィンドウとなる。図 5-10 は従来の RET において微細ライン形成に最も強力である Alt.-PSM のシミュレーション結果を示している。同図(a)には Alt.-PSM を用いて 100 nm のラインパターン形成を行うために設計したマスクパターンを示してある。露光条件は波長 193 nm、 $NA=0.6$ を用いた。照明条件は同図 (b) に示す $\sigma=0.3$ の標準照明形状を適用した。このマスクパターンから形成されるイメージ像の線分 PP' の位置における光強度分布のシミュレーション結果を同図(c)に示す。シミュレーション結果にはデフォーカス $0 \mu m$ (ベストフォーカス)、 $0.2 \mu m$ 、 $0.3 \mu m$ 、 $0.4 \mu m$ のときの結果も示してある。ベストフォーカスでは光強度分布において高いコントラストが実現されているが、デフォ

ーカスが大きくなるに従ってコントラストの劣化が発生する。

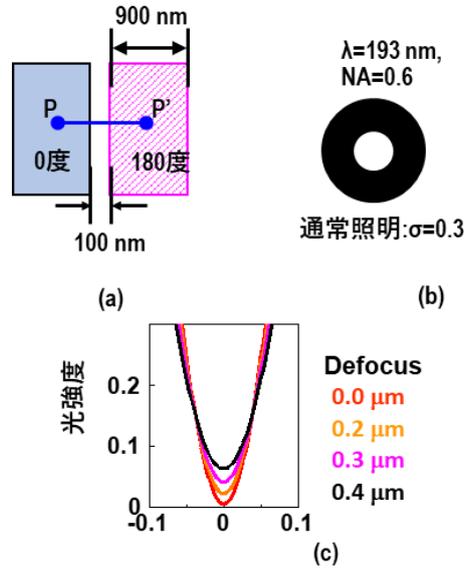


図 5-10 Alt.-PSM を用いた孤立微細ラインパターン形成におけるデフォーカスの影響、(a) マスクレイアウト、(b) 露光条件および照明形状、(c) 露光像の光強度分布におけるデフォーカス依存性

図 5-11 はマスクエンハンサーのデフォーカスに対するイメージ像の安定性をシミュレーションしたものである。

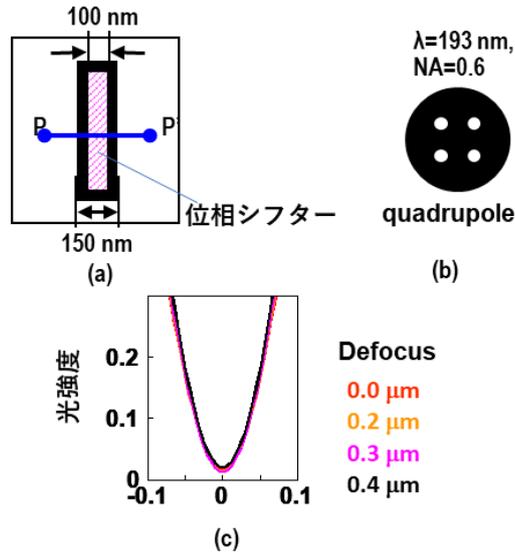
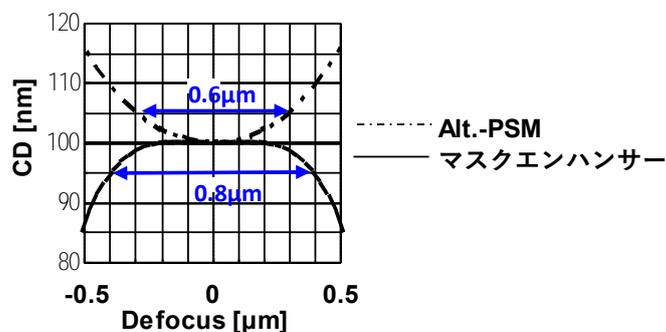


図 5-11 マスクエンハンサーを用いた孤立微細ラインパターン形成におけるデフォーカスの影響、(a) マスクレイアウト、(b) 露光条件および照明形状、(c) 露光像の光強度分布におけるデフォーカス依存性

同図(a)にはマスクエンハンサーを用いて 100 nm のラインパターン形成を行うために設計したマスクパターンを示してある。露光条件は Alt.-PSM と同じく波長 193 nm、 $NA=0.6$ を用いた。照明条件は同図 (b) に示す Quadrupole を使用した。このマスクパターンから形成されるイメージ像の線分 PP' の位置における光強度分布のシミュレーション結果を同図 (c) に示す。ここでも、デフォーカス $0 \mu\text{m}$ 、 $0.2 \mu\text{m}$ 、 $0.3 \mu\text{m}$ 、 $0.4 \mu\text{m}$ のときの結果を示してある。マスクエンハンサーでは $0.4 \mu\text{m}$ のデフォーカスにおいてもベストフォーカスと殆ど同じ高いコントラストが維持されていることが分かる。すなわち、マスクエンハンサーは高いフォーカス耐性をも実現できる。ここで設計した同図(a)のマスクパターンはベストフォーカスにおけるコントラストのみでなく、デフォーカスにおけるコントラストも考慮して設計した寸法である。

Alt.-PSM とマスクエンハンサーの DOF を定量的に評価した結果が図 5-12 である。図のグラフは形成されるパターン寸法(CD)を光強度シミュレーション結果から評価したものである。Alt.-PSM とマスクエンハンサーのそれぞれに対する CD のデフォーカス依存性をグラフにプロットしてある。DOF をベストフォーカスの CD に対して 5%以内を維持できるフォーカスレンジとして定義すると、Alt.-PSM の DOF は $0.6 \mu\text{m}$ であり、マスクエンハンサーは $0.8 \mu\text{m}$ である。マスクエンハンサーは従来の RET において最も強力である Alt.-PSM よりもプロセスウィンドウに対して優れたパフォーマンスを有している。さらに、Alt.-PSM は任意形状のパターンの適用には多重露光が必要となるが、マスクエンハンサーは 1 回露光のみで任意のパターン形成が可能である。マスクエンハンサーは Bright Filed マスクを用いた従来の RET よりも強力かつ有用な技術であることが分かる。



©2002 IEEE

図 5-12 100 nm ラインパターンに対する Alt.-PSM とマスクエンハンサーの DOF 比較

5-3-3 Att.-PSM とマスクエンハンサーの比較

次に、Dark field マスクを用いたホールパターン形成におけるプロセスウィンドウの拡大効果について説明する。光リソグラフィにおいては、微小ホールパターン形成は最も困難であり Alt.-PSM もホールパターン形成には有効ではないため、微小ホールパターン形成には弱い超解像技術に分類される Att.-PSM が用いられている。ここでは微小ホールパターン形成に対して Att.-PSM とマスクエンハンサーの比較を行う。標準的な Att.-PSM には 6% の

透過率が用いられているため、Att.-PSM について言及する場合は常に 6% の透過率のものを想定して説明する。また、マスクエンハンサーにおいても Att.-PSM と比較する場合は半遮光領域の透過率は 6% を想定して説明する。

Att.-PSM が弱い超解像技術に分類される理由には、孤立ホールパターンと密集配置されたホールパターンのイメージ像を同時に強調できないためである。図 5-13 は Att.-PSM で形成されるイメージ像の光強度分布のレイアウト依存性を示しものである。同図(a)は孤立ホールパターンと密集配置されたホールパターンのマスクパターン例を示すものである。密集配置されたホールパターンは図に示すものよりも多くのパターンがアレイ状に配置されているものとする。同図(b)、(c)、(d)にはマスク図において線分 PP'で示さる位置でのイメージ像の光強度分布を示している。(b) は On Axis と呼ばれる光軸の中心付近に集中した照明条件に対する結果である。具体的例は $\sigma=0.3$ の標準照明形状である。(d)は Off Axis と呼ばれる光軸の中心付近を除いた照明条件に対する結果である。具体例は輪帯照明形状 (Annular) である。(c)は On Axis と Off Axis の中間で、具体例は $\sigma=0.7$ の標準照明形状である。Att.-PSM は On Axis 照明条件によって孤立ホールパターンに対して高いコントラストを実現できるが、密集配置されたホールパターンに対しては非常に低いコントラストとなる。一方、Off Axis 照明条件は密集配置されたホールパターンに対しては高いコントラストを実現できるが、孤立ホールパターンに対しては非常に低いコントラストとなる [5.12]。そのため、On Axis と Off Axis の中間照明条件を使わなければならなくなり、孤立ホールパターン対しても密集配置されたホールパターンに対しても解像度強調効果が弱くなる。

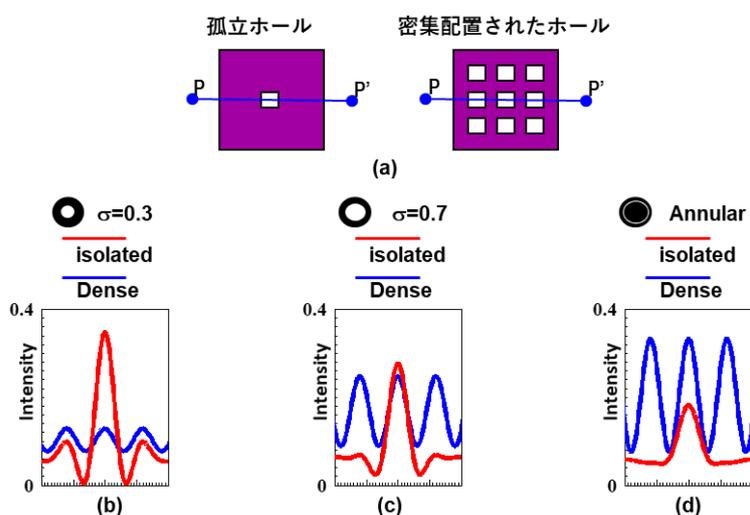


図 5-13 Att.-PSM によって形成されるイメージ像のホールパターンレイアウト及び照明条件への依存性、(a) Att.-PSM におけるマスクレイアウト、(b) On-axis 照明における光強度分布、(c) On-axis と Off-axis の中間的な照明における光強度分布(d) Off-axis 照明における光強度分布

Reprinted from [A. Misaka, T. Matsuo, and M. Sasago "Improved outline phase shifting mask (OL-PSM) for reduction of the mask error enhancement factor" Proceedings of SPIE 5040, Optical Microlithography XVI, pp.1220-1230(2003)]

図 5-14 は上記の Att.-PSM の場合と同様にマスクエンハンサーで形成されるイメージ像の光強度分布のレイアウト依存性を示しものである。同図(a)は孤立ホールパターンと密集配置されたホールパターンのマスクエンハンサーでのマスクパターン例を示すものである。密集配置されたホールパターンは図に示すものよりも多くのパターンがアレイ状に配置されているものとする。同図(b)、(c)、(d)にはマスク図において線分 PP'で示さる位置でのイメージ像の光強度分布を示している。Att.-PSM の場合と同様に(a)は On Axis 照明条件に対する光強度分布である。(d)は Off Axis 照明条件に対する光強度分布である。(c)は On Axis と Off Axis の中間の照明条件に対する結果である。マスクエンハンサーにおいては Off Axis 照明条件によって、孤立ホールパターンに対して密集配置されたホールパターンに対して高いコントラストが実現される。そのため、孤立配置と密集配置が混在した任意の配置のコンタクトホールに適用する場合はマスクエンハンサーは Att.-PSM よりも高いコントラストを実現できる。

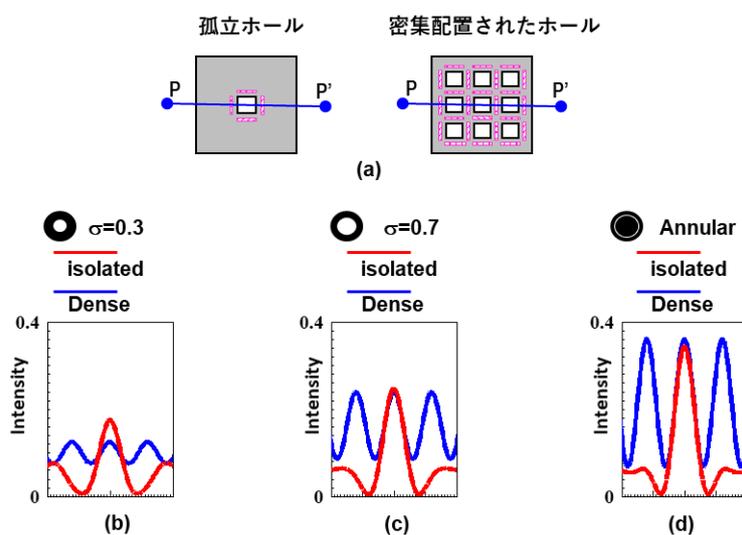
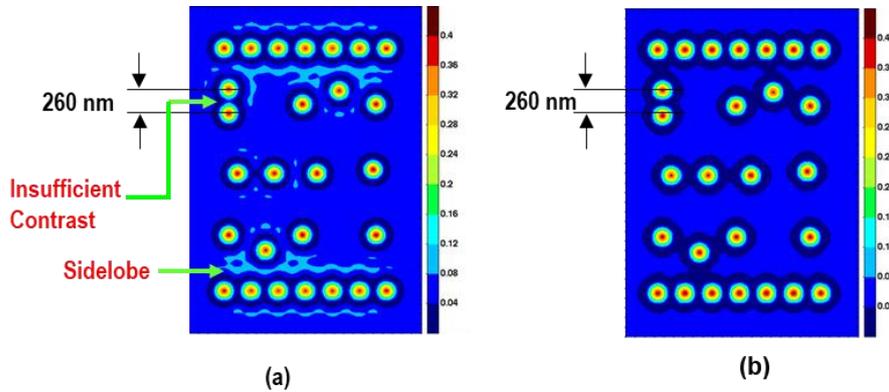


図 5-14 マスクエンハンサーによって形成されるイメージ像のホールパターンレイアウト及び照明条件への依存性、(a) マスクエンハンサーにおけるマスクレイアウト、(b) On-axis 照明における光強度分布、(c) On-axis と Off-axis の中間的な照明における光強度分布(d) Off-axis 照明における光強度分布

Reprinted from [A. Misaka, T. Matsuo, and M. Sasago "Improved outline phase shifting mask (OL-PSM) for reduction of the mask error enhancement factor" Proceedings of SPIE 5040, Optical Microlithography XVI, pp.1220-1230(2003)]

図 5-8 に示された実際の LSI 回路レイアウトのコンタクトホールに対して Att.-PSM とマスクエンハンサーを適用したときに形成されるイメージ像の光強度分布のシミュレーション結果を図 5-15 に示す。同図(a)の Att.-PSM の結果においては十分にコントラストが得られない部分やサイドローブ [5.13]と呼ばれる不都合な転写像が形成される。同図(b)のマス

クエンハンサーの結果においては全てのホールパターンに対して高いコントラストが実現されていることが分かる。



©2003 IEEE

図 5-15 一般的な LSI の回路パターンマスクの露光像における Att.-PSM とマスクエンハンサーの比較、(a)Att.-PSM で形成される像の光強度分布、露光条件:ArF, $NA=0.68$, $\sigma=0.70$ 、(b) マスクエンハンサーで形成される像の光強度分布、露光条件:ArF, $NA=0.68$, Annular

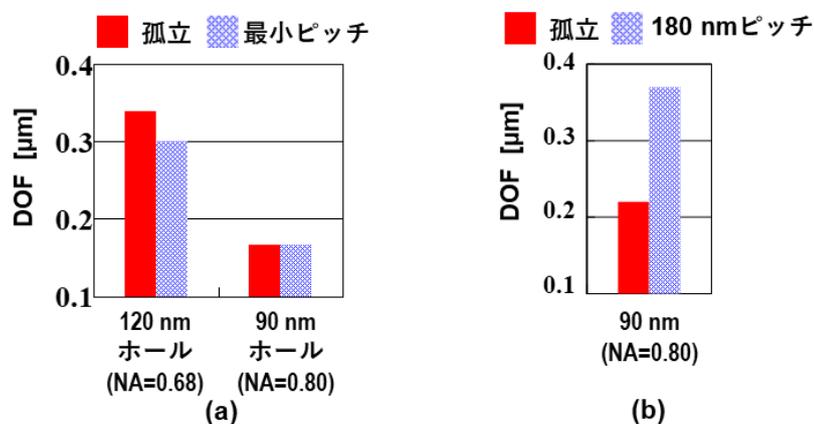
次に、DOF と MEF についての比較を示す。ここでは、65 nm 世代のシステム LSI のデザインルールに基づいて Att.-PSM とマスクエンハンサーの比較を行う。参考のため、製造手段として一般的に Att.-PSM が用いられている 90m 世代のシステム LSI の結果も示す。表 5-1 は 90m 世代と 65 nm 世代のコンタクトホールのデザインルールを示している。90m 世代と 65 nm 世代のコンタクトホールサイズはそれぞれ 120 nm と 90 nm である。コンタクトホールが配置される最小ピッチはそれぞれ 260 nm と 180 nm である。

表 5-1 システム LSI のコンタクトホールにおけるデザインルール

| システム LSI 世代 | Hole Size | Hole Size |
|-------------|-----------|-----------|
| 90 nm 世代 | 120 nm | 260 nm |
| 65 nm 世代 | 90 nm | 180 nm |

図 5-16 はシミュレーションにより DOF を評価した結果である。ここでは DOF は CD 変動がベストフォーカスにおける CD 値の 10%以内となるフォーカスレンジで定義した。同図(a)は Att.-PSM の結果であり、90 nm 世代と 65 nm 世代の孤立及び最小ピッチで配置されたホールパターンに対する結果を示してある。ここで露光波長は全て 193 nm である。90 nm 世代に対しては $NA=0.68$ の露光条件を用いているが、65 nm 世代に対しては最小ピッチを実現するために $NA=0.8$ の露光条件を用いている。90 nm 世代の 120 nm ホールパターンに対しては $0.3 \mu\text{m}$ 以上の DOF が得られるが、65 nm 世代の 90 nm ホールパターンに対しては $0.2 \mu\text{m}$ も確保できないことが分かる。同図(b)はマスクエンハンサーによる

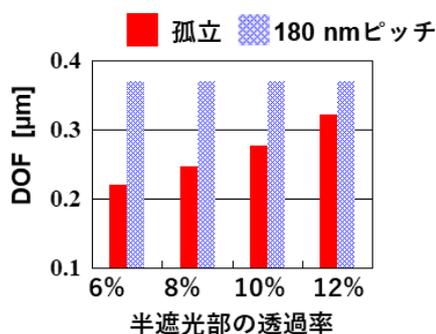
65 nm 世代のコンタクトホールパターンに対する結果である。孤立ホールに対しては $0.3 \mu\text{m}$ には足りないが、最小ピッチのホールにおいては $0.3 \mu\text{m}$ を大きく超える DOF を確保できることが分かる。



©2003 IEEE

図 5-16 65 nm 世代のデザインルールコンタクトホール形成における Att.-PSM と マスクエンハンサーの DOF に対するシミュレーション比較、(a)Att.-PSM の結果、(b) マスクエンハンサーの結果

上記の説明では、マスクエンハンサーの半遮光パターンの透過率において Att.-PSM と同じ 6% の半遮光パターンを用いたが、マスクエンハンサーにおける最適な透過率は 6% ではない。図 5-17 にはマスクエンハンサーの半遮光パターンの透過率を変えたときの 65 nm 世代の 90 nm ホールの DOF の結果を示してある。マスクエンハンサーにおける孤立ホールの DOF は半遮光パターンの透過率を上げると拡大することが分かる。透過率 12% においては、孤立ホールにおいても最小ピッチ配置のホールにおいても $0.3 \mu\text{m}$ 以上の DOF が得られる。これは Att.-PSM による 90 nm 世代に対するプロセスウィンドウと同等である。

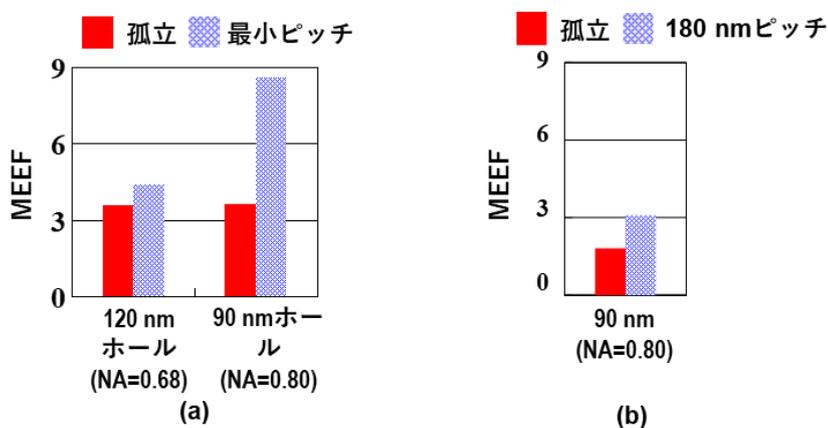


©2003 IEEE

図 5-17 マスクエンハンサーの半遮光部の透過率による DOF の改善効果

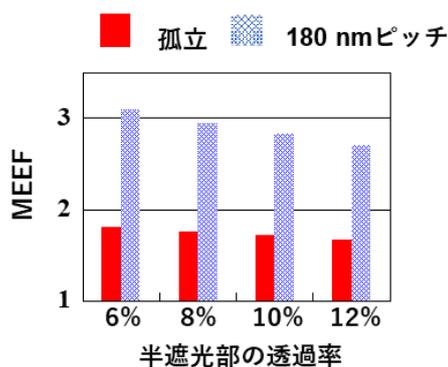
図 5-18 はシミュレーションにより MEEF を評価した結果である。ここでも、Att.-PSM

に対しては 90 nm 世代の 120 nm ホールパターンと 65 nm 世代の 90 nm ホールパターンに対する結果を示してある。同図(a)に示されるように Att.-PSM においては 90 nm 世代の 120 nm ホールパターンに対しても MEEF は 4～5 程度である。65 nm 世代の 90 nm ホールパターンに対しては最小ピッチ配置のホールに対する MEEF が大きく悪化し、9 近い値まで上昇する。一方、同図(b)に示されるようにマスクエンハンサーでは 65 nm 世代の 90 nm ホールパターンに対して MEEF は最小ピッチ配置のホールに対しても 3 程度あり、孤立ホールに対しては 2 程度である。マスクエンハンサーでは DOF のときと同様に半遮光パターンの透過率を高くすることで MEEF も改善する。図 5-19 はマスクエンハンサーにおける MEEF の透過率依存性をシミュレーションした結果を示すものである。透過率 12 % においては、最小ピッチ配置のホールに対しても MEEF は 3 未満となる。これは Att.-PSM による 90 nm 世代に対するプロセスウィンドウよりも優れている。



©2003 IEEE

図 5-18 65 nm 世代のデザインルールのコンタクトホール形成における Att.-PSM と マスクエンハンサーの MEEF に対するシミュレーション比較、(a)Att.-PSM の結果、(b) マスクエンハンサーの結果



©2003 IEEE

図 5-19 マスクエンハンサーの半遮光部の透過率による MEEF の改善効果

以上、微細ホールパターンにおいてはマスクエンハンサーを用いることにより従来の

Att.-PSM に比べプロセスウィンドウが大きく拡大されることを示した。シミュレーション結果からは Att.-PSM によって 90 nm 世代のシステム LSI の製造で確保できるプロセスウィンドウ以上のプロセスウィンドウを 65 nm 世代のシステム LSI の製造で確保できる。すなわち、マスクエンハンサーはシステム LSI における 1 世代分のシュリンクを実現できる強い解像度強調効果を有していることを意味する。

5-4 マスクエンハンサーと従来技術の実験比較

ここでは、前節でシミュレーションによって行ったマスクエンハンサーと従来技術の比較評価と同様の内容をウエハー上のパターン形成によって比較した結果を示す。

5-4-1 Alt.-PSM とマスクエンハンサーの比較

ここでは Bright Filed マスクを用いた結果を示す。マスクエンハンサーのパターンレイアウトと4倍マスクで作成したレチクルの SEM 写真を図 5-20 に示す。ここでは一般的な Cr マスクのブランクスから作成したので、遮光パターンと位相シフターを用いたマスクエンハンサーを使用している。遮光パターンと位相シフターを用いたマスクエンハンサーは既存のマスク製造方法によって作成可能である。

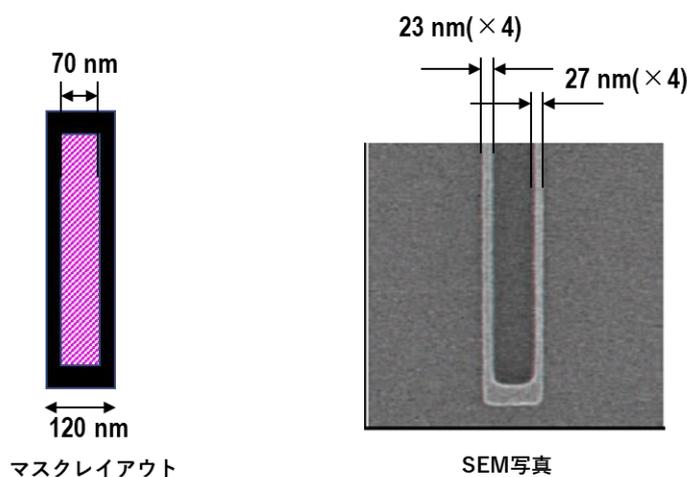


図 5-20 Bright Filed マスクにマスクエンハンサーを適用したときのレチクルサンプル

図 5-21 は Alt.-PSM を用いたウエハー上でのパターン形成結果を示す図である。マスクパターン及び露光条件は図中内に示してあるが、図 5-10 のシミュレーションと同じものを用いている。図中のグラフは CD のフォーカス依存性であり、いくつかのフォーカス位置での SEM 写真も示してある。SEM 写真からデフォーカスにおけるレジストパターンの CD は大きくなっているが、ラフネスが大幅に悪化していることが分かる。これはデフォーカスにおいてコントラストが低下しているためと考えられる。実験結果はおおむねシミュレーション結果に一致している。

図 5-22 はマスクエンハンサーを用いたウエハー上でのパターン形成結果を示す図である。マスクパターン及び露光条件は図中内に示してあるが、図 5-11 のシミュレーションと同じものを用いている。図中のグラフは CD のフォーカス依存性であり、いくつかのフォーカス位置での SEM 写真を示してある。SEM 写真からデフォーカスにおいてレジストパターンの CD は小さくなっているが、ラフネスは大幅には悪化していないことが分かる。これはデフォーカスにおいてコントラストの大幅な低下が発生していないと想定される。実験

結果はおおむねシミュレーション結果に一致している。

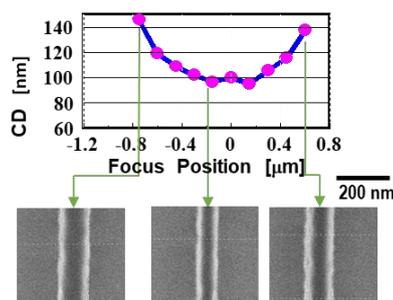


図 5-21 Alt.-PSM による孤立ラインパターン形成結果

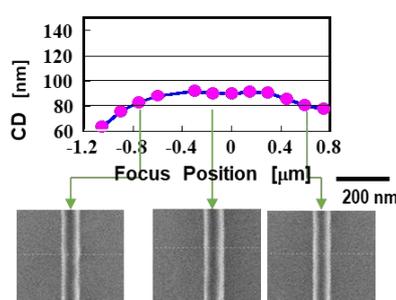


図 5-22 マスクエンハンサーによる孤立ラインパターン形成結果

©2002 IEEE

図 5-23 は $90 \text{ nm} \pm 9 \text{ nm}$ を基準に DOF を評価した結果である。図中にはマスクエンハンサー及び Alt.-PSM に加え、一般的な LSI の製造で標準的に使用されている Att.-PSM による結果も示してある。標準的に使用されている Att.-PSM で確保できる DOF は $0.3 \text{ } \mu\text{m}$ 程度である。従来の RET の中で最も強力な効果を有する Alt.-PSM は Att.-PSM の 2 倍程度の $0.76 \text{ } \mu\text{m}$ の DOF を確保できる。マスクエンハンサーはさらにその Alt.-PSM の 2 倍程度の $1.4 \text{ } \mu\text{m}$ の DOF を確保できた。

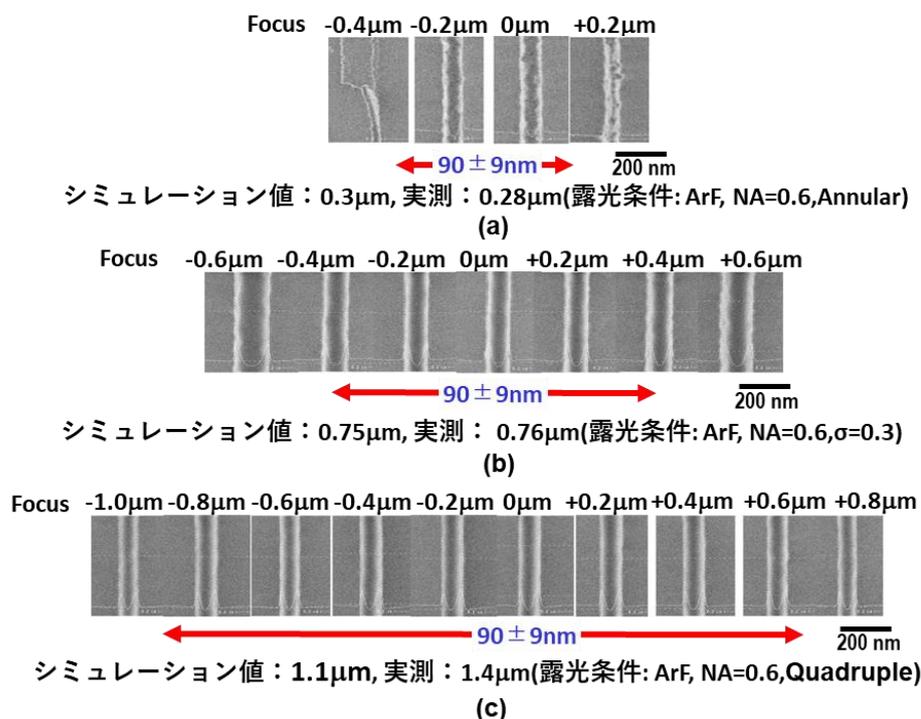


図 5-23 90 nm ラインパターン形成における Att.-PSM、Alt.-PSM、マスクエンハンサーの比較、(a) Att.-PSM による孤立ラインパターン形成結果、(b) Alt.-PSM による孤立ラインパターン形成結果、(c) マスクエンハンサーによる孤立ラインパターン形成結果

5-4-2 Att.-PSM とマスクエンハンサーの比較

最初に半遮光パターンを用いたマスクエンハンサーのレチクルの作成方法について説明する。図 5-24 は既存の Att.-PSM 用ブランクス[5.20]を使用してマスクエンハンサーのレチクルを作成する方法である。Attenuated phase shifting layer は 6 %の透過率と 180 度の位相シフター機能を有しているので、同図(b)に示すように開口部のガラスを 180 度の位相シフトが発生する分だけ彫り込むとバックグランドとなる Attenuated phase shifting layer 部分と同位相になる。通常の開口部は位相シフターとして機能する。この方法により、既存の Att.-PSM 用ブランクスから 6 %のマスクエンハンサー用のレチクルを作成できる。同図(a)にはこの方法で作成したマスクパターンのレチクルの SEM 写真も示してある。

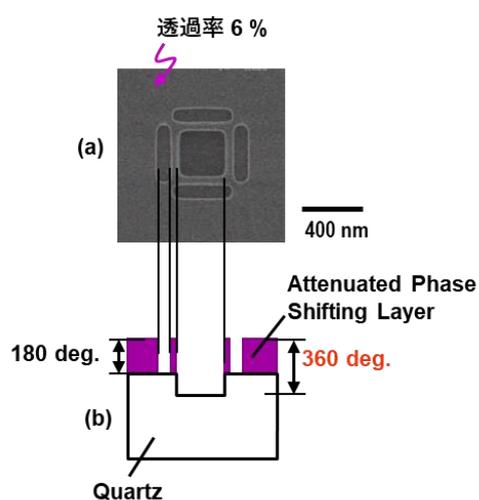
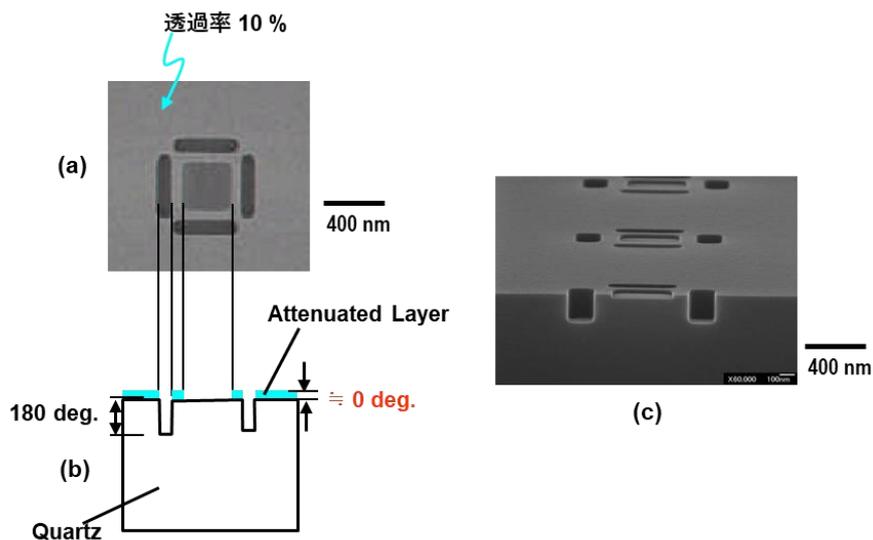


図 5-24 標準的な Att.-PSM 用ブランクスを用いたマスクエンハンサー用レチクルの作成例、(a) レチクル写真、(b)マスク断面図

図 5-25 は高い透過率の半遮光パターンを用いたマスクエンハンサーのレチクルを作成するための方法である。Mo (モリブデン) 等の金属膜を 20 nm 以下まで薄膜化すると部分的に光を透過する半遮光膜となる。位相変化も殆ど発生しない。この場合、同図(b)に示すように位相シフター部分のガラスを 180 度の位相シフトが発生する分だけ彫り込むことになる。この方法で透過率が 10 %の半遮光膜用のレチクルを作成した。同図(a)にはこの方法で作成したマスクパターンのレチクルの SEM 写真を示してある。さらに、同図(c)にはこのレチクルの断面の SEM 写真も示してある。

図 5-26 には標準的な Att.-PSM 用ブランクスから作成した 6 %の半遮光パターンのマスクエンハンサーの実験結果と Att.-PSM の実験結果の比較を示してある。ここでは 100 nm の孤立ホールパターン形成での比較を示してある。実験ではコントラストの比較ができないので、代わりに露光マージンを示している。DOF も露光マージンも 100 ± 10 nm を基準に算出した。シミュレーション比較で示されたように、実験結果からもマスクエンハンサーによってプロセスウィンドウが大幅に拡大されていることがわかる。



2003 IEEE

図 5-25 マスクエンハンサーに特化した新規ブランクスから作成したレチクルサンプル、(a) レチクル写真、(b)マスク断面図、(c) レチクル断面図写真

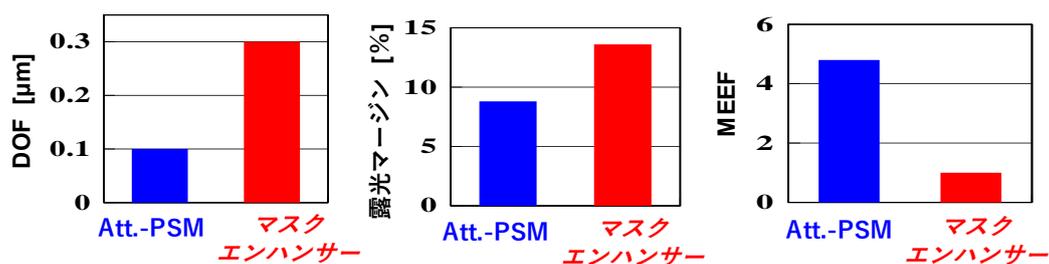


図 5-26 マスクエンハンサーと Att.-PSM による 100 nm ホールの形成実験におけるプロセスウィンドウ比較、Att.-PSM 露光条件: ArF, $NA=0.8$, $\sigma=0.7$ 、マスクエンハンサー露光条件: ArF, $NA=0.8$, Annular

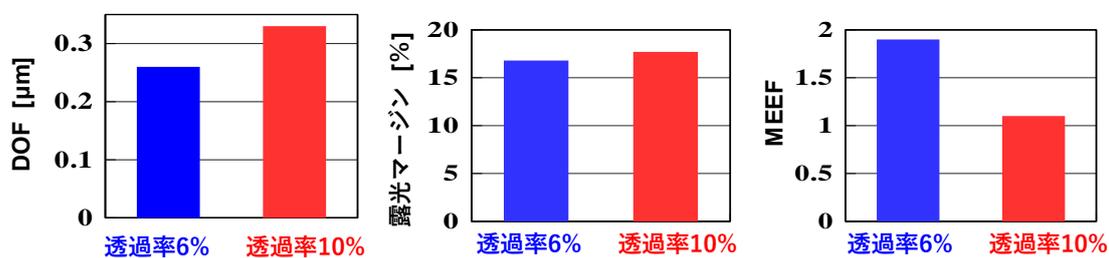


図 5-27 マスクエンハンサーによる 90 nm ホールの形成実験結果。露光条件: ArF, $NA=0.8$, Annular

図 5-27 は半遮光パターンが 6% のマスクエンハンサーと半遮光パターンが 10% のマスクエンハンサーの実験結果の比較を示す図である。ここでは 90 nm の孤立ホールでの比較を

行った。シミュレーション比較で示されたように、実験結果からもマスクエンハンサーの半遮光パターンの透過率を高くすることによってプロセスウィンドウがさらに拡大されていることがわかる。図 5-28 には DOF 比較を行ったときの SEM 写真も示してある。

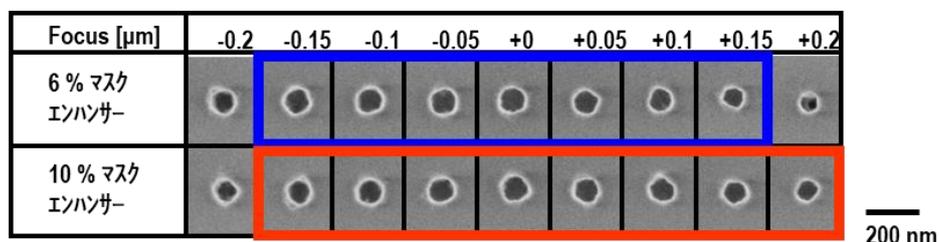


図 5-28 マスクエンハンサーによる 90 nm ホールの形成実験に結果における SEM 写真。
露光条件: ArF, $NA=0.8$, Annular

図 5-29 は半遮光パターンが 10 %のマスクエンハンサーでさらに微細なホールパターンの形成を試みた結果である。マスクパターンサイズを縮小することで形成されるホールパターンの CD を測定した結果を同図(a)のグラフに示す。このグラフから分かるように、MEEF が 1 に保たれたまま CD が 65 nm まで縮小されている。Att.-PSM では 100 nm のホール形成で既に MEEF が 5 を超えているため、100 nm 以下のホールパターンの CD 制御は容易ではない。しかし、マスクエンハンサーにおいては 65 nm までの高精度に CD 制御が可能であることが分かる。以上の実験結果からもマスクエンハンサーは従来技術に比較して強い解像度強調効果を有した技術であることが証明された。

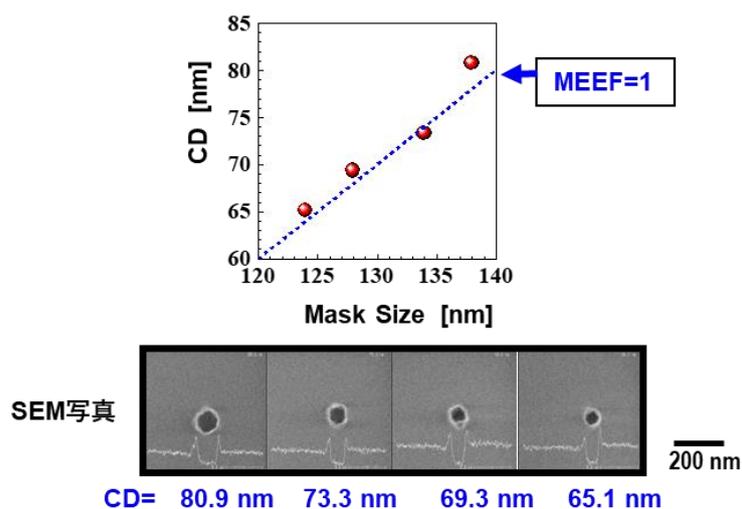


図 5-29 10% 透過率のマスクエンハンサーを用いたホールパターンの微細化限界。露光条件: ArF, $NA=0.8$, Annular

5-5 本章のまとめ

強い解像度強調効果を実現するマスクエンハンサー技術の創出を行った。マスクエンハンサーは目的のパターンに近い外形のマスクパターンに小さな位相シフターパターン（180度の位相反転パターン）を付加した構造の位相シフトマスク（PSM）である。マスクエンハンサーのパターン設計は、位相シフターで生成される反転位相の露光像と他のパターンの露光像の干渉効果を利用して、個々のパターンのプロセスウィンドウを最大化させるように、シミュレーションベースで行う。このパターン設計を行うことで、従来の解像度強調効果を超える強い解像度強調効果を実現することに成功した。実際に、マスクエンハンサーは微細ラインパターン形成において、従来のRETにおいて最も強い解像度強調効果を有するAlternative PSMを超える解像性を実現できることを実証した。また、微細ホールパターン形成においては、従来のRETであるAttenuated PSMに対してプロセスウィンドウを30%以上拡大できることも実証した。これらの結果はシステムLSIの1世代分以上の微細化効果を実現したことを意味する。

また、マスクエンハンサーは、パターンの中心線付近に位相シフターを配置する中心線強調法と、パターンの輪郭部に位相シフターを配置する輪郭線強調法の2つの位相シフター配置アルゴリズムにより、微細ラインパターン対しても、微細ホールパターンに対しても同時に強い解像度強調効果を実現できる。強い解像度強調効果を有する既存のRETでは困難であった、任意形状のパターン形成を1回の露光で実現できる。

以上のように、パターン設計技術によって、個々のパターンのプロセスウィンドウの最大化を実現できるマスクエンハンサー技術を創出することによって、従来技術における微細化限界を克服することに成功した。

参考文献

- [5.1] T. A. Brunner, "Pushing the limits of lithography for IC production", Proc. IEEE Electron Devices Meeting, pp. 9-13(1997).
- [5.2] L. R. Harriot, "Limits of lithography", Proc. IEEE, Vol. 89, no. 3, pp. 366-374(2001).
- [5.3] M. D. Levenson, N. S. Viswanathan, and R. A. Simpson, "Improving "Improving resolution in photolithography with a phase-shifting mask" IEEE Transactions on Electron Devices, Vol. 29, No. 12, p. 1828-1836(1982).
- [5.4] B. Lin, "The attenuated phase-shifting mask", Solid State Technology., Vol. 35, No. 1, pp. 43-47(1992).
- [5.5] S. T. Yang, R. L. Hsieh, Y. Lee, R. Fabian W. Pease, and G. Owen "Effect of central obscuration on image formation in projection lithography", Proc. SPIE, Optical/Laser Microlithography III, Vol. 1264, pp. 477-485(1990).
- [5.6] N. Shiraishi, S. Hirukawa, Y. Takeuchi, and N. Magome "New imaging technique for 64M-DRAM", Proc. SPIE, Optical/Laser Microlithography V, Vol. 1674, pp. 741-752(1992).
- [5.7] T. Terasawa, "Subwavelength lithography (PSMOPC)", Design Automation Conf. 2000, pp. 295-300(2000).
- [5.8] M. Shibuya, "Resolution enhancement techniques for optical lithography and optical imaging theory," Optical Review, Vol. 4, No. 1B, pp. 151-160(1997).
- [5.9] K. Kim, M. E. Mason, J. N. Randall, and W. D. Kim "Process capability analysis of DUV alternating PSM and DUV attenuated PSM lithography for 100-nm gate fabrication", Proc. SPIE, Optical Microlithography XIII, Vol. 4000, pp. 132-148(2000).
- [5.10] T. S. Gau, R. Liu, C. Chen, C. M. Lai, F. Liang, and C. C. Hsia "Customized illumination aperture filter for low k1 photolithography process", Proc. SPIE, Optical Microlithography XIII, Vol. 4000, pp. 271-282(2000).
- [5.11] M. D. Prouty and A. R. Neureuther "Optical Imaging With Phase Shift Masks", Proc. SPIE, Optical Microlithography III: Technology for the Next Decade, Vol. 0470, pp. 228-

323(1984).

[5.12] H. Kim, J. Kye, D. Y. Lee, S. Woo, H. Kang, and Y. Koh "Fabrication of dense contact patterns using halftone phase-shifting mask with off-axis illumination", Proc. SPIE, Photomask and X-Ray Mask Technology III, Vol. 2793, pp. 106-114(1996).

[5.13] M. L. Rieger, J. P. Mayhew and S. Panchapakesan, "Layout design methodologies for sub-wavelength manufacturing," Proc. Design Automation Conference, pp. 86-92(2001).

[5.14] D. Levenson, S. Petersen, D. J. Gerold, and C. A. Mack "Phase phirst! An improved strong-PSM paradigm", Proc. SPIE, 20th Annual BACUS Symposium on Photomask Technology, Vol. 4186, pp. 395-404(2001).

[5.15] K. Matsuoka and A. Misaka "Application of alternating phase-shifting mask to 0.16 μ m CMOS logic gate patterns", Proc. SPIE, Optical Microlithography X, Vol. 3051, pp. 342-351(1997).

[5.16] H. Liu, L. Karklin, Y. Wang, and Y. C. Pati "Application of alternating phase-shifting masks to 140-nm gate patterning: linewidth control improvements and design optimization", Proc. SPIE, 17th Annual BACUS Symposium on Photomask Technology and Management, Vol. 3236, pp. 328-337(1997).

[5.17] A. K. Wong, R. Ferguson and S. Mansfield, "Mask Error Factor in Optical Lithography", IEEE Trans. on Semiconductor Manuf., Vol. 13, No. 2, pp. 235-242(2000)

[5.18] A. Yen, S. S. Yu, J. H. Chen, C. K. Chen, T. S. Gau, and B. J. Lin, " Low-k₁ optical lithography for 100 nm logic technology and beyond ", Journal of Vacuum Science & Technology B, Vol. 19, No. 6, pp. 2329-2334(2001).

[5.19] C. A. Mack, D. A. Legband and S. Jug, "Data Analysis for Photolithography", Microelec-tronic Engineering, Vol. 46, No. 1-4, pp. 65-68(1999).

[5.20] N. Yoshioka, J. Miyazaki, H. Kusunose, K. Hosono, M. Nakajima, H. Morimoto, Y. Watakabe, and K. Tsukamoto, "Practical Attenuated phase-shifting mask with a single layer absorptive shifter of MoSiO and MoSiON for ULSI fabrication," Proceedings of IEEE International Electron Devices Meeting, pp. 653-656(1993).

第6章 3次元イメージ形成のためのマスクパターン設計技術

6-1 はじめに

近年のマイクロデバイスの製造において光リソグラフィは不可欠な技術である。半導体デバイスの生産で主に用いられる投影露光の光リソグラフィ技術は薄い被膜層のナノスケールパターンニングを高精度かつ、高い生産性で実現できる有用な技術である。投影露光方式[6.1]の光リソグラフィ技術の発展に寄与してきた代表的な技術には、露光波長の短波長化や位相シフトマスク[6.2-6.4]の導入の他に OPC を中心とする計算機リソグラフィ (computational lithography)[3.5,6.6]等のマスクパターン設計技術がある。ただし、これらの技術の目的は主に平面基板に形成される2次元パターンの寸法縮小に限定される。近年ではマイクロ流体デバイス[6.7]等のMEMS (Micro Electro Mechanical Systems) で見られるように3次元構造のマイクロパターン形成[6.8]の必要性も高まっている[6.9-6.12]。しかし、現状の2次元パターン形成に特化されて微細化を進展させてきた光リソグラフィの高い生産性を維持しながら3次元加工を行うことは容易ではない。

現状の光リソグラフィ技術をベースに3次元パターンを形成するための試みとしては、グレイスケールマスクや傾いたステージを用いた多重露光等が行われている。しかしながら、これらの方法で形成可能なパターン形状は非常に限定される。一般的な3次元加工にはフォーカスビームを用いた方法を用いなければならない[6.13-6.18]。その方法は目的の3次元形状全体を小さく集光された点状のポイントビームでスキャンするため、非常に時間がかかり低コストで大量生産を行うことは困難である。投影露光の光リソグラフィ理論からレンズ効果をマスクに組み込んだ Built-in Lens Mask (BILM)の創出を行った[6.19,6.20]。これはレンズを用いた投影露光方式の光リソグラフィと同等の転写像をマスクのみを用いた近接露光方式で実現可能にするものである。言わば装置方式によって実現した微細化機能をマスク設計技術で代用的に実現できる技術である。本章の研究ではさらにこの理論を発展させ、3次元像の形成を可能にする2次元マスクの設計手法も構築した。

本章の第2節ではマスクパターンにレンズ効果を組み込んだ BILM の設計理論について論じ、そのメリットと簡単な実証例について説明する。第3節では BILM の設計理論をさらに発展させ、3次元イメージの形成を行うためのマスクパターン設計方法と3次元像の設計例について論じる。

6-2 Built-in Lens Mask (BILM)の設計理論

6-2-1 BILMの原理

図 6-1 は Built-in Lens Mask (BILM)の原理を説明する図である。同図(a)は通常の投影露光システムを表す図である。

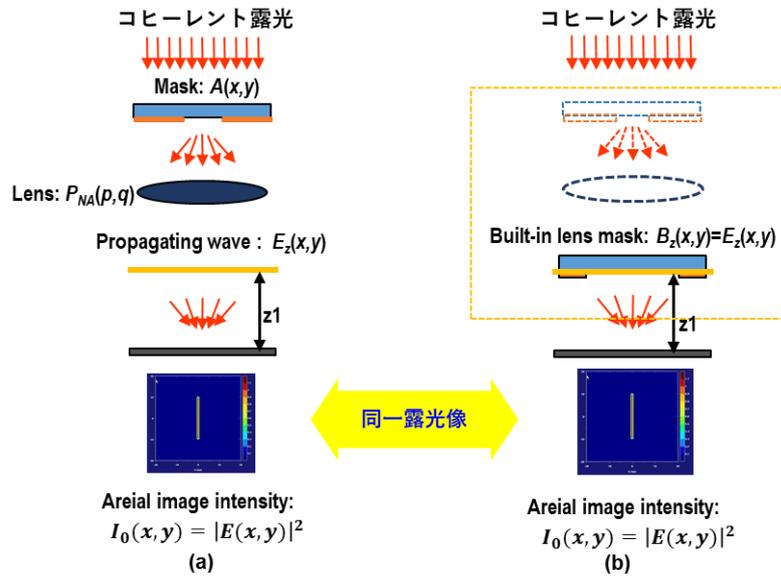


図 6-1 Built-in Lens Mask (BILM)の原理、(a)通常の投影露光システムによる形成、(b) BILM による像形成

投影露光システムではレンズを介してマスク上に描かれたパターンを焦点位置にある image-plane に投影する。ここで、マスク、レンズ、image-plane が並んでいる方向を z 方向として、それに垂直な平面を xy 平面とする。マスク上の各位置の透過率を表す関数 $A(x,y)$ をマスクパターン関数として定義する。マスク $A(x,y)$ をコヒーレント露光したときに image-plane 上に形成される光強度分は下記の式(6-1)で表される[6.21]。

$$\begin{aligned}
 I_0(x,y) &= |E(x,y)|^2 \\
 E(x,y) &= \int \alpha(x-p, y-q) \cdot P_{NA}(p,q) \cdot \exp(-2\pi i(x \cdot p + y \cdot q)) dpdq \\
 \alpha(\xi, \psi) &= \int A(X,Y) \cdot \exp(2\pi i(\xi \cdot X + \psi \cdot Y)) dXdY
 \end{aligned}
 \tag{6-1}$$

ここで、 $\alpha(\xi, \psi)$ はマスクパターン $A(x,y)$ のフーリエ変換であり、 $P_{NA}(p,q)$ は露光システムにおけるレンズの瞳関数である。理想レンズの場合、は開口数 NA に対して下記のように定義される。上記の式(6-1)においては簡単化のため規格化のための係数は無視してある。

$$\begin{aligned}
 P_{NA}(p,q) &= 1 \quad \text{if } p^2 + q^2 \leq NA \\
 P_{NA}(p,q) &= 0 \quad \text{if } p^2 + q^2 > NA
 \end{aligned}
 \tag{6-2}$$

上記の式(6-1)の $E(x,y)$ は焦点位置での伝搬波の振幅を表している。ここで焦点位置から z 方向に距離 Z だけ離れた位置での伝搬波を考えると、下記の式(6-3)で表される。

$$E_Z(x,y) = \int a(x-p, y-q) \cdot P_{NA}(p,q) \cdot \exp(-2\pi i(x \cdot p + y \cdot q)) \cdot \exp\left(\frac{2\pi i \cdot Z}{\lambda \sqrt{1 - (p^2 + q^2)}}\right) dpdq \quad (6-3)$$

ここで、下記の式(6-4)の透過率分布 $b_Z(X,Y)$ と位相分布 $\theta_Z(X,Y)$ で定義されるマスク $B_Z(X,Y)$ を考える。

$$\begin{aligned} B_Z(X,Y) &= b_Z(X,Y) e^{2\pi i \theta_Z(X,Y)} \\ b_Z(X,Y) \cos(\theta_Z(X,Y)) &= \text{Re}\{E_Z(X,Y)\} \\ b_Z(X,Y) \sin(\theta_Z(X,Y)) &= \text{Im}\{E_Z(X,Y)\} \end{aligned} \quad (6-4)$$

図 6-1(b)に示すように、マスク $B_Z(X,Y)$ にコヒーレント露光を行うと、マスクから Z だけ離れた位置に同図(a)の投影露光システムで形成された転写像と全く同じ光強度分布が形成されることが分かる。すなわち、一枚のマスク $B_Z(X,Y)$ が露光システムにおけるマスク $A(x,y)$ とレンズ $P_{NA}(p,q)$ を合わせたものと同等のものとなる。言い換えれば、レンズの機能がマスクパターン $B_Z(X,Y)$ の中に組み込まれたこととなる。これが BILM の原理であり、マスクパターン設計方法でもある。

6-2-2 BILM のメリット

前節の理論から明らかなように、コヒーレント露光を用いた投影露光システムで形成可能なパターンは全て式(6-4)で定義される BILM で形成可能である。これは近接露光によって投影露光と同等のパターン形成が可能であることを意味する。近接露光は投影露光のようにレンズを用いた露光システムを使用しないため安価な製造手段であるが、パターンの解像度は投影露光に比べて劣る。BILM を用いればその欠点を解決できる。本節では、BILM の作成方法を説明するとともに、作成された BILM に対して近接露光を行った場合のシミュレーション結果を示すことでその効果を説明する。

式(6-4)を計算するために用いたマスク関数 $A(x,y)$ および瞳関数 $P(p,q)$ は BILM を設計するために定義される仮想的な関数である。以降、BILM を設計するために用いるマスク関数で定義されるマスクを仮想マスクと呼び、瞳関数で定義されるレンズ関数を仮想レンズと呼ぶ。図 6-2 は式(6-4)によって計算された BILM の 1 例を示す図である。同図(a)には BILM 設計に用いる仮想マスクを示している。式(6-4)で定義される透過率分布は同図(b)のようになり、位相分布は同図(c)のようになる。これは波長 365 nm、 $NA=0.7$ の露光システムに対して、焦点位置から 50 μm はなれた伝搬面から作成した BILM である。同図に示すよう

に、理想的な BILM は連続的な透過率分布と位相分布をもったマスクとなる。すなわち、透過率と位相を同時に変調する光学素子が必要になる。

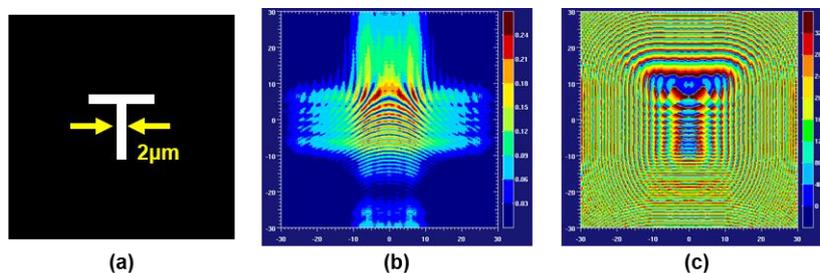


図 6-2 BILM 作成のための計算例、(a) 仮想マスクパターン、(b) 伝搬面での振幅強度に基づく BILM の透過率分布、(c) 搬面での位相に基づく BILM の位相分布

ここでは、半導体製造で一般的に用いられているガラス上に遮光膜でパターンを形成する構造のマスクで BILM を作成する場合の作成方法の例を説明する。図 6-3 は式(6-4)で定義される関数から BILM を作成する方法を説明する図である。マスク全体の領域をサイズ W_p の正方形に分割する。言わば、マスク全体がサイズ W_p の画素で構成されているように設定する。このとき、各画素サイズ W_p は露光波長より小さくする必要があるが、波長の半分以下であれば十分である。式(6-4)で計算される各画素領域内の平均透過率と平均位相をそれぞれ T_i 、 θ_i とする。上記の透過率 T_i と位相 θ_i に合わせて各画素単位で入射光の変調を行えば理想的な BILM と同等のイメージを作成できるマスクが実現できる。

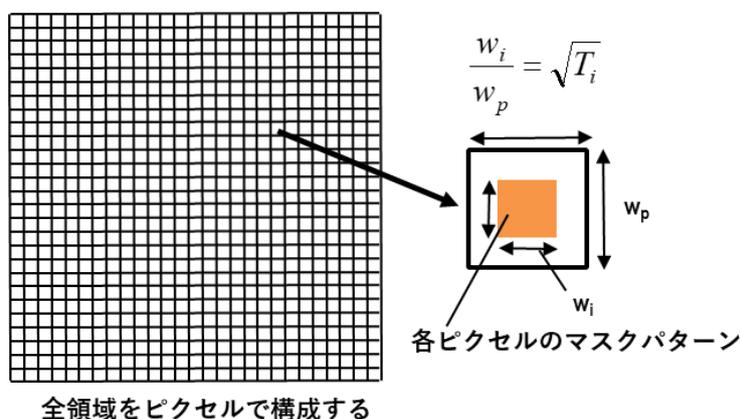


図 6-3 BILM のマスクパターンの作成方法

実際にはガラス部の透過率は 1 であり、遮光部の透過率は 0 であるが、下記に説明する方法で各画素の実効透過率を調整できる。図中に示されるようにサイズ W_i の正方形の透過領域となるパターンを各画素の中央に作成する。各画素において中央の正方形以外は遮光領域となる。このとき各画素の W_i を式(6-5)で定義されるように設定すれば、各画素の実効透過率は T_i になる。この状態で各画素の透過領域となるガラス部を位相変調が θ_i となるよう

に彫り込んで位相シフターを作成すれば BILM が完成する。

$$w_i = w_p \sqrt{T_i} \quad \text{Here, } 0 \leq T_i \leq 1 \quad (6-5)$$

以上が理想的な BILM の作成方法であるが、マスク作成の実用性を考慮すれば透過率も位相もデジタル化することが望ましい。ここでは、透過率を 0 と 1、位相を 0 度と 180 度にデジタル化する場合の例を説明する。このようなデジタル化を行っても十分にパターン形成が可能な鮮明なイメージ像を形成できることを示す。図 6-4(a) は図 6-3 に示される透過率分布と位相分布から、各画素での開口パターン寸法 W_i および位相シフターの位相 ϕ_i を下記のデジタル化条件で作成した BILM を示すものである。

$$\begin{aligned} &\text{if } T_i < 0.05 \quad \text{then } W_i = 0 \\ &\text{if } T_i \geq 0.05 \text{ and } (300 \text{ 度} \leq \theta_i \leq 360 \text{ 度 or } 0 \text{ 度} \leq \theta_i \leq 60 \text{ 度}) \quad \text{then } W_i = W_p, \phi_i = 0 \text{ 度} \\ &\text{if } T_i \geq 0.05 \text{ and } 120 \text{ 度} \leq \theta_i \leq 240 \text{ 度} \quad \text{then } W_i = W_p, \phi_i = 180 \text{ 度} \end{aligned} \quad (6-6)$$

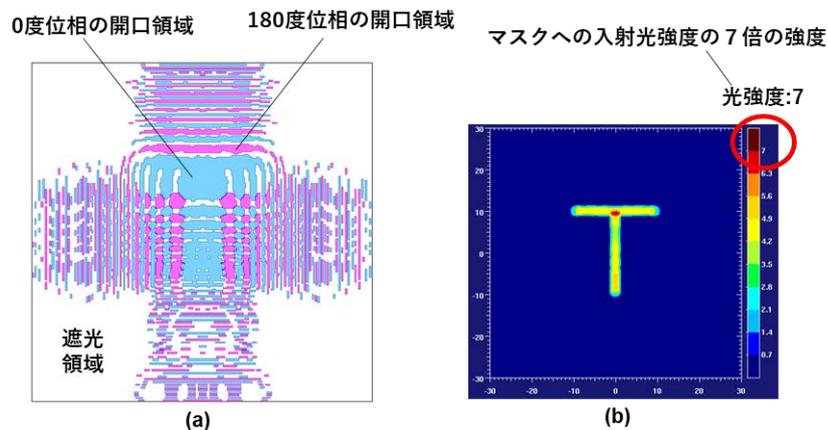


図 6-4 近接露光用マスクとして各画素の実効透過率を 0 と 1、位相を 0 度と 180 度のみでデジタル化した BILM のマスクパターン例と露光シミュレーション結果、(a) デジタル化された BILM、(b) BILM によって形成される露光像の光強度分布

各画素の大きさは 230 nm 四方の正方形であり、図中でシアンおよびピンクで示される領域はガラス部であり、ピンクの領域は 180 度の位相シフターとなる領域である。その他の無色の領域は遮光領域である。このようなマスクは現状の半導体用マスクの作製技術によって容易に作製可能なものである。

上記の図 6-4(a) のマスクに対して近接露光を行った場合にマスクから 50 μm の位置で形成されるイメージ像のシミュレーション結果を図 6-4(b) に示す。近接露光条件は波長 365 nm、コリメーション角を 1.5 度とした。シミュレーション結果の光強度分布の露光イメー

図6-4からわかるように、仮想マスクに用いた T 型のパターンの外形が鮮明に再現されている。一方、仮想マスクと同じ T 型のパターンのマスクを用いて同じ条件で近接露光を行った場合のシミュレーション結果を図 6-5 に示す。同図(b)に示される光強度分布の露光イメージの外形は同図(a)に示されるパターン幅 $2\ \mu\text{m}$ の T 型のパターン形状からは大きく劣化している。この結果からも BILM マスクを用いると近接露光における解像度が大幅に向上することが分かる。

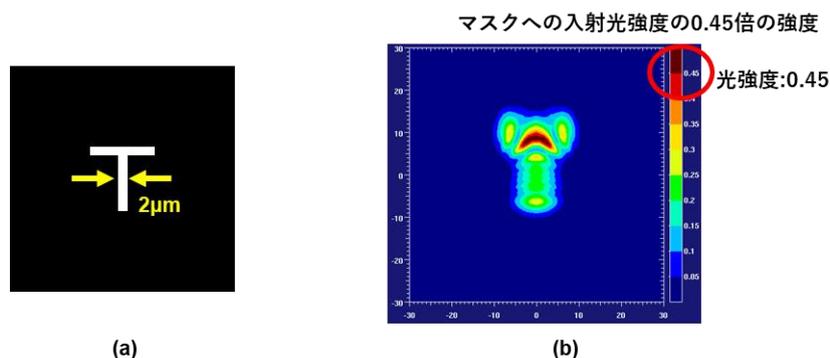


図 6-5 通常マスクを用いた近接露光のシミュレーション結果、(a) マスクパターン、(b) 通常マスクによって形成される露光像の光強度分布

図 6-4(b)の光強度におけるピーク強度は7程度である。一方、図 6-5(b)の光強度におけるピーク強度は0.45程度である。これらの値はマスクを露光するときの入射光の光強度を1としたときの相対強度である。BILM を用いた露光像の光強度は入射光の光強度よりも強く、従来のマスクで形成される露光像の光強度の10倍以上のピーク強度が実現されている。これは、図 6-4(a)のマスクの開口部領域の面積は図 6-5(a)のマスクの開口部領域の面積よりも大きく、より多くの光がマスクを透過して露光像を形成しているからである。言わば、BILM には入射光よりも強い光強度で形成されたパターン像を形成する集光効果がある。図 6-6 で従来のマスクで目的の微細パターンを作成する場合と BILM で作成する場合の違いを説明する。従来方法では、微細パターン形成のために、非常に小さな開口部を光が透過するようになっている。そのため殆どの光はパターン形成に寄与せず無駄になる。BILM は広い開口部を有しているので、より多くの光がマスクを透過し集光像を形成する。パターン形状を有した集光像を形成可能となれば、パターン像を用いた一括照射によるレーザー加工等が可能になる。これにより、点状のフォーカスビームで目的のパターン形状をスキャンするレーザー加工に対して、大幅にスループットが改善された手法が実現できる。

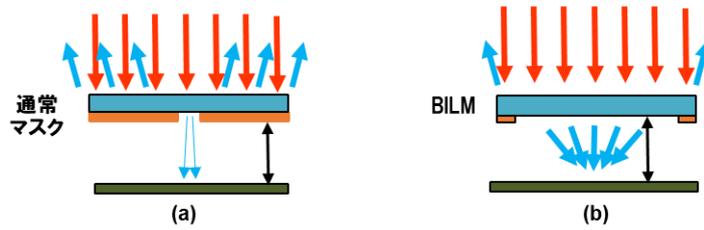


図 6-6 露光像形成における通常マスクと BILM の違い、(a) 通常マスクでは多くの照射光がマスクで反射され露光像形成に寄与しない。(b) BILM では多くの照射光がマスクを透過し露光像形成に寄与する。

次に、集光効率の高い像を形成できる BILM の設計例を示す。図 6-4(a)示される T 型パターンの線幅を $0.2 \mu\text{m}$ にした仮想マスクを用いて、下記の条件で BILM を作製した場合の結果を図 6-7 に示す。

- if $T_i < 0.05$ then $W_i = 0$
 - if $T_i \geq 0.05$ and $(315 \text{ 度} < \theta_i \leq 360 \text{ 度 or } 0 \text{ 度} < \theta_i \leq 45 \text{ 度})$ then $W_i = W_p, \phi_i = 0 \text{ 度}$
 - if $T_i \geq 0.05$ and $45 \text{ 度} < \theta_i \leq 135 \text{ 度}$ then $W_i = W_p, \phi_i = 90 \text{ 度}$
 - if $T_i \geq 0.05$ and $135 \text{ 度} < \theta_i \leq 225 \text{ 度}$ then $W_i = W_p, \phi_i = 180 \text{ 度}$
 - if $T_i \geq 0.05$ and $225 \text{ 度} < \theta_i \leq 315 \text{ 度}$ then $W_i = W_p, \phi_i = 270 \text{ 度}$
- (6-7)

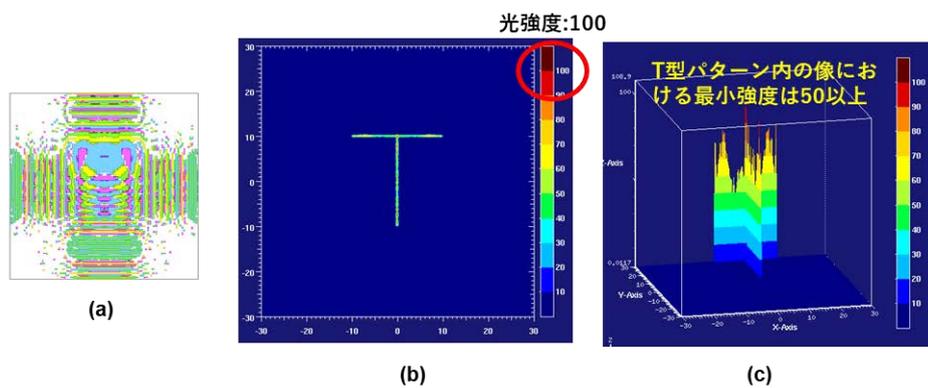


図 6-7 集光効果の高い BILM 作成例、(a) 4 位相にデジタル化された BILM、(b) BILM によって形成される露光像の光強度分布、(c) 光強度分布の鳥観図

図 6-7(a)はデジタル化されたマスク図である。図 6-7(b) は近接露光で形成される露光イメージの光強度分布である。ここでは、レーザー加工を想定してコリメーション角を

0.05 度とした。光強度分布から分かるように T 型パターン内のピーク強度は入射光の 100 倍程度になっている。図 6-7(c) は図 6-7(b) の光強度分布の光強度を z 軸とした鳥瞰図である。T 型パターン内の全領域で入射光の 50 倍以上の光強度分布が実現されていることが分かる。BILM ではレンズによる倍率縮小を行わずにマスク領域サイズのパターンの集光像を作成できる。

6-2-3 近接露光を利用した BILM の実証実験例

ここでは、BILM で作製したマスクによる実証例を示す。図 6-8 は実証実験に用いた仮想マスクと BILM を示す図である。図 6-8(a)、(c)、(e)、(g) は 4 つの仮想マスクパターンに用いるパターン形で、T 型、Y 型、逆 L 型、十字型である。各パターンの線幅を $2 \mu\text{m}$ として、波長 365 nm 、 $NA=0.7$ の露光システムに対して、焦点位置から $50 \mu\text{m}$ はなれた伝搬面から作成した BILM を同図(b)、(d)、(f)、(h) に示す。ここでは画素サイズは 230 nm 四方の正方形とし、デジタイズ条件は式(6-6)と同様にした。比較のため、仮想マスクパターンに用いるパターンと同じパターン形で線幅の異なる従来マスクパターンも作成した。BILM と従来マスクパターンを一つのマスク上に作成し、マスクとレジスト表面のギャップが $50 \mu\text{m}$ となるように近接露光を行った。露光に用いたレジストは厚み $1.8 \mu\text{m}$ のポジ型レジスト IX845 (JSR 製) である。

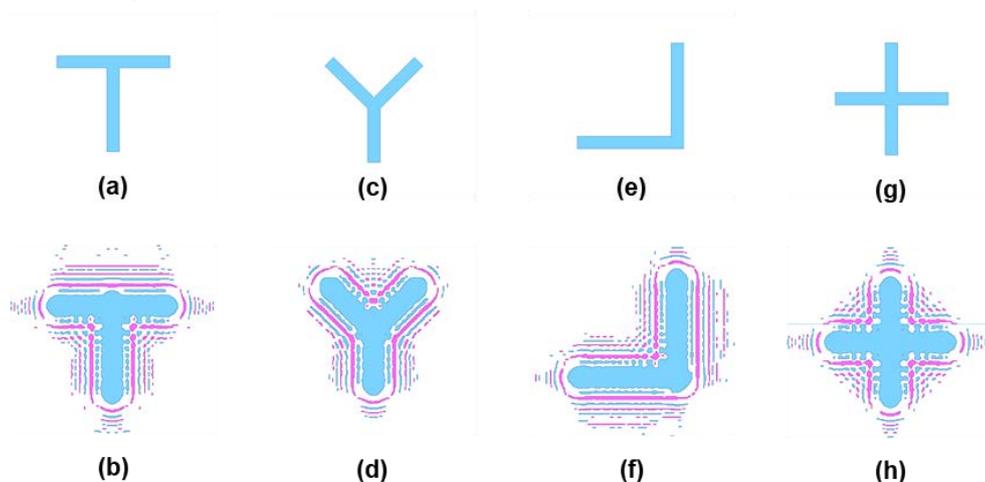


図 6-8 近接露光によるパターン形成実験に用いた BILM

通常マスクパターンに対する露光現象後のレジスト写真を図 6-9 に示す。これらは各パターン形で線幅 $3 \mu\text{m}$ における露光結果であり、全てのパターン形で未解像となっている。実際に通常マスクパターンに対して十分な解像パターンが得られたのは線幅 $5 \mu\text{m}$ のときであった。このときのレジスト写真を図 6-10 に示す。図 6-10(a) の図中に示すように、レジストパターン幅は $5.8 \mu\text{m}$ であった。

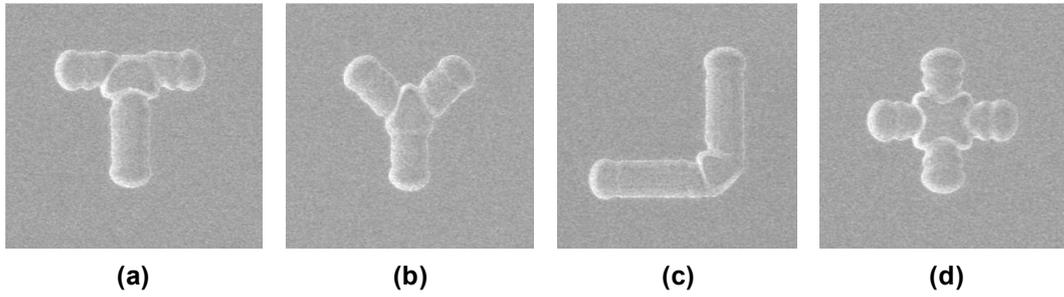


図 6-9 通常マスクを用いた場合の近接露光の解像限界。3 μm の線幅マスクパターンに対する露光結果

BILM のパターンに対する露光現象後のレジスト写真を図 6-11 に示す。図 6-11(a) の図中に示すように、レジストパターン幅は 3.0 μm であった。設計に用いた仮想マスク線幅よりも拡大しているのは、コリメーション角の影響と集光効果によりオーバー露光になったためと考えられる。通常マスクパターンに対する結果と BILM に対する結果を比較すると、明らかに BILM による解像度向上効果が確認できる。

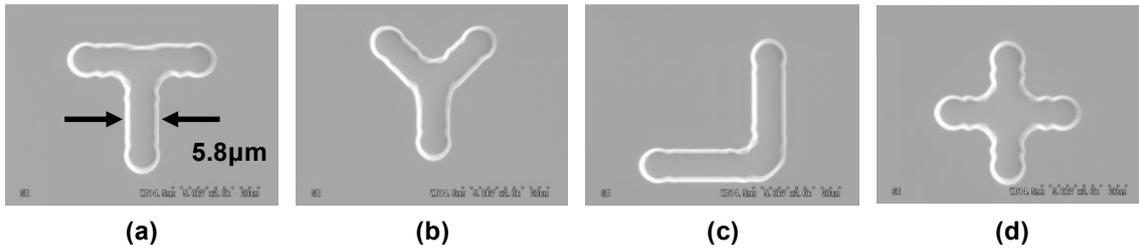


図 6-10 通常マスクを用いた近接露光によるパターン形成結果。5 μm の線幅マスクパターンに対する露光結果

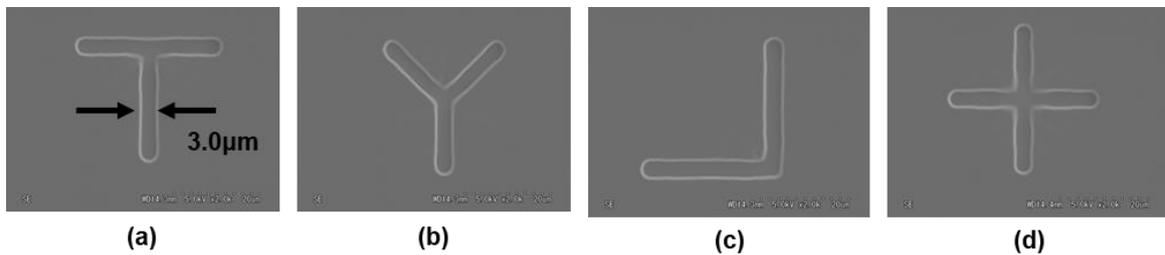


図 6-11 BILM マスクを用いた近接露光によるパターン形成結果

6-3 BILM による 3次元像の形成

6-3-1 仮想露光システム用いた BILM

前節では実際の投影露光システムを構成する仮想マスクと仮想レンズを用いて BILM を作製するための設計理論を説明した。そこでは現実に存在する露光システムにおける仮想マスクや仮想レンズを用いたが、仮想マスクと仮想レンズは BILM 設計のための数学的な関数でしかない。これは現実の露光システムにおける物理的な制約を受けずに仮想マスクと仮想レンズが設計可能であることを意味する。これにより、BILM によって 3次元像の形成が可能になる。

最初に下記の式(6-8)で定義される関数 $f_i(x,y,z)$ を考える。

$$\begin{aligned} f_i(x,y,z) &= \int a_i(x-p, y-q) \cdot P_{NA_i}(p,q) \cdot \\ &\quad \exp(-2\pi i \cdot (x \cdot p + y \cdot q)) \cdot \\ &\quad \exp\left(\frac{2\pi i \cdot (z - Z_i)}{\lambda \sqrt{1 - (p^2 + q^2)}}\right) dpdq \\ a_i(\xi, \psi) &= \int A_i(X_i, Y_i) \cdot \exp(2\pi i(\xi \cdot X_i + \psi \cdot Y_i)) dX_i dY_i \end{aligned} \quad (6-8)$$

式(6-8)はマスク $A(X_i, Y_i)$ とレンズ P_{NA_i} を有した現実の露光システムに対応している。この露光システムから式(6-9)で定義される関数 B で BILM を作成し露光を行えば、マスクから z の位置に形成される光強度分布は式(6-10)のようになる。

$$B_i(x,y) = f_i(x,y,z=0) \quad (6-9)$$

$$I_0(x,y,z) = |f_i(x,y,z)|^2 \quad (6-10)$$

形成される光強度分布のイメージ像の形状において、 x,y 方向はマスクパターン $A(X_i, Y_i)$ でコントロールできる。しかしながら、 z 方向を制御するための焦点位置 Z_i はひとつの露光システムに対してひとつの値しか設定できない。そのため、現実の露光システムでは z 方向におけるイメージの形状を自由にコントロールすることはできない。

次に、関数 $f_i(x,y,z)$ の線形結合で定義される関数 F を考える。

$$F(x,y,z) = \sum_i \alpha_i \cdot f_i(x,y,z) \quad (6-11)$$

この場合においても式(6-12)で定義される関数 B で BILM を作成し、露光を行えば式(6-13)で示される光強度分布が得られる。

$$B(x, y) = F(x, y, z = 0) \quad (6-12)$$

$$I_0(x, y, z) = |F(x, y, z)|^2 \quad (6-13)$$

式(6-13)における光強度分布は、複数の露光システムによって同時に露光されたときの像に対応する。各露光システムにおけるマスクパターン $A(X_i, Y_i)$ 毎に焦点位置 Z_i が定義されるため、 x, y の位置毎に焦点位置を変化させた像が可能になる。以降、式(6-8)の関数 $f_i(x, y, z)$ を要素露光システムと呼び、現実の露光システムに対応させて作成する。その線形結合で作成される式(6-11)の関数 F を仮想露光システムと呼ぶ。仮想露光システムで形成される像は複数の露光システムによる多重露光とは異なるものである。この違いについては次の節で説明する。

以上のように、複数の露光システムを結合した仮想露光システムによってマスクパターン毎に焦点位置が異なった露光像を形成することが可能になる。もし、目的の3次元像が式(6-11)で定義される仮想露光システムで形成できれば、その3次元像を1回の露光で再現できる2次元マスクをBILMで作製が可能になる。仮想露光システムの考えを導入することにより、BILMは2次元像しか作成できない投影露光の制限を受けない像の作成が可能になる。

6-3-2 BILMによる3次元像設計方法

ここでは簡単な例を用いて具体的な3次元像設計方法について説明する。

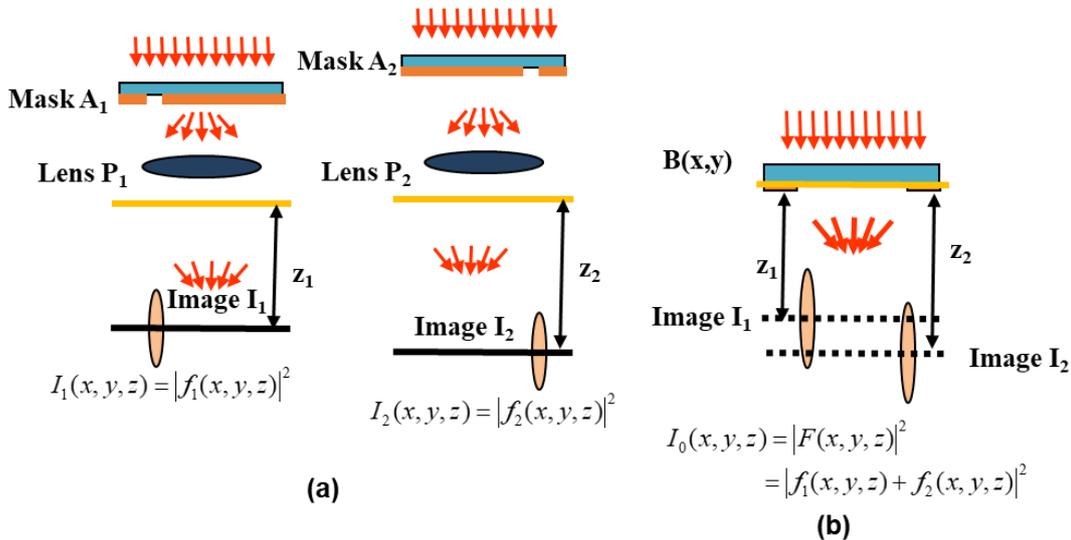


図 6-12 3次元を形成するための仮想露光システムの例。焦点位置の異なる要素露光システムで構成された仮想露光システムの露光像を再現するBILM作成方法、(a) 仮想露光システムを構成する要素露光システム、(b) BILMによる仮想露光システムの露光像の形成

図 6-12 は BILM を定義する仮想露光システムとそれを構成する要素露光システムとの関係を示す図である。図 6-12(a) はマスクパターンと焦点位置が異なる 2 つの要素露光システムを示している。一つ目の要素露光システムにおいてはマスク A_1 とレンズ P_1 によって焦点位置 Z_1 に光強度分布が $I_1(x,y) = |f_1(x,y,z)|^2$ で定義される露光像が形成される。一方、二つ目の要素露光システムにおいてはマスク A_2 とレンズ P_2 によって焦点位置 Z_2 に光強度分布が $I_2(x,y) = |f_2(x,y,z)|^2$ で定義される露光像が形成される。これに対して仮想露光システム $F=f_1+f_2$ によって形成される露光像の光強度分布は $|f_1+f_2|^2$ となる。2 つの要素露光システムの多重露光で形成される像の光強度分布は $|f_1|^2+|f_2|^2$ であり、互いの像が干渉し合わないインコヒーレント結合となる。一方、仮想露光システムで形成される像は $|f_1+f_2|^2$ で定義されるように、互いが干渉し合うコヒーレント結合である。仮想露光システムで形成される像と多重露光で形成される像は同じものではないが、多重露光で 3 次元像を形成するように各要素露光システムのマスクパターンと焦点位置を設計すれば上手く仮想露光システムを設計できる。各要素露光システム間の干渉が存在するため形成不可能な 3 次元像も存在するが、一般的には各要素露光で定義されるマスクパターン A_1 と A_2 及び焦点位置 Z_1 と Z_2 が波長以下で近接する場合は多重露光よりも鮮明なコントラストを有した 3 次元像の形成が可能となる。

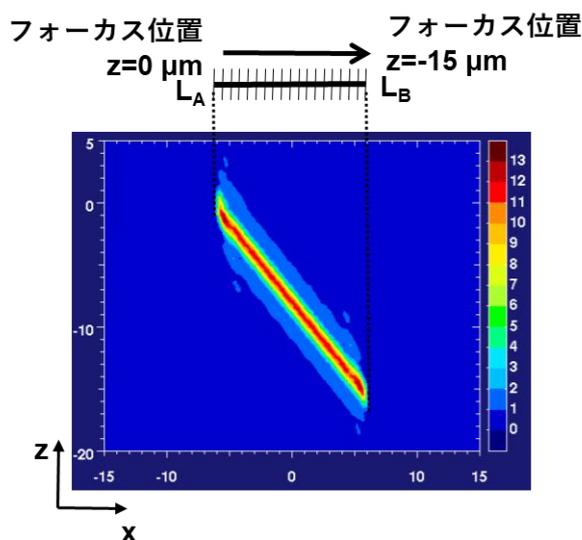


図 6-13 仮想露光システムによる 3 次元像の設計例

上記の考えに基づいた簡単な 3 次元像の設計例を図 6-13 示す。ここでも波長 365 nm の光を使用した露光を想定したマスクの設計例を示す。図 6-13 に示すように x 方向の L_A - L_B で定義される長さ 15 μm の線分を考える。この線分を露光波長以下の短線分 L_i に分解する。各短線分 L_i 単位に各要素露光システムを作成する。各要素露光システムは短線分 L_i のマスクと焦点位置 Z_i を有する露光システムとする。このとき、 L_A の位置における短線分に対応する露光システムにおける焦点位置を 0 μm とし、 L_B の位置における短線分に対応す

る露光システムにおける焦点位置を $-15 \mu\text{m}$ とする。その間の各短線分での焦点位置は0から $-15 \mu\text{m}$ まで線形的に変化させる。このような要素露光システムの線形結合で定義された仮想露光システムによって形成される光強度分布は式(6-13)で計算され、図中の等高線のようになる。このように、マスクパターンを細分化し、それぞれのパターンに対して焦点位置を設定した要素露光システムを設計することで鮮明な3次元像の形成ができることが分かる。

投影露光においてz方向の像の形状を制御する重要なものとして、焦点位置以外に焦点深度 (DOF) というものがある。焦点深度はz方向で焦点位置の近傍で鮮明な像が維持される範囲を定義するものであり、露光波長とレンズの開口数に対して式(6-14)のような関係がある。

$$DOF \propto \frac{\lambda}{NA^2} \quad (6-14)$$

露光波長が同じであれば、小さな NA のレンズを使用することでz方向の広い範囲で鮮明な像を維持できる。逆にz方向の狭い範囲のみに鮮明な像を形成したい場合は大きな NA のレンズを使用する必要がある。仮想露光システムを構成する要素露光システム内で、焦点位置だけでなく NA の異なるレンズを組み合わせることもできる。この場合の各要素露光システムと仮想露光システムの関係を示したものが図 6-14 である。

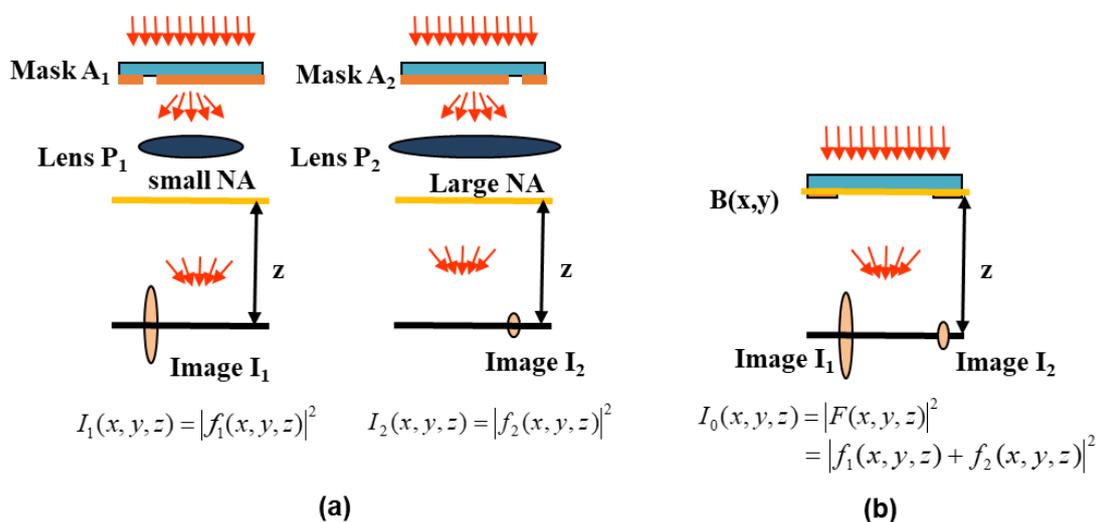


図 6-14 3次元を形成するための仮想露光システムの例。NA の異なる要素露光システムで構成された仮想露光システムの露光像を再現する BILM 作成方法、(a) 仮想露光システムを構成する要素露光システム、(b) BILM による仮想露光システムの露光像の形成

ここで示した例では2つの露光システムにおける焦点位置は同じである。各要素露光システムに異なる NA を設定した簡単な例を図 6-15 に示す。各要素露光システムの作成方法

において、線分 L_A - L_B を短線分 L_i に分解し、それぞれの短線分をマスクパターンとする要素露光システムで仮想露光システムを構成するのは、図 6-13 で示した例と同じである。図 6-13 の例では位置 L_A から L_B の間で各要素露光システムの焦点深度を線形的に変化させたのに対して、ここでは NA を 0.3 から 0.8 まで変化させた。これらの要素露光システムの線形結合で構成される仮想露光システムによって形成される zx 平面での光強度分布を同図 (a) に示す。また、 $z=0$ での xy 平面での光強度分布を同図 (b) に示す。このような仮想露光システムによって、 xy 平面では細い線分の外形を維持したまま、 x の位置に依存して深さ方向の外形形状が異なる像の形成が可能になることが分かる。ただし、ここでは NA の違いによる光強度を補償するために式 (6-11) の線形結合における係数 α_i を要素露光システム毎に調整した。

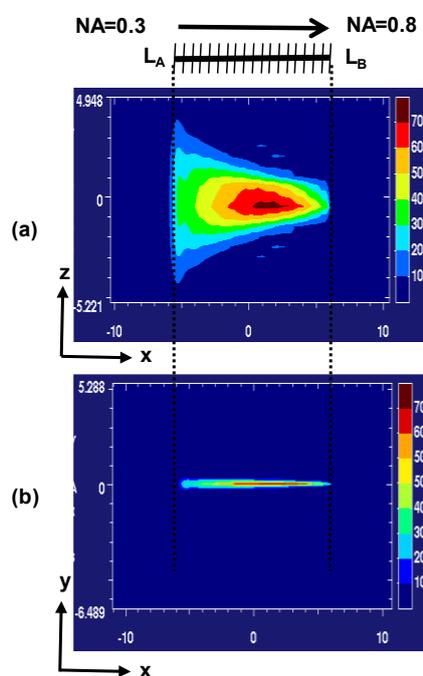


図 6-15 仮想露光システムによる 3次元像の設計例

以上の簡単なパターンの設計例から分かるように、目的の 3次元像を実現するための仮想露光システムは下記のように設計する。

- (1) 目的の 3次元像を波長以下の微小部分に分解する。
- (2) 各微小部分の xy 平面への投影パターンより各要素露光システムのマスクパターンを作成する。
- (3) 各微小部分の z 方向の位置より各要素露光システムの焦点位置を設定する。
- (4) 目的の 3次元像の各部分における z 方向の広がり方を考慮して必要であれば NA による調整を行う。
- (5) 作成された露光システムの線形結合から形成される像の各部の強度を調整するため

に係数 α_i を最適化する。

以上の方法により設計した仮想露光システムによって目的の3次元像が形成できる関数 F の設計に成功すれば、BILM は 6.2 節で説明した2次元像のときと全く同じ方法で関数 F から作成できる。作成された BILM に対して1回の露光を行うだけで仮想露光システムによって設計された3次元像が形成できる。

6-3-3 BILM による3次元像作成例

ここでは BILM とそれによる3次元像の作成例を示す。ここでも波長 365 nm の露光光を用いた場合を想定して説明する。前節の3次元像設計例において図 6-13 の仮想露光システムに対して BILM を作成する場合について説明する。6.2.2 の BILM の作成方法で説明したように、マスクパターンは画素単位に分割することで作成する。ここでは、3次元像形成のための BILM での画素の大きさ W_p は 180 nm とした。透過率は0から1を0.1単位で11個の Step にデジタル化した。位相は下記のように0度と180度にデジタル化した

$$\begin{aligned} &\text{if } 0 \text{ 度} \leq \theta_i \leq 90 \text{ 度} \text{ or } 270 \text{ 度} < \theta_i \leq 360 \text{ 度} \text{ then } \varphi_i = 0 \text{ 度} \\ &\text{if } 90 \text{ 度} < \theta_i \leq 270 \text{ 度} \text{ then } \varphi_i = 180 \text{ 度} \end{aligned}$$

(6-15)

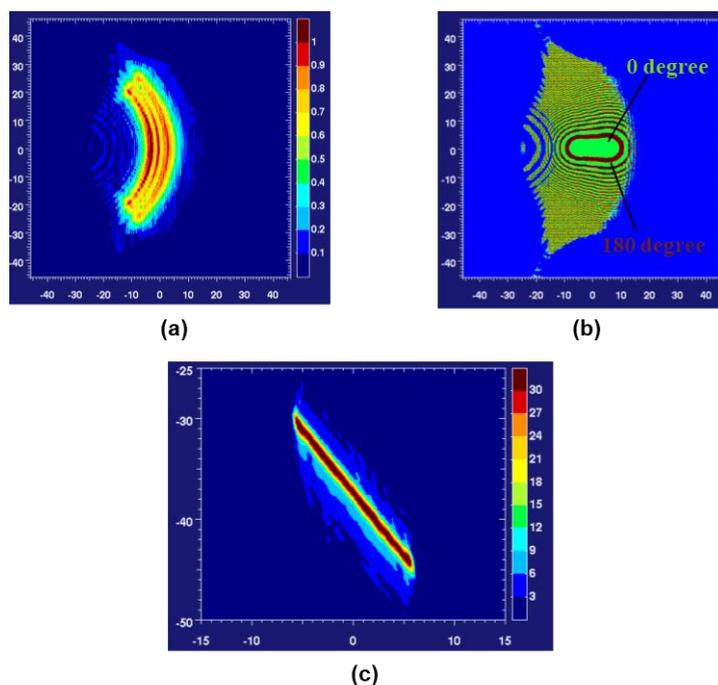


図 6-16 BILM による z 方向に直線線形状を有する像の形成例、(a) BILM の実効透過率分布レイアウト (b) BILM の位相分布レイアウト、(c) BILM で形成される露光像の光強度分布

ここでは図 6-13 の仮想露光システムにおいて $z = 0$ の位置から $30 \mu\text{m}$ 離れた位置での

伝搬波から BILM を定義する。すなわち、BILM を露光したときマスクから z 方向に $-30 \mu\text{m}$ から $-45 \mu\text{m}$ の位置に 3 次元像が形成されるように設計を行う。上記のデジタル化条件で作成した BILM を図 6-16 に示す。

同図(a)はデジタル化された BILM の透過率分布を表し、同図(b)はデジタル化された BILM の位相分布を表す。BILM に対して露光を行ったときの光強度分布のシミュレーション結果を同図(c)に示す。ここでの露光シミュレーションは通常の投影露光のシミュレーションを適用している [6.22,6.23]。図 6-13 の仮想露光システムで形成された 3 次元の光強度分布の外形が BILM で再現されていることがわかる。このように、仮想露光システムを用いて設計された 3 次元像は BILM の 1 回露光で再現できることがわかる。また、形成された像の光強度はマスクへの入射光の 30 倍程度になっており、2 次元像のときと同様に集光効果もあることがわかる。

次はもう少し複雑な形状の作成例として二次曲線の像を作成するための BILM を図 6-17 に示す。同図(a)はデジタル化された BILM の透過率分布を表し、同図(b)はデジタル化された BILM の位相分布を表す。これらの BILM に対して露光を行ったときの光強度分布のシミュレーション結果を同図(c)に示す。図に示されるように z 方向に二次曲線の形をした鮮明な像が形成されていることが分かる。

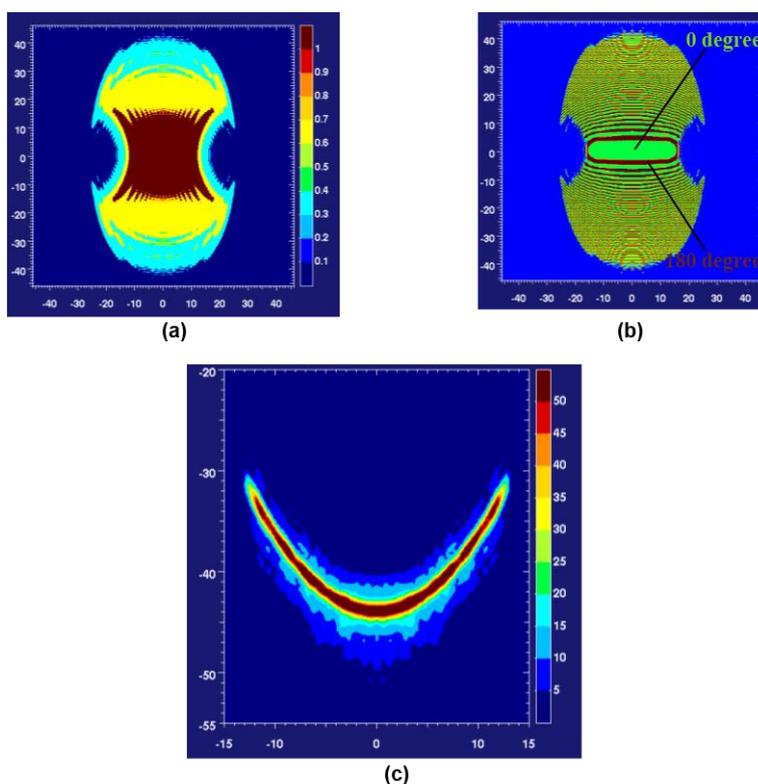


図 6-17 BILM による z 方向に曲線形状を有する像の形成例、(a) BILM の実効透過率分布レイアウト (b) BILM の位相分布レイアウト、(c) BILM で形成される露光像の光強度分布

以下、1枚の平面上に描くことができない3次元像の形成例を示す。図6-18はピラミッド型の稜線部分を形成する例である。同図(a)はデジタイズされたBILMの透過率分布を表し、同図(b)はデジタイズされたBILMの位相分布を表す。ここで、仮想露光システムのマスクパターンの4本の稜線に相当する各線分には0度、90度、180度、270度の位相を設定した。これは4本の稜線がピラミッドの頂上で交差するとき互いに干渉する効果を低減するためである。複数の線分が交差する部分においては、各パターン間の干渉によって目的のパターン形状の形成が困難になる場合がある。作成されたBILMに対して露光を行ったときの光強度分布のシミュレーション結果を同図(c)に示す。同図は空間上の光強度に対応した色でプロットを行ったものである。図中に示された3次元像を正確に把握するため、3次元上のプロット点をxy平面に射影したものを黒色で示してある。zx平面上に射影したものも黒色で示してある。シミュレーション結果からピラミッド型の稜線を構成する4本の線分の像がBILMの1回露光で鮮明に形成されていることがわかる。

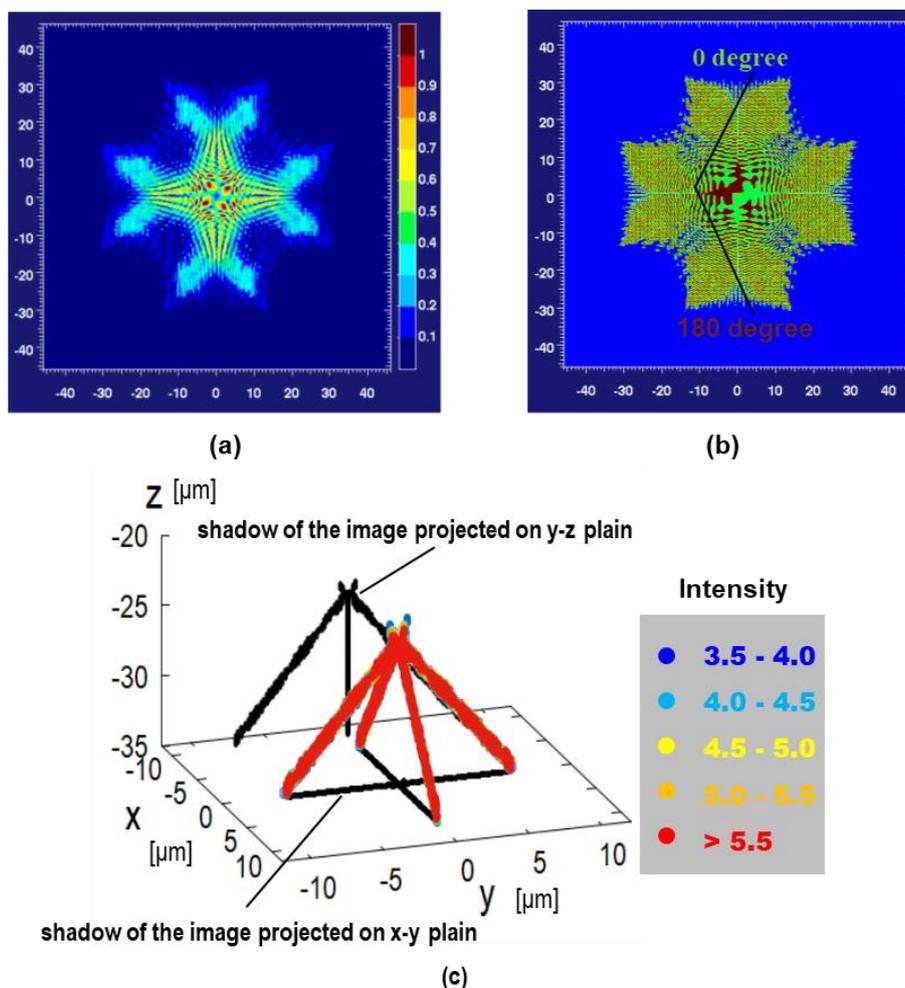


図6-18 BILMによるピラミッド型3次元像の形成例、(a) BILMの実効透過率分布レイアウト(b) BILMの位相分布レイアウト、(c) BILMで形成される露光像の光強度分布

次の例は、図 6-19 に示されるように、2つの円で構成されたチェーン形状の像である。同図(a)はデジタル化された BILM の透過率分布を表し、同図(b)はデジタル化された BILM の位相分布を表す。ここで、透過率は0から1を0.1単位で11個の Step にデジタル化した。位相は0度、90度、180度、270度の4つの位相にデジタル化した。BILM に対して露光を行ったときの光強度分布のシミュレーション結果を同図(c)に示してある。ここでも図 6-17(c)と同様に空間の光強度に対する3次元のプロット像に加え、xy 平面及び zx 平面上への射影像も示してある。このように、閉ループがチェーン状に結合したような複雑な形状も BILM の1回露光で形成可能になる。

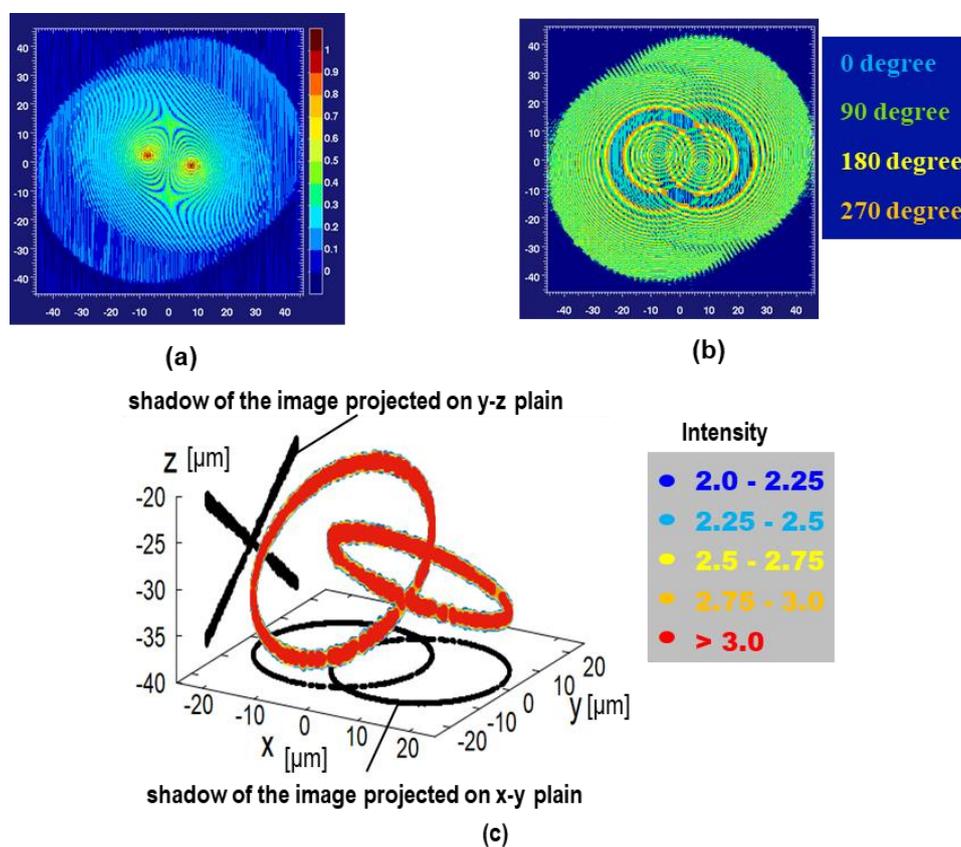


図 6-19 BILM によるチェーン型 3 次元像の形成例、(a) BILM の実効透過率分布レイアウト (b) BILM の位相分布レイアウト、(c) BILM で形成される露光像の光強度分布

最後の例は図 6-20 に示される樽型の像である。同図(a)はデジタル化された BILM の透過率分布を表し、同図(b)はデジタル化された BILM の位相分布を表す。ここで、透過率は0から1を0.1単位で11個の Step にデジタル化し、位相も0度から360度を10度単位でデジタル化した。BILM に対して露光を行ったときの光強度分布のシミュレーション結果を同図(c)から(e)に示してある。(c)は $z = -30 \mu\text{m}$ での xy 平面における光強度の等高線図で

ある。(d)は $y=0$ での xz 平面における光強度の等高線図である。これらの結果から樽の側面のような曲面形状の像が鮮明に形成されていることがわかる。

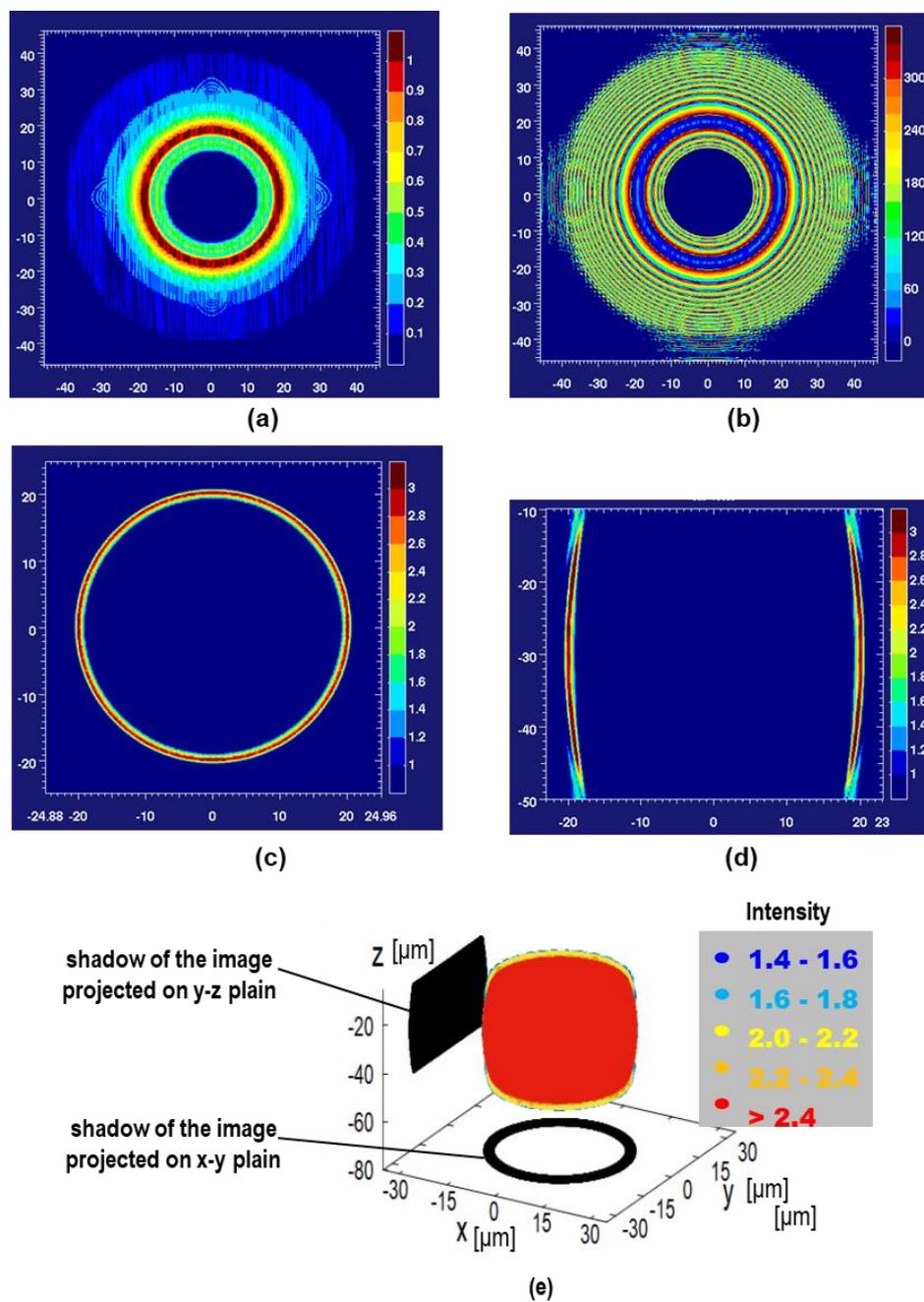


図 6-20 BILM による樽型 3 次元像の形成例、(a) BILM の実効透過率分布レイアウト (b) BILM の位相分布レイアウト、(c) x - y 平面における光強度分布、(d) z - x 平面における光強度分布、(e) BILM で形成される露光像の光強度分布

以上のように閉ループや曲面を有した 3 次元像が BILM の 1 回露光で形成可能になるこ

とを示してきた。一般に複雑な形状の像を形成するためには透過率や位相のデジタルの単位を細かくして連続分布に近い BILM を作製する必要がある。ガラスと遮光膜で構成するマスク等では連続分布に近い BILM を作製することは困難である。連続分布に近い透過率分布や位相分布を作成するためには液晶などで画素を構成したマスクが有用である。近接露光への適用を行う場合、各画素サイズは露光波長の半分程度よりも小さくする必要があるので、液晶等でそのサイズの画素を構成するのは困難である。しかし、BILM は平面マスクであるので、BILM を通常の縮小投影露光のマスクとして適用することも可能である。その場合、マスクサイズは拡大可能となるため、液晶等で構成できる画素サイズになる。BILM はレンズ機能をマスクに組み込むことから生まれたアイデアであるが、マスクパターンが BILM 理論に基づいて設計されているだけであり、通常の平面マスクである。そのためレンズを用いた露光にも使用できることから、目的に応じて近接露光や投影縮小露光を使い分けることで応用範囲の広い加工手段を提供できる技術となると考えられる。

6-4 本章のまとめ

投影露光理論に基づいてレンズ機能をマスクに組み込む BILM 技術の創出を行った。これは、マスクとレンズで形成される光の波面と同じ波面を生成するマスクパターンを光学理論に基づいて設計することで実現した。すなわち、この技術によって作成したマスクを用いるとレンズ無しでも投影露光と同じ光学像を形成することができる。この技術を利用して、低コスト製造方法である近接露光の解像度を大きく向上させることができることを実証した。

さらに、仮想露光システムと呼ぶコンセプトを創出し、BILM 技術と組み合わせることで 3次元像の実現にも成功した。仮想露光システムは、1組のマスクとレンズで構成された露光システムを複数考え、それらを合成することで作成される露光システムである。現実には、複数の露光装置を物理的には合成でないが、光学理論上で数学的に合成することで作成する。この仮想露光システムで 3次元像の形成が可能なる。仮想露光システムの露光像も通常の露光システムと同様に BILM で再現できることを光学理論から証明した。すなわち、3次元像を形成する仮想露光システムの設計を通して、BILM 技術によるマスクパターン設計を行うことで、3次元像を形成できる平面マスクの設計手法を創出した。

3次元像を形成するためのいくつかの BILM を設計し、ピラミッド型、チェーン型、樽型等の平面上に描くことが不可能な 3次元形状の像が 2次元マスクの 1回露光で鮮明に形成できることを汎用的な光リソグラフィシミュレーションによって検証した。すなわち、本研究によって創出された手法により、従来の光リソグラフィによって 3次元加工が実現可能であることを示した。

参考文献

- [6.1] K. Wong, *Optical Imaging in Projection Microlithography* (SPIE Press, 2005).
- [6.2] M. D. Levenson, N. S. Viswanathan, and R. A. Simpson, "Improving resolution in photolithography with a phase-shifting mask" *IEEE Transactions on Electron Devices*, Vol. 29, No. 12, p. 1828-1836(1982).
- [6.3] C. A. Mack, *Field Guide to Optical Lithography*, SPIE Press, Bellingham, WA (2006).
- [6.4] A. Misaka, T. Matsuo, and M. Sasago, "Super-resolution enhancement method with phase-shifting mask available for random patterns", 2002 Symposium on VLSI Technology. Digest of Technical Papers, pp. 200-201(2002).
- [6.5] B. E. A. Saleh and S. I. Sayegh "Reduction of Errors of Microphotographic Reproductions by Optimal Corrections of Original Masks." *Optical Engineering* Vol. 20, No. 5, pp. 781-784 (1981).
- [6.6] X. Ma and G. R. Arce, *Computational Lithography* (John Wiley & Sons, 2010).
- [6.7] S. Mitra and S. Chakraborty, *Microfluidics and nanofluidics handbook: fabrication, implementation, and applications* (CRC Press, 2011).
- [6.8] A. Campo and C. Greiner, "SU-8: A photoresist for high-aspect-ratio and 3D photolithography", *Journal of Micromechanics and Microengineering*, Vol. 17, No. 6, pp. 81-95(2007).
- [6.9] R. D. Farahani, M. Dubé, and D. Therriault, Daniel, "Three-dimensional printing of multifunctional nanocomposites: Manufacturing Techniques and Applications" *Advanced Materials*, Vol. 28, No. 28, pp. 5794–5821(2016).
- [6.10] W. Xiong, Y. Zhou, W. Hou, L. Jiang, M. Mahjouri-Samani, J. Park, X. He, Y. Gao, L. Fan, T. Baldacchini, J. Silvain, and Y. Lu, "Laser-based micro/nanofabrication in one, two and three dimensions" *Frontiers of Optoelectronics*, Vol. 8, No. 4, pp. 351–378(2015).
- [6.11] R. Kankala, K. Zhu, J. Li, C. Wang, S. Wang, and A. Chen, "Fabrication of arbitrary 3D components in cardiac surgery: from macro-, micro- to nanoscale", *Biofabrication* Vol. 9, No.

3, pp. 032002 (2017).

[6.12] A. Do, B. Khorsand, S. Geary, and A. Salem, “3D printing of scaffolds for tissue regeneration applications”, *Adv. Healthcare Mater.* Vol. 4, No. 12, pp. 1742-1762 (2015).

[6.13] M. Mao, J. He, X. Li, B. Zhang, Q. Lei, Y. Liu, and D. Li “The emerging frontiers and applications of high-resolution 3D printing”, *Micromachines*, Vol. 8, No. 4, pp.113(2017).

[6.14] F. Sima, J. Xu, D. Wu, and K. Sugioka, “Ultrafast Laser Fabrication of Functional Biochips: New Avenues for Exploring 3D Micro- and Nano-Environments“, *Micromachines* Vol. 8, No. 2, 40, pp. 1-18 (2017).

[6.15] S. Matsui, T. Kaito, J. Fujita, M. Komuro, K. Kanda, and Y. Haruyama, “Three-dimensional nanostructure fabrication by focused-ion-beam chemical vapor deposition“, *Journal of Vacuum Science & Technology B*, Vol. 18, No. 6, pp. 3181-3184(2000).

[6.16] S. Kawata, H. B. Sun, T. Tanaka, and K. Takada, “Finer features for functional microdevices” *Nature* 412, pp. 697–698 (2001).

[6.17] M. Tormen, L. Businaro, M. Altissimo, F. Romanato, S. Cabrini, F. Perennes, R. Proietti, H. B. Sun, S. Kawata, and E. D. Fabrizio, "3D patterning by means of nanoimprinting X-ray and two-photon lithography", *Microelectron. Eng.*, Vol. 73/74, No. 1, pp. 535-541(2004).

[6.18] H. Sato, T. Kakinuma, J. S. Go, and S. Shoji, “In-channel 3-D micromesh structures using maskless multi-angle exposures and their microfilter application”, *Sensors and Actuators A: Physical*, Vol. 111, No. 1, pp. 87-92(2004).

[6.19] A. Misaka, Japan Patent P2014-557183 (2014). (特許第 6175652 号: フォトマスク、並びにフォトマスクを用いたパターン形成方法)

[6. 20] A. Misaka, Japan Patent P2015-501085 (2015). (特許第 6118996 号: フォトマスク、並びにフォトマスクを用いたパターン形成方法及び加工方法)

[6.21] M. Born and E. Wolf, *Principles of Optics* (Cambridge university press, 1999)

[6.22] K. H. Toh and A. R. Neureuther "Identifying and Monitoring Effects of Lens Aberrations In Projection Printing", Proc. SPIE, Optical Microlithography VI, Vol. 0772, pp. 202-209(1987).

[6.23] M. Yeung, "Modeling aerial images in two and three dimensions", Kodak Microelectronics Seminar Interface '85, pp. 115-126(1985).

第7章 結論

本論文は「高精度微細パターン設計技術」に関する研究成果をまとめたものである。本章では本研究に関する成果を総括し、今後の課題と展望について述べるとともに、本研究の波及効果についても論じる。

本研究では、半導体デバイス製造を先端として発達してきた微細加工技術において、マスクパターン設計技術の面から微細化能力の向上を目指して取り組んできた。本研究に取り組み始めた1988年頃は、微細加工技術はリソグラフィプロセスもエッチングプロセスも装置性能の向上により微細化を実現するものと考えられていた。電子線リソグラフィで始まった、シミュレーションモデルを用いた計算機処理によって設計パターン通りのパターンを形成するためのマスクパターンデータを自動生成する取り組みは微細加工における新しい技術分野の始まりとなった。当初はリソグラフィにおける近接効果やエッチングにおけるマイクロローディング効果等に起因するパターン歪みの寸法補正を主な目的として開始されたが、後に製造安定性を向上させるためにプロセスウィンドウを拡大する手段に発展した。この技術は歴史的な経緯から光近接効果補正(OPC)と呼ばれているが、すでに近接効果補正のみを目的とした技術ではない。2000年以降、OPCと解像度強調技術(RET)との相乗効果は光リソグラフィにおける実質的な微細化への大きな原動力となった。

シミュレーションモデルを用いた計算機処理によって露光パラメーターの最適化も含めRETとOPCの効果を最大化するための技術は計算機リソグラフィ(Computational lithography)とも呼ばれるようになり、プロセス技術と並んで微細加工において必須の技術分野となっている[7.1,7.2]。マスクパターン設計技術の面から微細化能力の向上を目指す「高精度微細パターン設計技術」は計算機リソグラフィの中核領域に位置する技術である。

2020年現在においては、リソグラフィでは露光波長が13.5 nmのEUVリソグラフィの実用化の段階に入っているが、EUVリソグラフィは計算機リソグラフィが無ければ実用化が不可能な状況である[7.3]。EUVにおいては、製造プロセス条件やパターン形状、パターン密度のみでなく、マスク上のパターンの位置、露光に使用する装置毎の機差、マスク材質の僅かな違いまで等、高精度化を維持するために考慮しなければならないことが大幅に増加している。そのため、マスク作成毎に膨大な計算が必要となり、実際にEUVを用いてLSI製造を試みる企業では、数万個のCPUを用いた並列計算でマスクパターンデータ作成のためのOPC計算を行っている。

以下、本研究における各章の研究成果と本研究の波及効果についてまとめる。

第2章では、実際のLSIチップ製造を実現できる電子線リソグラフィ用の近接効果補正システムの開発に成功した。電子線リソグラフィは光リソグラフィよりも高い解像度を有するが電子線の散乱に起因した近接効果のために実際のLSIデバイスの製造に対して適用

することは困難であった。本研究では次の3つの実験的および計算的手法の創出で実際のLSIチップ製造に適用可能な近接効果補正システムの実現に成功した。

第1の手法は、電子線リソグラフィの露光パターン寸法を高速に計算するためのシミュレーション用の経験モデルのパラメーターを高精度にかつ効率的に抽出する手法である。経験モデルのパラメーターのキャリブレーションはプロセス条件の変更毎にやり直す必要があるため、それを高精度かつ効率的に行う手法は重要となる。本研究では簡単な光学顕微鏡による測定を行うだけで容易に電子線の散乱パラメーターを短時間に高精度に抽出できる方法を確立した。

第2の手法は、任意形状の設計パターンを実現するマスクパターンデータを計算するアルゴリズムである。そのアルゴリズムでは、設計パターンの細分化を行った後に、目的のパターンの輪郭線上にシミュレーションポイント（評価点）を作成する。目的の設計パターンを初期値としたマスクパターンデータを用いたシミュレーションによって評点上でのエラーを計算する。エラーはシミュレーション結果から予想される加工パターンと目的の設計パターンとの差分である。このエラーを用いてマスクパターンの補正を反復的に繰り返し計算し、エラーが十分に小さくなるまで行う。これにより、近接効果補正を実現したマスクパターンデータの自動生成を可能とすることに成功した。これはシミュレーションモデルが異なるだけで、後の光リソグラフィのOPCにおいても基本的な手法となった。

第3の手法は、階層ゾーニング手法と呼ぶ手法であり、LSIのパターンデータの階層構造を利用して、同じ形状のパターンに対して、重複した計算を行わないように階層構造の再作成を行う手法である。この手法を利用することによって実際のLSIチップの近接効果補正の処理時間は大幅に短縮が可能になり、シミュレーションモデルを用いた近接効果補正計算を実際のLSIチップに適用可能とすることに成功した。同様の手法は後の光リソグラフィのOPCにおいても基礎的な手法として用いられている。

以上の技術を用いた近接効果補正システムを実際の64MDRAMチップに適用し、代表的なLayerを最大で4時間程度の処理で完了した。これはシミュレーションを用いた計算機処理によって実際のLSIデバイスの製造用のマスクパターンデータを生成する初めての実現例となった。

電子リソグラフィはエキシマーレーザーを用いた光リソグラフィの登場後は、その役割のすみ分けにより、主にフォトマスク製造に用いられるようになった。フォトマスクの加工サイズはウエハー上の加工サイズの4倍から5倍の大きさとなるため、高精度な近接効果の必要性が低くなり、前方散乱を無視して、パターン面積率だけで簡易的に近接効果補正を行う方法が実用的に用いられるようになった。

本研究で創出した反復修正法や階層構造を利用したパターン処理手法は、代わりに発展した光リソグラフィ用のOPCの基本手法に繋がるものとなった。一方、LSIの加工寸法が100nm未満となると、フォトマスクにおいても簡易な近接効果補正では不十分となり、本研究で行った前方散乱も含めた正確な近接効果補正方法が再び必要とされるようになった。

[7.4]。

第3章では、ドライエッチングプロセスにおける基板表面での反応を考慮することで、マイクロローディング効果を再現できるドライエッチングの形状シミュレーションの開発に成功した。ドライエッチングプロセスにおいて、ウエハー表面で発生していると考えられる反応を考慮するために、表面吸着層のコンセプトを形状シミュレーションに導入し、プラズマ粒子の吸着及びエッチングレートの計算に表面吸着層の状態を考慮できるモデリングを創出した。これにより、基板に到達するプラズマ粒子の飛来フラックスから直接にエッチングレートを計算していた従来のシミュレーターでは表現できなかったエッチングレートの飽和等の現象の再現も可能となり、エッチングとデポジションの競合反応も統合的に扱えるシミュレーターの開発に成功した。さらに、非デポジションタイプの吸着モデルを導入し、基板表面における吸着粒子の被覆率で変化する実効吸着率を扱えるようにした。それがホールパターンのような微細構造内へ輸送されるラジカル粒子に与える影響にも着目し、このメカニズムを考慮した計算アルゴリズムも開発した。以上の取り組みにより、酸化膜のホールエッチングにおいて、ホール径の寸法に依存して、エッチング深さや加工の断面形状が変化するマイクロローディング効果を再現できる形状シミュレーターの実現に成功した。

本章での研究においては、実際の加工形状の変化を扱うために、マクロ的な解析計算によってシミュレーション全体を構成した。最近では計算機の性能向上のおかげで、粒子の輸送系は分子動力学等を利用した粒子モデルにより正確かつ容易に扱えるようになっている。本シミュレーションの粒子輸送に関わる部分を粒子モデルで構成したシミュレーターも登場している[7.5]。しかしながら、基板への吸着や離脱反応は化学反応であるため、粒子モデルを用いてもエッチングレートを反応確率に変えたマクロモデルを用いることになる。本研究で導入した非デポジションモデルは、マクロモデルでありながら、基板表面には分子1層のみが吸着することをあらわしたコンセプトである。本研究では非デポジションと呼んでモデリングを行ったが、現在は、このような現象をセルフリミッティングと呼び、原子層単位でエッチングを行うことを目的としたアトミックレイヤーエッチングで利用している。その原理は、吸着とエッチングを同時に進行させるのではなく、基板表面に1層分の吸着をした後に反応粒子の供給を止め、吸着した1層分だけが反応するエッチング工程を行うものである。このプロセスを繰り返すことにより原子層単位でエッチングを行う技術であり、7 nm 世代の LSI 用のエッチングで初めて実用化される見込みである。

本研究で導入した表面反応モデルはマクロモデルでありながら、粒子系のシミュレーションと組み合わせれば、最新のエッチング技術にも対応することが可能である。

第4章では、光リソグラフィで形成されるパターンの加工パターン寸法 (CD) に対する応答曲面関数 (RSF) の作成を行うことで、光リソグラフィにおける CD ばらつきの評価を行うための手法を創出した。この手法を利用して、光リソグラフィにおける CD のばらつ

きの観点から位相シフトマスクや輪帯形照明等の解像度強調技術 (RET) と光近接効果補正 (OPC) の効果について評価を行った。本研究により、解像度強調技術も OPC もそれぞれを単独で用いても大きな効果は得られないことが判明した。一方、これらの技術を同時に導入し、露光条件 (開口数、照明等) までを同時に最適化すれば、大きな相乗効果を実現することを本研究で示すことに成功した。その効果はパターン寸法が露光波長に対して縮小される程に大きくなり、システム LSI の 1 世代分 (70% の寸法縮小) の解像度改善効果に達すること検証した。

その後の計算機の発展により、CD ばらつきの予想は、本研究で行った応答反応曲面を用いる解析的な手法でなく、高精度なシミュレーションを、モンテカルロ法を利用して単純に数十万回以上繰り返す方法によって実現されるようになった。しかし、本研究において、OPC 等のマスク設計を RET と組み合わせ、露光パラメーターを含めて同時に最適化して行くことによる相乗効果が、微細化を促進することを早期に提示した意義は大きい。実際に、その後の 10 年間の光リソグラフィの発展はこの相乗効果によって実現され[7.6]、そのコンセプトは EUV の登場後の現在も変わらない。

第 5 章では、強い解像度強調効果を実現するマスクエンハンサー技術の創出を行った。マスクエンハンサーは目的のパターンに近い外形のマスクパターンに小さな位相シフターパターン (180 度の位相反転パターン) を付加した構造の位相シフトマスクである。マスクエンハンサーのパターン設計は、位相シフターで生成される反転位相の露光像と他のパターンの露光像の干渉効果を利用して、個々のパターンのプロセスウィンドウを最大化させるように、シミュレーションベースで行う。さらに、マスクエンハンサーは、パターンの中心線付近に位相シフターを配置する中心線強調法と、パターンの輪郭部に位相シフターを配置する輪郭線強調法の 2 つの位相シフター配置アルゴリズムにより、微細ラインパターンに対しても、微細ホールパターンに対しても同時に強い解像度強調効果を実現できる。すなわち、強い解像度強調効果を有する既存の RET では困難であった、任意形状のパターン形成を 1 回の露光で実現できる。

本章では、マスクエンハンサーは微細ラインパターン形成において、従来の RET において最も強い解像度強調効果を有する Alternative PSM を超える解像性を実現できることを実証した。また、微細ホールパターン形成においては、従来の RET である Attenuated PSM に対してプロセスウィンドウを 30% 以上拡大できることも実証した。これらの結果からシステム LSI の 1 世代分以上の微細化効果を実現したことを意味する。すなわち、マスクエンハンサー技術を創出することで、パターン設計技術による微細化限界の克服に成功した。

実際、このマスクエンハンサーを ArF 液浸リソグラフィに適用することにより、2007 年に世界初の 45 nm の LSI の製造に成功した。さらに、マスクエンハンサーの原理を利用して、目的のパターンの形状とは全く形状の異なるマスクパターンを設計することにより、さらに高いパフォーマンスを実現することにも成功し[7.7]、マルチパターンニング[7.8]と呼ば

れる高コスト手法を使用せずに 32 nm の LSI の製造を実現した。

実際にマスクエンハンサーは実用化されたが、2つの課題があった。ひとつは、マスクパターンの寸法が小さくなるため、マスク加工への負担が増加することである。もうひとつは、マスクエンハンサーのマスクパターンを実現する OPC 計算を通常方法で行うと、従来の数十倍以上の膨大な計算が必要とされた。OPC を実現するための高速計算手法は企業秘密として開示されなかったため、実用化を実現したのは発明企業に限定されていた。そのため、1層に形成されるパターンを1回の露光とエッチングによって実現する微細化をあきらめ、複数回の露光とエッチングを繰り返してパターンを形成する方法が一般的に用いられるようになった。これはマルチパターンニング[7.8]と呼ばれる方法であり、高コストな手法となる。そのため、再び1回の露光とエッチングでパターンニングを実現する EUV の登場が強く要望されていたが、大幅な遅延を繰り返してきた。現在、EUV は 7 nm の LSI デバイスから実用化される見込みであるが、従来以上の膨大な OPC 計算が必要とされる。また、次世代からはマスク倍率も変更され、マスク寸法も拡大される見込みである。現在はマスクエンハンサーの実用化のための課題が一般的にも解消される傾向にある。マスクエンハンサーの光学原理における優位性は不変であるので、実用化における課題が一般的に解消できれば、これを再び使用できる可能性は高くなると考えられる。

第6章では、投影露光理論に基づいてレンズ機能をマスクに組み込む BILM 技術の創出を行った。これは、マスクとレンズで形成される光の波面と同じ波面を生成するマスクパターンを光学理論に基づいて設計するものである。これにより、レンズを利用しない近接露光によっても投影露光と同じ解像レベルのパターンを作成できる。この理論が正しいことは近接露光を用いた実証実験でも検証した。すなわち、近接露光方式から投影露光方式という露光装置において実現されていた微細化機能を、マスクパターン設計で代用して実現できることを示した。

さらに、仮想露光システムと呼ぶコンセプトを創出し、BILM 技術と組み合わせることで3次元像の実現にも成功した。仮想露光システムは、1組のマスクとレンズで構成された露光システムを複数考え、それらを合成することで作成される露光システムである。現実には、複数の露光装置を物理的には合成でないが、光学理論上で数学的に合成することで作成したものである。仮想露光システムと呼んでいる。仮想露光システムによって3次元像の形成が可能になる。仮想露光システムによって3次元像も通常の露光システムの露光像と同様に BILM 技術によって再現できることも光学理論から証明した。すなわち、仮想露光システムのコンセプトと BILM 技術により1枚の2次元マスクに対する1回露光によって3次元像の形成を可能とする手法の創出に成功した。

仮想露光システムのコンセプトと BILM 技術により設計したマスクパターンによって、平面上に描くことが不可能な3次元形状の像が鮮明に形成されることを汎用の光リソグラフィ用のシミュレーターを用いて検証した。これにより、従来の光リソグラフィのインフラ

で、マスクパターンのみを変更することで、3次元像を利用が可能になること示すことに成功した。すなわち、主に2次元パターン形成に限定されていた従来の大量生産型のリソグラフィ技術をマスクパターン設計技術により3次元パターン形成可能な技術に拡張できることを示した。

本研究での成果は、3次元光導波路配線のLSI作製、立体マイクロ流路によるパイオチップの作製や、表面のマイクロ構造により機能性を発現させる生体模倣構造などの複雑な3次元構造を、一括して生産性良く作製する新しい微細加工技術としての展開が期待される。

さらに、光源を超音波に置き換えることにより、超音波による空間中での3次元「結像」が可能となるため、人体内での超音波結像による超音波治療への応用も期待できる。

以上、「高精度微細パターン設計技術」の研究における成果をまとめた。この研究は微細加工のシミュレーション技術を用いて、微細パターン形成に必要なマスクパターンの設計を行うことである。設計にシミュレーションを利用することは当然であるが、この技術の意義はシミュレーション技術を直接マスクパターン生成に利用することである。微細加工において、この技術は今後も装置、プロセス技術と並ぶ主要な技術分野として発展すると考えられる。以下、本研究の今後の課題についてまとめる。

本研究の今後の課題は大きくは下記の3つが考えられる。一つ目は現状の光リソグラフィにおけるマスクパターン生成手法は光リソグラフィのポテンシャルを最大限に引き出すにはさらなる研究が必要である。マスクパターン生成手法は、現在でも、目的のパターンとシミュレーション結果の比較を行いながらマスクパターンを反復修正する近接効果補正の伝統的なアルゴリズムが用いられている。この手法では最終的に生成されるパターンの形状は目的のパターンの外形形状がおおむね維持されたパターンに限定される。マスクエンハンサーのような位相シフターを任意の位置に任意の形状で生成する状態まで含めて最適なマスクパターンを自動的に算出する手法はまだ確立していない。

二つ目は仮想露光システムの設計を通じてBILM技術により3次元像を実現する光リソグラフィのマスクパターン設計を可能にしたが、経験的な発想で仮想露光システムの設計を行う必要がある。言い換えれば、目的の3次元像を形成する仮想露光システムを経験的な発想から設計できない場合はBILM技術によるマスクパターン設計ができない。この技術を3次元加工技術として確立するためには目的のパターンに対して計算機による自動生成的な方法で仮想露光システムを作成できる手法も開発する必要がある。

最後は、微細パターン加工における形状予測を高精度かつ高速計算で実現できるシミュレーション技術の開発である。特にドライエッチングにおけるシミュレーション技術はこの分野の計算機処理で直接扱えるレベルではなく、現状でもパターン設計で使用するシミュレーションモデルは物理メカニズムとは直接に結びつかない経験モデル関数を用いる必

要がある。そのため、リソグラフィのように加工マージン（プロセスウィンドウ）を考慮することは全くできない。光リソグラフィにおいてもレジストの現像まで含めると経験モデルレベルであるため、さらなるシミュレーション技術の研究が必要である。

参考文献

- [7.1] D. O. S. Melville, A. E. Rosenbluth, A. Waechter, M. Millstone, J. Tirapu-Azpiroz, and K. Tian, "Computational lithography: Exhausting the resolution limits of 193-nm projection lithography systems", *Journal of Vacuum Science & Technology B*, Vol. 29, No. 6, pp. 06FH04(2011).
- [7.2] J. F. Chen, H. Liu, T. Laidig, C. Zuniga, Y. Cao, and Robert Socha "Development of a computational lithography roadmap", *Proc. SPIE, Optical Microlithography XXI*, Vol. 6924, pp473-484(2008).
- [7.3] H. J. Levinson and T. A. Brunner "Current challenges and opportunities for EUV lithography", *Proc. SPIE, International Conference on Extreme Ultraviolet Lithography 2018*, Vol. 10809, pp. 5-11(2018).
- [7.4] D. Tsunoda, M. Shoji, and H. Tsunoe, "Proximity effect correction concerning forward scattering", *Proc. SPIE, Photomask Technology*, Vol. 7823, pp. 871-877(2010).
- [7.5] 斧高一, 江利口浩二, "ドライエッチングのモデルとその実験検証", *Journal of Plasma and Fusion Research* Vol. 85, No. 4, pp. 165-176(2009).
- [7.6] L. Capodici, "Resolution Enhancement Techniques, Optical Proximity Correction, Design For Manufacturing, Design Rule Manual, Design Regularity, Layout Printability Verification, Pattern-Matching, Yield Optimization", *Proc. SPIE, Optical Microlithography XIX*, Vol. 6154, pp. 1-12(2006).
- [7.7] T. Matsuda, S. Irie, T. Shimizu, T. Yuito, Y. Tabata, Y. Nonami, A. Misaka, T. Koizumi, and M. Sasago "Mask enhancer technology with source mask optimization (SMO) for 2Xnm-node logic layout gate fabrication", *Proc. SPIE, Optical Microlithography XXIV*, Vol. 7973, pp. 407-416(2011).
- [7.8] J. M. Finders, M. V. Dusa, B. Vleeming, B. Hepp, M. Maenhoudt, S. Cheng, and T. Vandeweyer, "Double patterning lithography for 32 nm: critical dimensions uniformity and overlay control considerations", *Journal of Micro/Nanolithography, MEMS, and MOEMS*, Vol. 8, No. 1, pp. 1-11(2009).

謝辞

本論文をまとめるにあたり、終始暖かい懇篤なるご指導、ご鞭撻を賜りました大阪府立大学大学院 工学研究科 電子・数物系専攻 電子物理工学分野 平井義彦 教授、岡本晃一 教授、竹井邦晴 教授に心から感謝申し上げます。また、有言なご助言とご高配を賜った、電子物理工学分野 教授の皆様をはじめ、笹子勝 連携大学院教授（パナソニック（株） インダストリアルソリューションズカンパニー 技術本部 技術総括）、川田博昭 名誉教授、安田雅昭 准教授ならびに、機械系専攻 機械工学分野 菊田久雄教授に心から感謝申し上げます。

本論文をまとめる機会を与えて頂いた三星電子株式会社 半導体研究所の李受龍 マスターに心から感謝を申し上げます。

本研究は、大阪府立大学 工学研究科ならびに、パナソニック（株）プロセス開発センター、松下電器産業（株）半導体研究センターをまたがってなされたもので、本研究を行うにあたり、多くの上司、同僚の方にご協力いただくとともに、多大なるご高配、ご配慮をいただきました。特に、電子線リソグラフィにおける近接効果補正、ドライエッチングシミュレーション、光近接効果補正の研究においては数々のご協力と有益なご議論を頂いた松下電器産業（株）半導体研究センター 野村登博士、久保田正文博士、小田中紳二博士、服藤憲司博士、川北憲司様、海本博之様、坂下俊彦様、橋本和彦博士、松岡 晃次様、合田明彦様、山下浩彦様、河本雅弘様に心から感謝します。マスクエンハンサーの研究の遂行にあたり、実験評価を含め多大なご協力を頂くとともに有用な助言を頂いたパナソニック（株）プロセス開発センター 元リソグラフィプロジェクトメンバーの渡辺尚志様、小泉太一様、松尾隆弘博士、入江重夫博士、清水但美様、松田孝司様、由比藤崇様に心から感謝します。

本研究を進めるにあたり、様々なご協力を頂きました大阪府立大学大学院 工学研究科 電子・数物系専攻の皆様へ深く感謝を申し上げます。

研究業績リスト

本論文に関する業績

【論文】

- [1] A. Misaka, K. Harafuji, and N. Nomura
“Determination of proximity effect parameters in electron beam lithography”
Journal of Applied Physics, Vol. 68, No. 12, pp. 6472-6479(1991).
- [2] A. Misaka, K. Hashimoto, M. Kawamoto, H. Yamashita, T. Matsuo, T. Sakashita, K. Harafuji, and Noboru Nomura
“Hierarchical proximity effect correction for e-beam direct writing of 64-Mbit DRAM”
Proc. SPIE Electron-Beam, X-Ray, and Ion-Beam Submicrometer Lithographies for Manufacturing, Vol. 1465, pp. 174-184(1991).
- [3] A. Misaka, K. Harafuji, M. Kubota, and N. Nomura
“Novel Surface Reaction Model in Dry-Etching Process Simulator”
Japanese Journal of Applied Physics Vol. 31, No. 12, pp. 4363-4369(1992).
- [4] A. Misaka and K. Harafuji
“Simulation study of micro-loading phenomena in silicon dioxide hole etching”
IEEE Transactions on Electron Devices, Vol. 44, No. 5, pp. 751-760(1997).
- [5] A. Misaka, A. Goda, K. Matsuoka, H. Umimoto, and S. Odanaka
“Optical proximity correction in DRAM cell using a new statistical methodology”,
Proc. SPIE, Optical Microlithography X, Vol. 3051, pp. 763-773(1997).
- [6] A. Misaka, T. Matsuo, and M. Sasago
“Improved outline phase shifting mask (OL-PSM) for reduction of the mask error enhancement factor”
Proc. SPIE, Optical Microlithography XVI, Vol. 5040, pp. 1220-1230(2003).
- [7] A. Misaka, D. Sugihara, K. Sato, M. Sasago, and Y. Hirai
“Built-in Lens Mask Technology for Generating Three Dimensional Image based on Computational Lithography”

Journal of Photopolymer Science and Technology, Vol. 32, No. 2, pp. 345-353(2019).

【国際学会】

[8] A. Misaka, K. Harafuji, H. Nakagawa, and M. Kubota

“A simulation of micro-loading phenomena in dry-etching process using a new adsorption model”

Proceedings of IEEE International Electron Devices Meeting, pp. 857-860(1993).

[9] A. Misaka, A. Goda, K. Matsuoka, H. Umimoto, and S. Odanaka

“A statistical critical dimension control at CMOS cell level”

Proceedings of IEEE International Electron Devices Meeting, pp. 631-634(1996).

[10] A. Misaka, A. Goda, S. Odanaka, S. Kobayashi, and H. Watanabe

“A statistical gate CD control including OPC”

1998 Symposium on VLSI Technology Digest of Technical Papers, pp. 170-171(1998).

[11] A. Misaka, T. Matsuo, and M. Sasago

“Super-resolution enhancement method with phase-shifting mask available for random patterns”

2002 Symposium on VLSI Technology. Digest of Technical Papers, pp200-201(2002).

[12] A. Misaka, T. Matsuda, T. Yuito, T. Matsuo, T. Koizumi, H. Watanabe, M. Sasago

“Impact of mask enhancer on 65-nm node contacts”

Digest of Papers Microprocesses and Nanotechnology 2003, pp. 6-7(2003).

【国内論文】

[13] 三坂 章夫、合田 明彦、小田中 紳二

“光近接効果補正を考慮した統計的ゲート CD 制御手法の開発”

電子情報通信学会技術研究報告. SDM, シリコン材料・デバイス, Vol. 98, No. 349, pp. 31-38(1998).

その他の業績

【論文】

- [14] A. Misaka and S. Odanaka,
“Optical proximity correction considering process latitude”
Proc. SPIE, Optical Microlithography XII, Vol. 3679, pp648-658(1999).
- [15] N. Nomura, K. Kawakita, Y. Hirai, T. Sakashita, K. Harafuji, K. Hashimoto, T. Koizumi, H. Hamaguchi, A. Misaka and T. Takemoto
“An E-Beam Direct Write Process for 16M-Bit DRAMs”
Japanese Journal of Applied Physics, Vol. 28, No. 12, pp. 2615-2623(1989).
- [16] Y. Hirai, N. Nomura, A. Misaka, S. Hayama, K. Yamashita and K. Harafuji,
“Computer Aided Proximity Effect Correction System in Photolithography”
Japanese Journal of Applied Physics, Vol. 28, No. 10, pp. 2049-2052(1989).
- [17] T. Sakashita, N. Nomura, K. Hashimoto, T. Koizumi, K. Harafuji, A. Misaka, N. Sawada and K. Kawakita,
“High - performance electron beam lithography for 0.5 μ m semiconductor device fabrication”
Journal of Vacuum Science & Technology B, Vol. 7, No. 6, pp. 1528-1531(1989).
- [18] K. Hashimoto, A. Misaka, Akio and N. Nomura,
“Deep submicron contact fabrication by electron beam direct writing with intraproximity effect correction”,
Journal of Vacuum Science & Technology B, Vol. 7, No. 6, pp. 1528-1531(1989).
- [19] K. Harafuji, A. Misaka, K. Kawakita, and N. Nomura
“Proximity effect correction data processing system for electron beam lithography”
Journal of Vacuum Science & Technology B, Vol. 10, No. 11, pp. 133-142(1992).
- [20] K. Harafuji, A. Misaka, N. Nomura, M. Kawamoto, and H. Yamashita
“Novel hierarchical approach for proximity effect correction in electron beam lithography”
IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, Vol. 12, No. 10, pp. 508-514(1993).

- [21] 服藤 憲司, 三坂 章夫, 久保田 正文, 野村 登
“新しい表面反応モデルを取り入れたドライエッチングシミュレーション”
真空 Vol. 35, No. 11, pp. 925-934(1992).
- [22] 服藤憲司, 大國充弘, 久保田正文, 中川秀夫, 三坂章夫,
“シミュレーションを用いたポリシリコンゲートエッチングのプロファイル制御”
電子情報通信学会技術研究報告.SDM, シリコン材料・デバイス Vol. 95, No. 206, pp. 59-65(1995).
- [23] K. Harafuji and A. Misaka
“Dry Etching Topography Simulator with a New Surface Reaction Model: MODERN”
IEEE Transactions on Electron Devices Vol. 42, No. 11, pp. 1903-1911(1995).
- [24] 服藤憲司, 大國充広, 久保田 正文, 中川秀夫, 三坂章夫
“シミュレーションを用いたポリシリコンゲートエッチングにおける形状と寸法の制御解析”
半導体・集積回路技術シンポジウム講演論文集 Vol. 50, pp. 118-123(1996).
- [25] 合田明彦, 三坂章夫, 海本博之, 小田中紳二
光リソグラフィプロセスの統計的設計のための応答曲面関数(RSF)の導出
電子情報通信学会技術研究報告. SDM, シリコン材料・デバイス Vol. 96, No. 359, pp. 19-26(1996).
- [26] K. Matsuoka and A. Misaka,
"Application of alternating phase-shifting mask to 0.16 μ m CMOS logic gate patterns",
Proc. SPIE, Optical Microlithography X, Vol. 3051, pp. 342 -351(1997).
- [27] K. Harafuji, M. Ohkuni, M. Kubota, H. Nakagawa, M. Kubota, H. Nakagawa and A. Misaka,
“Simulation approach for achieving layout independent polysilicon gate etching”
Electron Devices, IEEE Transactions on Vol. 46, No. 6, pp. 1105-1112(1999).
- [28] K. Harafuji, M. Ohkuni, M. Kubota, H. Nakagawa, and A. Misaka
“Simulation approach for achieving layout independent polysilicon gate etching”

IEEE Transactions on Electron Devices, Vol. 46, No. 6, pp. pp. 1105-1112(1999).

[29] S. Odanaka, A. Misaka, and K. Yamashita
“A Design Hierarchy of IC Interconnects and Gate Patterns”
IEICE transactions on electronics, Vol. 82, No. 6, pp. 948-954(1999).

[30] T. Matsuo, A. Misaka, and M. Sasago
“Novel strong-resolution enhancement technology with phase-shifting mask for logic gate pattern fabrication”
Proc. SPIE, Optical Microlithography XVI, Vol. 5040, pp. 383-391(2003).

[31] T. Yuito, W. Vincent Wiaux, L. Van Look, G. Vandenberghe, S. Irie, T. Matsuo, A. Misaka, H. Watanabe and M. Sasago,
“Mask enhancer technology for 45-nm node contact hole fabrication”
Proc. SPIE, Optical Microlithography XVIII, Vol. 5754, pp. 1377-1387(2005)

[32] 清水但美, 由比藤崇, 入江重夫, 三坂章夫, 岸村眞治, 渡辺尚志, 遠藤政孝, 笹子勝
“マスクエンハンサーを用いた 45nm ノードリソグラフィ”
電子情報通信学会技術研究報告. SDM, シリコン材料・デバイス Vol. 105, No. 492, pp. 107-111(2005)

[33] T. Yuito, W. V. Wiaux, L. Van Look, G. Vandenberghe, S. Irie, T. Matsuo, A. Misaka, M. Endo and M. Sasago,
“Mask Enhancer” Technology on ArF Immersion Tool for 45-nm-Node Complementary Metal Oxide Semiconductor with 0.249 μm^2 Static Random Access Memory Contact Layer Fabrication”
Japanese Journal of Applied Physics, Vol. 45, No. 6B, pp. 5396-5403(2006).

[34] T. Yuito, A. Misaka and M. Sasago ,
“Fundamental Study of the Mask Topography Effect on the Advanced Phase-Shifting Masks for Next-Generation Lithography”
Japanese Journal of Applied Physics, Vol. 49, No. 6, pp. 06GB01(2010).

[35] T. Yuito, H. Sakaue, T. Matsuda, T. Shimizu, S. Irie, F. Iwamoto, A. Misaka, T. Koizumi and M. Sasago

“Mask enhancer technology for sub-100 nm pitch random logic layout contact hole fabrication”

Proc. SPIE, Optical Microlithography XXIII, Vol. 7640, pp. 494-506(2010).

[36] T. Matsuda, S. Irie, T. Shimizu, T. Yuito, Y. Tabata, Y. Nonami, A. Misaka, T. Koizumi and M. Sasago

“Mask enhancer technology with source mask optimization (SMO) for 2X nm-node logic layout gate fabrication”

Proc. SPIE, Optical Microlithography XXIV, Vol. 7973, pp. 407-416(2011).

[37] N. Ueda, M. Sasago, A. Misaka, H. Kikuta, H. Kawata, and Y. Hirai

“Built-in Lens Mask Lithography”

Proc. SPIE, Optical Microlithography XXVII, Vol. 9052, pp. 125-130(2014)

【国際学会】

[38] M. Kubota, K. Harafuji, A. Misaka, A. Yamano, H. Nakagawa and N. Nomura,

“Simulational study for gate oxide breakdown mechanism due to non-uniform electron current flow”

International Electron Devices Meeting 1991 pp. 891-894(1991).

[39] K. Harafuji, A. Misaka, H. Nakagawa, M. Kubota, and N. Nomura

“Profile predictions in dry-etching by a new surface reaction model”

1992 International Technical Digest on Electron Devices Meeting, pp. 169-172(1991).

[40] K. Harafuji, A. Misaka, M. Kubota and N. Nomura

“Modelling Of Surface Reactions For Predicting Dry-etched Profiles”

1993 International Workshop on VPAD, pp. 76-79(1993).

[41] A. Goda, A. Misaka, H. Umimoto and S. Odanaka

“Improvement of RSF for a statistical design of lithographic process”

1997 2nd International Workshop on Statistical Metrology, pp. 74-77(1997).

[42] A. Goda, A. Misaka and S. Odanaka,

“Impact of RSF with variable coefficients for CD variation analysis including OPC”

1999 4th International Workshop on Statistical Metrology, pp. 62-65(1999).

[43] T. Matsuo, M. Endo, S. Kishimura, A. Misaka and M. Sasago,

“Lithography solution for 65-nm node system LSIs”

2002 Symposium on VLSI Technology. Digest of Technical Papers, pp. 196-197(2002).

本論文に関する特許

【国内特許】

[1] 特許 2512131 号：「電子ビーム露光方法」

三坂章夫 (1990 年 9 月 3 日)

[2] 特許 2529460 号：「電子線描画データ作成方法」

三坂章夫、服藤 憲司 (1992 年 6 月 8 日)

[3] 特許 2830330 号：「近接効果補正方法」

服藤 憲司、三坂章夫 (1991 年 4 月 5 日)

[4] 特許 3609819 号：「パターン形成方法」

三坂章夫 (2004 年 2 月 12 日)

[5] 特許 3708875 号：「フォトマスク及びその作成方法」

三坂章夫 (2001 年 5 月 17 日)

[6] 特許 3708877 号：「フォトマスク」

三坂章夫 (2003 年 1 月 24 日)

[7] 特許 3708952 号：「パターン形成方法」

三坂章夫 (2005 年 5 月 12 日)

[8] 特許 3708953 号：「パターン形成方法」

三坂章夫 (2005 年 4 月 21 日)

[9] 特許 3708954 号：「フォトマスク及びその作成方法」

三坂章夫 (2005 年 6 月 2 日)

[10] 特許 3727318 号：「フォトマスク及びその作成方法」

三坂章夫 (2004 年 1 月 29 日)

[11] 特許 3727319 号：「フォトマスク及びその作成方法」

三坂章夫 (2004 年 1 月 29 日)

[12] 特許 3727330 号：「パターン形成方法」

三坂章夫 (2005 年 6 月 16 日)

[13] 特許 3727331 号：「パターン形成方法」

三坂章夫 (2005 年 6 月 16 日)

[14] 特許 3738234 号：「フォトマスク、その作成方法、及びそのフォトマスクを用いたパターン形成方法」

三坂章夫 (2003 年 11 月 14 日)

[15] 特許 3738267 号：「パターンレイアウト作成方法及びマスク描画データ作成方法」

三坂章夫 (2005 年 4 月 14 日)

[16] 特許 3746497 号：「フォトマスク」

三坂章夫 (2005 年 1 月 20 日)

[17] 特許 3759138 号：「フォトマスク」

三坂章夫 (2004 年 9 月 30 日)

[18] 特許 3759914 号：「フォトマスク及びそれを用いたパターン形成方法」

三坂章夫 (2003 年 11 月 14 日)

[19] 特許 3759948 号：「マスクパターン設計方法」

三坂章夫 (2005 年 6 月 2 日)

[20] 特許 3967359 号：「パターン形成方法」

三坂章夫 (2006 年 2 月 23 日)

[21] 特許 3971774 号：「パターン形成方法」

三坂章夫 (2006 年 2 月 9 日)

[22] 特許 3971775 号：「フォトマスク」

三坂章夫 (2006 年 2 月 23 日)

[23] 特許 3984593 号：「フォトマスク」

三坂章夫 (2003年7月31日)

[24] 特許 3984624 号:「パターン形成方法」

三坂章夫 (2006年4月6日)

[25] 特許 3984625 号:「マスクデータ作成方法」

三坂章夫 (2006年4月6日)

[26] 特許 3984626 号:「パターン形成方法」

三坂章夫 (2006年4月6日)

[27] 特許 3984627 号:「フォトマスク」

三坂章夫 (2006年3月23日)

[28] 特許 4009219 号:「フォトマスク、そのフォトマスクを用いたパターン形成方法及びマスクデータ作成方法」

三坂章夫 (2004年11月4日)

[29] 特許 4009301 号:「マスクデータ作成方法」

三坂章夫 (2006年2月9日)

[30] 特許 4016043 号:「フォトマスクのマスクデータ作成方法」

三坂章夫 (2006年2月9日)

[31] 特許 4197540 号:「フォトマスク、その作成方法及びそのフォトマスクを用いたパターン形成方法」

三坂章夫 (2007年9月13日)

[32] 特許 4314285 号:「フォトマスク」

三坂章夫 (2007年11月8日)

[34] 特許 4314286 号:「フォトマスク」

三坂章夫 (2007年9月27日)

[35] 特許 4314288 号:「フォトマスク」

三坂章夫 (2007年11月15日)

[36] 特許 4324220 号：「フォトマスク、その作成方法、そのフォトマスクを用いたパターン形成方法及びマスクデータ作成方法」

三坂章夫 (2007年9月13日)

[37] 特許 4340265 号：「フォトマスク」

三坂章夫 (2005年5月6日)

[38] 特許 4383752 号：「マスクパターン生成方法およびマスクパターン生成装置」

三坂章夫 (2004年9月9日)

[39] 特許 4507558 号：「マスクパターンデータ作成方法」

三坂章夫 (2005年5月26日)

[40] 特許 4754636 号：「マスクデータ作成方法」

三坂章夫 (2009年5月14日)

[41] 特許 4791198 号：「フォトマスク、そのフォトマスクを用いたパターン形成方法及びマスクデータ作成方法」

三坂章夫 (2007年8月16日)

[42] 特許 5891406 号：「フォトマスク、それを用いたパターン形成方法及び露光装置」

三坂章夫、笹子勝 (2013年10月3日)

[43] 特許 6118996 号：「フォトマスク、並びにフォトマスクを用いたパターン形成方法及び加工方法」

三坂章夫 (2014年8月28日)

[44] 特許 6175652 号：「フォトマスク及びそれを用いたパターン形成方法」

三坂章夫 (2014年7月24日)

【United States Patent】

[1] 4,998,020: “Electron beam exposure evaluation method”

Akio Misaka, Kenji Kawakita, Kenji Harafuji, Hironitsu Hamaguchi (March 5, 1991)

[2] 5,182,718: “Method and apparatus for writing a pattern on a semiconductor sample based on a resist pattern corrected for proximity effects resulting from direct exposure of the sample by a charged-particle beam or light”

Kenji Harafuji, Akio Misaka, Hiromitsu Hamaguchi, Kenji Kawakita; Kenji (January 26, 1993)

[3] 5,421,934: “Dry-etching process simulator”

Akio Misaka, Kenji Harafuji, Masafumi Kubota, Noboru Nomura (June 6, 1995)

[4] 6,703,168: “Photomask”

Akio Misaka (March 9, 2004)

[5] 7,001,694: “Photomask and method for producing the same”

Akio Misaka (February 21, 2006)

[6] 7,001,711: “Patterning method using a photomask”

Akio Misaka (February 21, 2006)

[7] 7,045,255: “Photomask and method for producing the same”

Akio Misaka (May 16, 2006)

[8] 7,060,395: “Photomask, method for forming the same, and method for designing mask pattern”

Akio Misaka (June 13, 2006)

[9] 7,060,398: “Photomask, method for producing the same, and method for forming pattern using the photomask”

Akio Misaka (June 13, 2006)

[10] 7,144,684: “Method for forming pattern using photomask”

Akio Misaka (December 5, 2006)

- [11] 7,147,975: “Photomask”
Akio Misaka (December 12, 2006)
- [12] 7,205,077: “Method for producing photomask and method for producing photomask pattern layout”
Akio Misaka (April 17, 2007)
- [13] 7,250,248: “Method for forming pattern using a photomask”
Akio Misaka (July 31, 2007)
- [14] 7,282,309: “Photomask, method for producing the same, and method for forming pattern using the photomask”
Akio Misaka (October 16, 2007)
- [15] 7,332,250: “Photomask”
Akio Misaka (February 19, 2008)
- [16] 7,337,423: “Mask pattern generating method and mask pattern generating apparatus”
Akio Misaka (February 26, 2008)
- [17] 7,361,436: “Pattern formation method”
Akio Misaka (April 22, 2008)
- [18] 7,364,822: “Photomask, method for forming the same, and method for forming pattern using the photomask”
Akio Misaka (April 29, 2008)
- [19] 7,378,198: “Photomask”
Akio Misaka (May 27, 2008)
- [20] 7,449,285: “Method for forming pattern”
Akio Misaka (November 11, 2008)
- [21] 7,468,240: “Patterning method using photomask”
Akio Misaka (December 23, 2008)

[22] 7,501,213: “Method for forming generating mask data”

Akio Misaka (March 10, 2009)

[23] 7,504,186: “Photomask, method for producing the same, and method for forming pattern using the photomask”

Akio Misaka (March 17, 2009)

[24] 7,524,620: “Pattern formation method”

Akio Misaka (April 28, 2009)

[25] 7,569,312: “Mask data creation method”

Akio Misaka (August 4, 2009)

[26] 7,618,754: “Pattern formation method”

Akio Misaka (November 17, 2009)

[27] 7,625,678: “Mask data creation method”

Akio Misaka (December 1, 2009)

[28] 7,771,902: “Photomask, fabrication method for the same and pattern formation method using the same”

Akio Misaka (August 10, 2010)

[29] 7,790,337: “Photomask, pattern formation method using the same and mask data creation method”

Akio Misaka (September 7, 2010)

[30] 7,842,436: “Photomask”

Akio Misaka (November 30, 2010)

[31] 7,897,298: “Photomask, photomask fabrication method, pattern formation method using the photomask and mask data creation method”

Akio Misaka (March 1, 2011)

[32] 9,046,783: “Photomask, and pattern formation method and exposure apparatus using the photomask”

[33] Akio Misaka, Masaru Sasago (June 2, 2015)

[34] 9,507,252: “Photomask and pattern forming method using photomask”

Akio Misaka (November 29, 2016)

[35] 9,658,524: “Photomask, and method for creating pattern data thereof, and pattern forming method and processing method using photomask”

Akio Misaka (May 23, 2017)

付録

用語一覧

(アルファベット順)

| | |
|----------|---|
| Alt.-PSM | Alternative Phase Shifting Mask |
| Att.-PSM | Attenuated Phase Shifting Mask |
| CD | Critical Dimension |
| CPU | Central Processing Unit |
| DRAM | Dynamic Random Access Memory |
| EUVL | Extreme Ultraviolet Lithography |
| LSI | Large-scale Integrated Circuit |
| MEMS | Micro Electro Mechanical Systems |
| MFLOPS | Mega Floating-point Operations per Second |
| MIPS | Million Instructions per Second |
| OPC | Optical Proximity Correction |
| PSM | Phase Shifting Mask |
| RET | Resolution Enhancement Technologies |
| SEM | Scanning Electron Microscope |
| SRAF | Sub-resolution Assist Feature |

(50音順)

| | |
|------------------|---|
| 2重露光、多重露光 | 複数の画像を重ね写し込むこと |
| Bright field マスク | 背景が明フィールドとなるマスク |
| Dark field マスク | 背景が暗フィールドとなるマスク |
| 逆テーパー形状 | エッチングや現像部分が深くなる程、広がっている形状 |
| ゲート | トランジスタのオン・オフを切り替えるスイッチ部 |
| システム L S I | 複数の集積回路を一つの LSI に実装し、全体として一つのシステムとして機能するようにしたもの |
| スタンダードセル | チップ全体を設計するために標準化されているあらかじめ設計され標準化されている機能のセル |

| | |
|----------------|--|
| 成形ビーム | 三角形と矩形に成形された描画用ビーム |
| セル | レイアウトにおける基本図形の集合体 |
| テーパ形状 | エッチングや現像部分が深くなる程、先細りになっている形状 |
| デジタル | 連続的な値を離散的な値に変換すること |
| ネガ型レジスト | 現像時に非露光部が溶解するレジスト |
| ブランク | マスク加工用の基板 |
| プロセスウィンドウ | プロセス変動に対するパターン形成マージン |
| ポジ型レジスト | 現像時に露光部が溶解するレジスト |
| マイクロ流体デバイス | 液体もしくは液体中を流れる微粒子などの分離、濃縮、反応、解析といった操作をマイクロスケールで行うための小型集積装置 |
| マスクデーター | マスクを作成するためのデーター。光リソグラフィ用はパターン情報のみであるが、電子線リソグラフィ用は照射量も含まれる。 |
| モンテカルロシミュレーション | シミュレーションや数値計算を乱数を用いて行う手法 |
| リフトオフ | レジストを基板から除去すること |
| レーザー加工 | レーザー光をレンズなどで集光して照射し、対象物を融解または蒸発させることを行う加工 |
| レジスト | リソグラフィで用いる感光性材料 |
| 輪帯照明 | ドーナツ状のスリットを通した照明 |
| 変形照明 | 光学系で入射の0次光をなくし、斜めの2次光による干渉で解像度を上げるため照明 |